

半導体パッケージにおけるシールド設計に関する研究

著者	山田 啓壽
学位授与機関	Tohoku University
学位授与番号	11301甲第19236号
URL	http://hdl.handle.net/10097/00130578

Study of the Design of Shielded Packages for Semiconductors

ABSTRACT : Shields are mounted in magnetic sensors or wireless equipment to prevent malfunction or reduce noise floor. Metal shields soldered to boards has a large mounting area and a large thickness, which impede reducing the size of mobile handsets. Therefore, shields mounted on electric components are becoming more popular in order to meet the demands for lighter and thinner devices. This thesis deals with shields applied for semiconductor packages.

In previous studies, the relationship between the single parameter of the design and shielding effectiveness has been studied, but the design guideline for the whole package that can be manufactured on conventional assembly processes for were not been summarized.

In this thesis, the design guidelines of the whole of shielded package are discussed. The shielded packages are based of general MEMS, ball-grid array or land-grid array package, which can be implemented on conventional assembly lines. The prototyped packages are analyzed magnetic shielding effectiveness (MSE) by electromagnetic simulators and measurement by magnetic probes. The analyzed and the measured results provide the design guidelines for package designers that are not experts in electromagnetic noise.

A magnetic shielded package for the magnetic sensor is analyzed and prototyped. The shield is designed for a spintronic MEMS sensor to detect strain-gauge. The sensor deteriorates signal-to-noise (S/N) ratio due to external magnetic noise. The sensor contains tunneling magnetoresistive (TMR) elements, which is not influenced by the magnetic field perpendicular to the plane but the in-plane directional field. Therefore, the analysis of the MSE direction dependence of the magnetic shield is important. The shielded package is consisting of two shield pieces that is fabricated by using a conventional assembly line for MEMS packages. Then, 3 x 3 MSE matrix and directivity of MSE are introduced as evaluation indicators of the direction dependence of MSE. The measured results of prototyped package showed the direction dependence of MSE. Two magnetic circuit models are introduced to explain the cause of the direction dependence of MSE. The models reveal that magnetic flux flow and magnetic reluctances are changed by the direction of external magnetic field, which causes the direction dependence of MSE.

Design Guidelines of shielded package for radio frequency (RF) band are clarified. The ball grid array type and land grid array type shielded package are required for high-speed IC in mobile handsets to make printed circuit board thin. In this thesis, RF band is assumed to be from 500 MHz to 2500 MHz. The shield layer covering the

package is made of non-magnetic conductor.

Noise source current and return current excited in the shielded package are focused. Then, FEM electromagnetic analysis models and prototyped shielded packages are arranged to evaluate following four design parameter; the sheet resistance of the shielding layer, contact resistance between the shielding layer and ground pattern on package substrate, aperture on the package substrate and the electrodes of the package. As the result of the simulations and the evaluation, it was found that the following design guide line is necessary to obtain MSE of 20 dB or more; the sheet resistance of shielding layer should be less than 1.5 ohm/square, the contact resistance between the shielding layer and ground pattern may be high, the length of the apertures on the package board should be less than 10 mm, pins connected to noise source wirings should be placed at a distance of more than 2mm from the outer periphery of the package or a ground pin is arranged next to the pin connected to a noise source.

A laminated shield consisting of conductors and a magnetic material multilayer are also proposed to provide thinner shielding layer than a conductive layer made of non-magnetic material. The laminated shield provides a high shielding performance in an RF band because the magnetic materials have high permeability and multireflection occurs in the shield. Furthermore, the shielding performance is enhanced at the ferromagnetic resonance (FMR) frequency of the magnetic materials because the magnitude of complex permeability is maximized owing to the large imaginary part of permeability. We analyzed the shielding mechanisms of the laminated shield and a conductor shield by impedance calculations and an FEM electromagnetic simulations. The shielding performance obtained by impedance calculation coincides with that obtained by finite element method (FEM) electromagnetic simulation. The laminated shield is fabricated using a Co-Nb-Zr thin-film layer with a thickness of 0.2 μm and two Cu layers with a thickness of 0.4 μm . The measured shield effectiveness of the laminated thin-film shield is 27 dB higher than that of the conductor shield at a frequency of 470 MHz.

A land grid array-type small shielded system in package (SiP) that has a 2.4 GHz slot antenna is also presented. Slots are patterned on both a package board and a shield layer. The slots are connected at the side of the package board and compose the slot antenna. A large part of the slot antenna is formed on the shielding layer deposited on the surface of the SiP. The slot on the package board is short and occupy a small area, therefore the slot antenna allows the area of the package board to be reduced. In addition to this, the slot antenna reduces the keep-out zone in which no wires can be laid out on the board. It is because the area of the slot on the package board is small. A

prototype of the SiP with a Bluetooth Low Energy chip was fabricated. The volume of the prototype is $5.25 \times 9.0 \times 1.0 \text{ mm}^3$. The keep-out zone of the SiP is 9.0 mm^2 . The SiP has received Japanese modular approval certification because it contains all the elements for wireless communication except for a power supply.

Design guidelines for DC-kHz magnetic shielded packages and RF band electromagnetic shielded package are presented, which meet MSE required in the use case. The design guidelines presented in this thesis follow the assembly flows with high productivity, so that the guideline contributes to reducing the size of printed circuit board of small equipment.

博士学位論文

半導体パッケージにおけるシールド設計に関する研究

2020 年 3 月

東北大学大学院工学研究科電気エネルギーシステム専攻

山田 啓壽

目次

第1章 序論	4
1.1 はじめに	4
1.2 ボードレベルシールドから部品レベルシールドへ	6
1.3 EMC 分野におけるシールドとシールドパッケージの位置づけ	8
1.4 磁界シールド効果の定義	11
1.5 先行研究と課題	12
1.6 本研究の目的と概要	14
参考文献	17
第2章 DC ～ kHz 帯の磁気シールドパッケージ	21
2.1 はじめに	21
2.2 磁気シールドパッケージへの要求	23
2.3 試作した磁気シールドパッケージの試作と製造フロー	24
2.4 MSE の指向性の解析	31
2.5 測定におけるシールドの方向依存性の指標の導入	35
2.6 MSE の方向依存性の測定系の構築	35
2.7 MSE の方向依存性の測定結果	37
2.8 MSE の方向依存性の発現に関する考察	39
2.9 磁気シールドパッケージの MSE の周波数特性	44
2.10 まとめ	46
参考文献	46
第3章 RF 帯の導体シールドパッケージ	48
3.1 はじめに	48
3.2 導体シールドパッケージのノイズの伝搬と電磁ノイズ漏洩の原因	50
3.3 試作したシールドパッケージ	57
3.4 シールドパッケージの MSE の解析・測定方法	61
3.5 パッケージ設計パラメータと MSE の関係の測定・解析	65
3.5.1 シールド層のシート抵抗	65
3.5.2 シールド層とパッケージ基板の GND 配線との接触抵抗	66
3.5.3 パッケージ基板の開口からの電磁ノイズの漏洩	67
3.5.4 電極からの漏洩	69

目次

3.6	まとめ	73
	参考文献	74
第4章	RF帯の高性能導体／磁性体積層シールド	76
4.1	はじめに	76
4.2	導体/磁性体積層シールドのメカニズム	77
4.3	解析による積層シールドの性能見積もり	80
4.3.1	インピーダンス計算	80
4.3.2	電磁界シミュレーション	83
4.4	磁界シールド効果の評価系の構築	83
4.5	積層シールドの試作と評価	86
4.5.1	試作	86
4.5.2	測定結果	90
4.6	2種の磁性体層を用いたシールドの広帯域化	91
4.7	まとめ	94
	参考文献	94
第5章	アンテナ・シールド一体型システムインパッケージ	96
5.1	はじめに	96
5.2	SiPの設計	99
5.2.1	SiPの構成と内部の回路	99
5.2.2	シールドとスロットアンテナの設計	99
5.3	SiPの試作	103
5.4	アンテナの特性	105
5.4.1	アンテナの評価基板	105
5.4.2	アンテナからの反射	105
5.4.3	放射効率	109
5.4.4	放射パターン	110
5.5	まとめ	111
	参考文献	111
第6章	結論	113
	謝辞	117
	研究業績	117

第1章 序論

1.1 はじめに

シールドは、空間を伝搬する電磁ノイズから、ノイズの影響を受けやすい回路部品を守るために配置する障壁である。シールドの使用方法和配置の仕方は、大きく分けて次の2つある。1つは電磁ノイズの影響を受けやすい回路部品を囲うようにシールドを配置し、その回路部品を守る使用方法である。例えば、ハードディスクドライブ (Hard disc drive: HDD) は、ディスクから発生する微弱磁界を磁界センサにより読み取っているが、外部から磁界ノイズが到来すると磁界センサが誤作動するため、磁性体からなるシールド (以下、磁気シールドと呼ぶ) で囲われている [1]。もう1つは、回路部品から発生した電磁界を外部に漏洩することを防ぐために、ノイズ源の周囲にシールドを配置する使用方法である。この場合は、電磁ノイズの影響を受けやすい回路部品はシールドの外に配置される。例えばスマートフォン、タブレット、ラップトップに代表されるモバイル機器では、中央演算装置 (Central Processing Unit : CPU) やメモリ、ディスプレイのドライバ回路、電源回路内には大きな電流が流れるが、その電流が電磁ノイズの放射源となる。その電磁ノイズはセルラー帯や 2.4 GHz 帯の周波数成分も含んでいるため、そのノイズがアンテナに到達すると、無線機の RF (Radio Frequency) 回路のノイズフロアレベルが増大する。RF 回路のノイズフロアレベルが高いと通信のビットエラーレートが増大し、通信距離の劣化やデータ伝送速度の低下を引き起こす。

尚、本論文では、物体としてのとしてのシールドを「シールド」遮蔽する機能のことを「シールド機能」、シールドの能力のことを「シールド効果」と呼ぶこととする。

近年インターネットオブスィング (Internet of Thing: IoT) の拡大によりセンサ、無線通信の利用も拡大している [2] [3]。図 1.1 に IoT や無線通信におけるシールドの利用場面を示す。センシング装置では、磁気センサは外部磁界ノイズの影響を遮断するために磁気シールドを必要とする。またスマートフォン、タブレットでは電磁波シールドが用いられる。特に IoT 機器における無線モジュ-

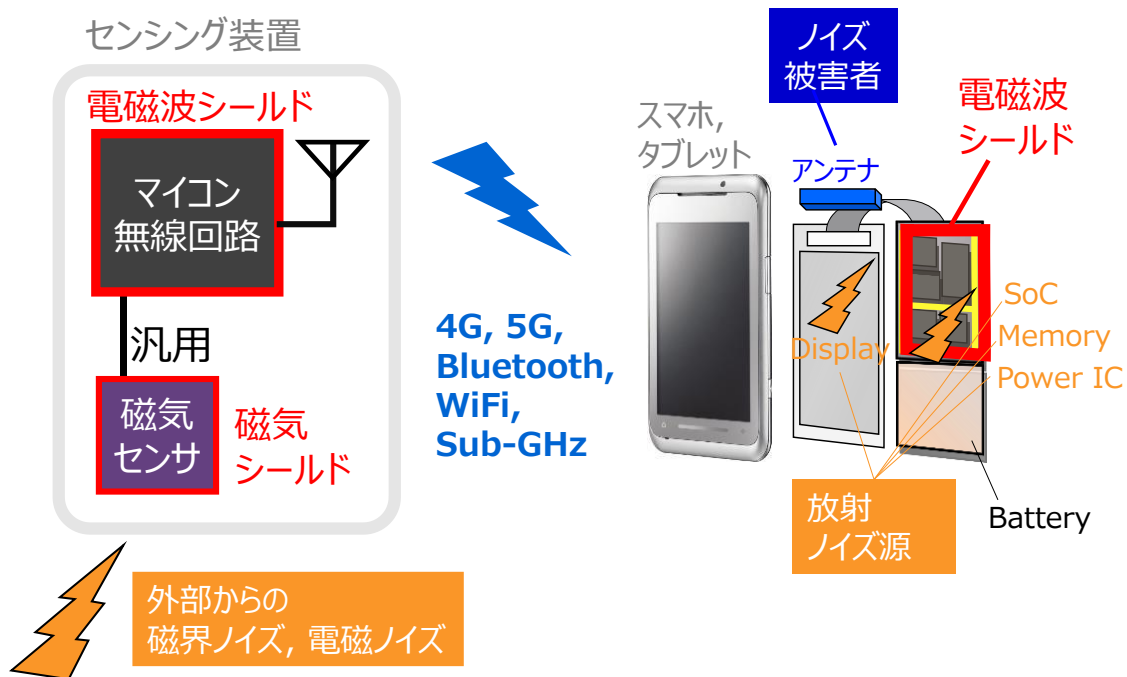


図 1.1 IoT, 及び無線通信における磁気シールド, 電磁波シールドの利用

ルにおいては, スマートスピーカーや鍵を含むホームオートメーション, 照明・空調のようなビルソリューション, スマートウォッチのようなウェアラブル機器等, スマートフォンや PC と連携した利用場面が多様化している. これらの機器では, シールドを含む基板の設計容易性までが求められている.

半導体に適用するシールドは, 2010 年頃までは基板の一部, または全部を覆う「基板レベルシールド(Board Level Shield: 以下 BLS と呼ぶ)」を適用することがほとんどであったが, 近年は基板の軽薄短小化の要求が高いスマートフォンのような機器において「部品レベルシールド(Component Level Shield: 以下 CLS と呼ぶ)」を適用するケースが増えてきている [4] [5]. 本論文では半導体のパッケージにシールドが具備された CLS をシールドパッケージと呼ぶ. 本論文では, シールドパッケージの内部及び周囲の電磁気学的な振る舞いについて論じる.

1.2 ボードレベルシールドから部品レベルシールドへ

表 1.1 に BLS と CLS の特徴を示す。BLS は、プリント基板上の回路の全部、または大部分を板金シールドで囲う構造が代表的である。板金シールドとは、プリント基板上に半田付けされた洋白（銅と亜鉛とニッケルの合金）からなるフレームと、ステンレススチール（SUS）の蓋で抑えられたシールドである。例えば携帯電話で、板金シールドを用いた場合、板金シールドを構成する洋白フレームを半田付けするパッドと周囲の部品とのクリアランスの面積は、基板の 25－40 %を占める場合が多く、プリント基板上の全部品の中で最も占有面積が広い。また板金シールドの厚さはそのバネ性を確保するために 0.1 mm 程度となる場合が多い。部品とシールドのクリアランスも 0.2mm 程度確保することを含めると、シールドはおおよそ 0.3 mm も基板の厚さ方向の寸法を占める。機器の薄型化は商品性に直結する指標ともなるため、携帯電話内の部品は 10 μ m オーダーで薄型化が求められる昨今に、シールド単一部品で 0.3 mm の厚さを占めることは薄型化への影響が大きい。

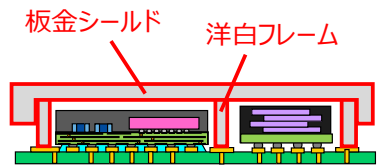
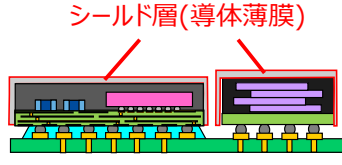
また板金シールドでは、基板設計時にシールドの複雑な電磁学的な設計も必要とされる。板金シールドの場合の SUS のバネ性を利用し、蓋と洋白フレームを力学的に接触させるが、接触部の突起の間隔や接触部の抵抗は、シールド効果に影響を与える。接触抵抗は板金の押し当て圧力の設計や、また表面の金属材料を相性によりシールド効果は変化するため、専門家による設計を必要とする。

一方で CLS では、部品製造時にシールドを搭載する。半導体の場合は、パッケージ全体を覆う構造とすれば有効なシールド効果を有する構造にできる。シールドパッケージは、パッケージの電気の配線設計を行う際にシールドの設計も行うこと、及び半導体の後工程であるパッケージの組立工程でシールドを搭載することが求められる。パッケージの設計では、電磁気学の深い専門性を有しない技術者が設計を行うことも多い。だがシールドパッケージの設計は電磁気的性能の確保まで求められるため、電磁気学の専門家でなくてもシールド設計が行える仕組みを構築することが求められることになる。一方で、半導体の供給

第1章

を受けた機器メーカーでは、その半導体を覆うシールドの設計、製造が不要になる。

表 1.1 モバイル機器向け電磁波シールドにおける基板レベルシールド（BLS）と部品レベルシールド（CLS）の比較

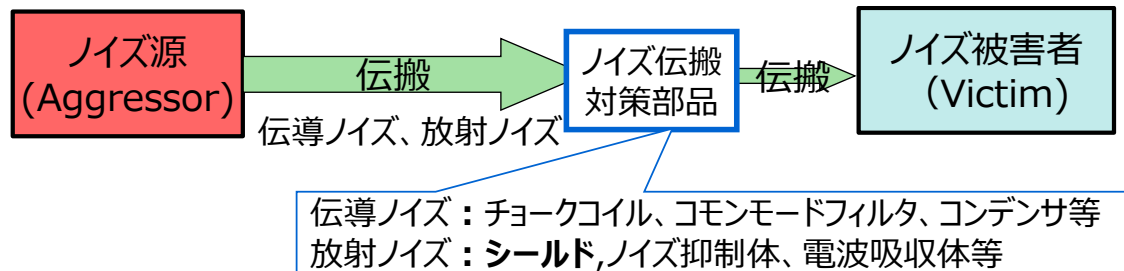
	基板レベルシールド(BLS)	部品レベルシールド(CLS)
断面模式図		
定義	マザーボード製造時に、電子部品と同時に半田付けされる	部品製造中に形成される
シールド材	SUS板金 + 洋白フレーム	Agペースト, Cu等の薄膜
シールド製造方法	板金の折り曲げ	薄膜プロセス(スパッタ等)
シールドとGNDの接触	板金と洋白フレームの接触はんだ付け	シールドとパッケージ内GND配線の接触
基板でのシールド設計	要	不要 (基板設計者の専門知識が不要)

1.3 EMC 分野におけるシールドとシールドパッケージの位置づけ

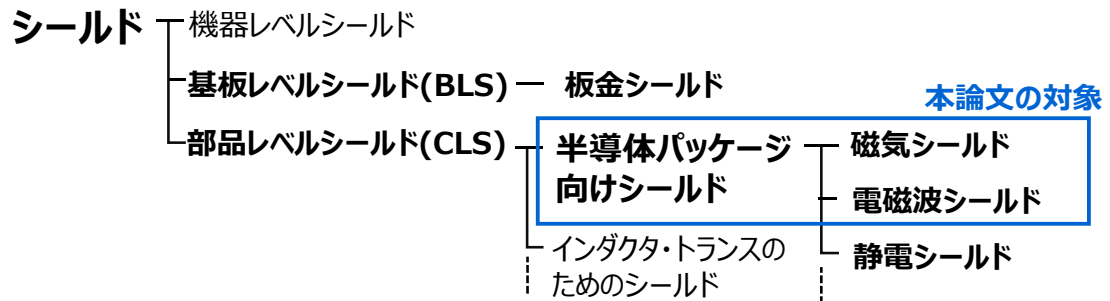
ここで電磁環境両立性 (Electromagnetic Compatibility: EMC) の分野におけるシールドパッケージの位置づけを、図 1.2 を用いて述べる。近年、家庭や工場において電子機器が多数使用されるようになり、電子機器から発生する電磁波が他の電子機器に妨害を与える問題が起きている。このような妨害は電磁波妨害 (EMI: Electromagnetic Interference) と呼ばれる。世界各国では、EMI に対して各種の規制を設けている [6]。一方、その電子機器がどれだけ外部からのノイズに耐えられるかも重要である。これをノイズ耐性 (イミュニティ: Immunity) と呼び、電子機器の電磁感受性 (EMS: Electromagnetic Susceptibility) とも呼ばれる。EMI と EMS はどちらか一方だけの対策を行えばよいというものではなく、両者のバランスである。電気・電子機器について、それらから発する電磁妨害波がほかのどのような機器、システムにも影響を与えず、またほかの機器、システムから電磁妨害を受けても自身も満足に動作する能力を EMC と呼ぶ [7]。

EMC は、ノイズ源、伝搬、被害者の3つの要素に分けられる [8]。図 1.2 (a) ノイズ源、伝搬、ノイズ被害者の関係と、EMC の対策部品の位置づけを示す。システムを安定に動作させるためには、被害者において、ノイズ耐性よりもノイズレベルを下げる必要がある。3大要素の特定は難しい場合もあるが、1つでも明確でないと闇雲な対策となり、結果としてノイズレベル低減に失敗するケースが多くなる。したがって、その用途における3大要素を適切に把握し、対策することが有効である。

EMI の主な対策は、ノイズ源からのエミッションを下げる、伝搬路において対策部品によりノイズを減衰させる、ノイズ被害者のノイズ耐性を上げる、の3つが挙げられる。またノイズの伝搬路は、配線を伝搬するノイズと空間を伝搬するノイズに分かれる。本論文では、配線を伝搬するノイズと空間を介して伝わるノイズに切り分けられる。シールドは空間を伝搬するノイズを迂回または反射・



(a) EMC のノイズの3大要素「ノイズ源」，「伝搬」，「ノイズ被害者」の関係と対策部品



(b) シールドの分類

図 1.2 EMC におけるシールドパッケージの位置づけ

第 1 章

減衰させる．放射ノイズに対する対策部品はシールドの他に，ノイズ抑制体や電波吸収体がある．シールドは特に空間を伝搬するノイズの遮蔽効果が高い．

ここで周波数とシールドの要求や設計の関係について述べる．直流 (Directive current: 以下 DC と呼ぶ) から kHz 帯以下では磁気シールドを用いてノイズ被害者のイミュニティ，ノイズ耐性を高める要求がある．1 MHz 以下の周波数では，ノイズ源とノイズ被害者の距離が波長よりも十分短い近傍界での対策となり誘導電磁界の対策が必要であり，伝導電流から発生した磁束ノイズ被害者に磁束を到達させない設計，つまりノイズ被害者の周囲をシールドで適切に囲う設計が必要となる．

一方で RF 帯では，シールドに誘導されたリターン電流を，基板のグラウンド (GND) まで低インピーダンスで接続し，リターン電流の経路を確保するような設計が求められる．シールド設計は電磁界の分布や，伝搬路の特性を定量的に把握しながら，回路基板に接続する等の設計の必要があるため専門家が設計する場合が多い．

図 1.2 (b) にシールドの分類を示す．シールドは，配置の観点で，前節で述べたように，BLS や CLS と分けることもできるが，他に，Laptop PC やエアコンの室外機等のように機器全体を囲うシールド設計もよく見られる．CLS では，半導体パッケージに提供するシールドのほかに，磁性部品であるインダクタ，トランスからの漏洩磁界を低減するための磁気シールドもある．本論文では半導体パッケージに適用されたシールドの設計論について検討する．

また半導体パッケージ向けシールドにおいて，遮蔽する対象の観点で，磁気シールド，電磁波シールド，静電シールド，放射線のシールド等が挙げられる．尚，本論文では静電シールド，放射線シールドについては対象外とする．ただし，本論文で検討するシールドパッケージの構造は，すべて半導体を導体で囲う構造となっているので静電シールドの機能も兼ねられると考えられる．

尚，第 2 章では MEMS 上に形成された TMR (Tunnel Magneto Resistance) 素子のノイズ耐性の向上のための磁気シールドの設計について論じている．守られる磁性素子は半導体の前工程の製造装置で作成され，パッケージは半導体

の後工程の装置を用いて組立てられることから、半導体パッケージの範疇として扱う。

1.4 磁界シールド効果の定義

本論文のシールド機能の性能指標は磁界シールド効果 (Magnetic shielding effectiveness: 以下 MSE と略) としている。シールド効果は、一般的にシールド未搭載時の電界、磁界強度と、シールド有り時の電界・磁界強度の比率をデシベルで表示する [9]。本論文もそれにならない MSE を次式で定義した。

$$MSE \text{ (dB)} = -20 \log_{10} \frac{H_{w_shield} \text{ (A/m)}}{H_{w/o_shield} \text{ (A/m)}} \quad (1.1)$$

ここで、 H_{w_shield} はシールド搭載時の磁界強度、 H_{w/o_shield} はシールド未搭載時の磁界強度である。

LSI からのノイズを分析する際は、IEC61967-6 で規定されるような小型なコイルを LSI の近傍に近づけ走査し、磁界強度のマップを作成し分析する MP 法 (Magnetic Probe method) が用いられる場合が多い [10]。本論文でも同様の分析方法で近傍界での磁界強度を測定し、シールドの性能を評価する。また、ノイズ源とシールドが近い場合、空気中の特性インピーダンスとシールド内のインピーダンスの差のから電界シールド効果は高く、MSE は低くなる [5]。近傍界では電流起因の誘導場の磁氣的な結合が EMI 問題の主要因となる。これらの理由から MSE を評価指標とした。

第2章から第5章では、MSE の解析結果、測定結果を示すが、各章で MSE の解析方法、測定方法、具体的には磁界の検出位置や磁界センサが異なる。これは各章の毎に、シールドの用途や開発の目的が異なり、それに合わせて磁界の算出方法や測定装置を選択しているためである。磁界の解析、測定方法については各章でその都度示すこととする。

1.5 先行研究と課題

シールドパッケージの研究開発は、いくつかの機関ですでに行われている。本節では DC～kHz 帯の磁気シールド、及び RF 帯の電磁波シールドの先行研究を紹介する。

DC から kHz 帯のシールドでは、Wisconsin 大の Wang 等は、60 dB 以上の磁界シールド効果 (Magnetic shielding effectiveness: MSE) を実現しており、信号や電源のための信号線を通すためのシールド開口の影響を検討している [11]。また、ルネサスエレクトロニクス社の Watanabe 等は、MRAM 向けに U 字型の磁気シールドを開発しており、パッケージに対し垂直に磁界を印加した場合におけるシールド内部の空間の磁界の減衰を確認している [12]。これらの文献では、シールドパッケージの利用状況を考慮しているものの、外部ノイズ源の定義と印加方向について議論されておらず、またパッケージ組立て方法と設計の関係についても議論されていない。

一方 RF 帯の電磁波シールドを検討した文献も複数ある。オタワ大の Roy 等は BGA パッケージのヒートスプレッダをシールドとして利用し、内部にストリップアンテナやループアンテナを内蔵し、GTEM (Gigahertz transverse electromagnetic) cell で 10 GHz のシールド効果を評価しているが、パッケージタイプが super ball grid array (SBGA) package と呼ばれるもので、モバイル機器向けに一般的に用いられていない独自の構造である [13]。韓国 Gwangju Institute of Science and Technology の Kim 等は FEM (Finite element method: 有限要素法) の電磁界解析を用いて、シールドパッケージの開口の大きさに対するシミュレーションを行っているが、シールドパッケージにボンディングワイヤを接続した構造で一般的なパッケージの組立ラインで接続できるパッケージ形態とは言えない [14]。Amkor 社の Karim 等はスプレーコーティングでシールド層を形成したパッケージを試作し、信頼性試験前後の 0.8～12 GHz の電界シールド効果を評価しているが、シールドパッケージの設計に関し議論していない [15]。

第1章

他にはシールドパッケージの製造プロセスに関する先行研究もいくつかある。ASE 社の Chang 等は、モジュール内のモジュール内の回路の電磁的結合を遮断するためにモールドにトレンチを設け、銀ペーストを塗布するようなプロセスを提案している [16]。Atotech 社の Mukai 等は、モールドの密着性を高めるシールド層の構成や化学処理について検討している [17]。他にも銀ペーストを扁平にし、金属含有率を上げ、低電気抵抗率を達成した研究や $3 \sim 6 \mu\text{m}$ の薄い銀ペーストの成膜方法を検討した例がある [18] [19]。

以上のように、シールドパッケージの先行研究は、現実的に一般的なパッケージ組立て装置で製造可能で生産性良いシールドパッケージの構造法と関連付けて検討されているものがなかった。また単一パラメータを変化させたときのシールド効果を評価した例は多いが、シールドパッケージの利用状況に即した、ノイズ配線の伝搬を踏まえたパッケージ全体のシールド設計に関する議論もなかった。

加えてアンテナ付きシステムインパッケージ (System in Package: SiP) が多くの機関で提案されているが、その中のいくつかはシールドも搭載されている [20]。国内の無線認証ではシールド搭載は必要ないが、米国等の海外のいくつかの国では、シールド搭載が無線認証の必要要件となっているため [21]、無線機、無線モジュールを作成する際、アンテナとシールドの両方を搭載することが多い。Interuniversity Microelectronics Center (IMEC), Leuven の Brebels 等は、無線 LAN 向けにアンテナとシールドの両方を搭載した SOP (System-On-Package) を試作しているが、そのパッケージサイズは面積がおおよそ $30 \times 30 \text{ mm}^2$ と大きく、厚さもおおよそ 4 mm 程度あり大型であった [22]。また商業的にもアンテナとシールドの両方を搭載した SiP がいくつか販売されている。例えば Insight SiP 社は、寸法 $8 \times 8 \times 1 \text{ mm}^3$ のアンテナとシールドを搭載した SiP を販売しているが、アンテナとシールドが平置きされ、アンテナの専有面積が大きいことや、アンテナの性能を得るために必要な配線禁止エリアが広く、実装基板の占有面積が広いことが課題としてあげられる [23]。

1.6 本研究の目的と概要

前節で述べたシールドパッケージの先行研究は，利用環境におけるシールドの要求性能とパッケージの組立性を両立させるため総合的かつ一貫性のある設計指針に関する議論がほとんどされていない．シールドパッケージは回路の誤作動を起こさないために要求されるシールド効果を満たす必要はあるが，必要以上にシールド効果が高く，製造コストが高いパッケージは市場の要求に合わないものとなる．市場は，求められるシールド性能満たし，且つ安価に製造できるシールドパッケージを求めている．安価にシールドパッケージを製造するためには，生産量が多く，汎用的なパッケージの組立ラインにある装置を多く用いて組立てることが現実的である．尚，ここでの汎用的なパッケージの組立ラインにある製造装置は，接着剤を塗布するディスペンサ，ダイボンダ，ワイヤボンディング装置，樹脂封止するためのトランスファーモールドまたは圧縮モールドの金型や装置，ダイシング装置，印字するためのレーザーマーカ，半田付けするリフロー装置を想定している．

本論文は，利用環境における要求を満たす **MSE** が得られ，且つ汎用的なパッケージの組立て装置で製造可能なシールドパッケージの設計指針を示すことを目的としている．本論文では，パッケージ周囲の磁界や，パッケージ内の伝搬を試作パッケージの測定や電磁界シミュレーションで定量化し，電磁気学的メカニズムを明らかにすることで，設計指針の根拠も示すこととした．本論文の設計指針は，電磁気の専門知識を有しないパッケージ設計者でもシールドパッケージの設計を可能にすることに役立つ．

また前述のように，**DC** ～ **kHz** 帯で要求されるシールド機能と，**RF** 帯で要求されるシールド機能では別々の要求があるが，本論文ではそれぞれの要求に応えられるシールド構造を提案する．その後 **MSE** に影響を与える設計パラメータを抽出し，それぞれのパラメータと **MSE** の関係を定量化し，数値計算での計算方法や，設計パラメータと **MSE** の相関関係をまとめた．

図 1.3 に第2章から第5章までの構成と各章の関係を示す．これを含めて本論文の構成を述べる．

第1章

第1章は序論であり，本研究の背景と目的を述べた．

第2章では DC ～ kHz 帯の磁気シールドパッケージの設計に関してすることとをまとめた．

第3章では RF 帯の導体シールドパッケージに関し，パッケージ内と周囲の電磁波の伝搬に着目し主に GND の設計について論じた．

第4章では，RF 帯のシールドパッケージにおいて，第3章のシールド層をさらに薄型化し，成膜時間の短縮に寄与する導体／磁性体積層シールドについて述べた，

第5章では，第3章で確立したシールドの設計法や製造法を応用し，シールドパッケージにスロットアンテナを形成した SiP の設計について論じた．

第6章は結論である．

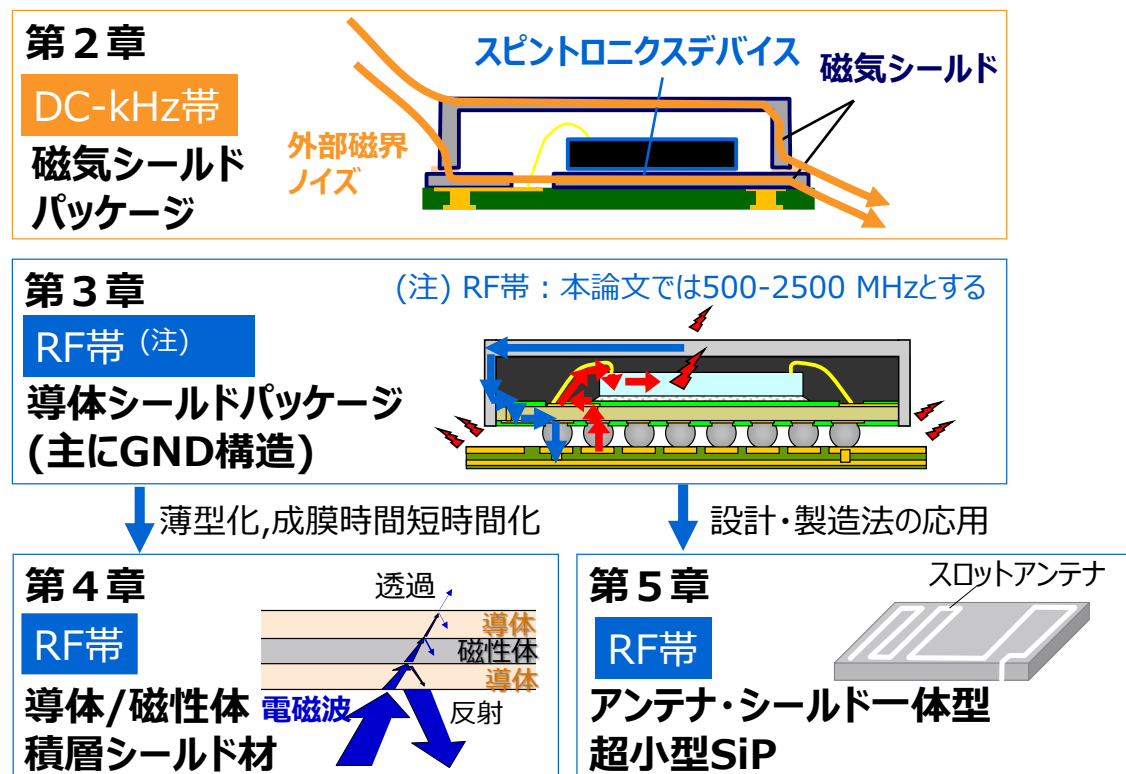


図 1.3 本論文の構成と各章の関係

参考文献

- [1] S. Ohtsu, T. Kishimoto, M. Mukai, “Noise Simulation of Hard Disk Drive by using Moment Method,” *1999 IEEE International Symposium on Electromagnetic Compatibility*, pp. 116-120, 1999.
- [2] 富士キメラ総研, “「IoT環境の実現に向け, センサーの小型化, 省電力化, ネットワーク対応が進む センサーの世界市場を調査」,” [オンライン]. Available: http://www.group.fuji-keizai.co.jp/press/pdf/190319_19020.pdf. [アクセス日: 2019].
- [3] 総務省, “令和元年版情報通信白書, 第 1 章第 2 節デジタル経済を支える ICT の動向,” 2019. [オンライン]. Available: <http://www.soumu.go.jp/johotsusintokei/whitepaper/ja/r01/pdf/n1200000.pdf>.
- [4] Y. He and J. Li, "Study on a Conformal Shielding Structure With Conductive Adhesive Coated on Molding Compound in 3-D Packages," *IEEE Transaction on Electromagnetic Compatibility*, vol. 58, pp. 442-447, 2016.
- [5] Henkel Corporation, “Component Level Electromagnetic Interference (EMI) Shielding Solutions,” 2020. [オンライン]. Available: <https://www.henkel-adhesives.com/us/en/industries/electronics/semiconductor-packaging/component-level-electromagnetic-shielding.html>. [アクセス日: 10 1 2020].
- [6] International Electrotechnical Commission, "Structure of IEC 61000," 2020. [Online]. Available: https://www.iec.ch/emc/basic_emc/basic_61000.htm. [Accessed 10 1 2020].
- [7] UL Japan, “EMC とは?,” [オンライン]. Available: <https://japan.ul.com/resources/aboutemc/>. [アクセス日: 10 1 2019].

- [8] 原田高志, 電磁ノイズ発生メカニズム&電磁ノイズを克服する法, 三松株式会社, 2011.
- [9] D. White , M. Mardiguian, A Handbook Series on Electromagnetic Interference and Compatibility; Electromagnetic Shielding, Interference Control Technologies, Inc., 1988.
- [10] International Electrotechnical Commission, “ IEC 61967-6:2002+AMD1:2008 CSV Consolidated version,” 2008. [オンライン]. Available: <https://webstore.iec.ch/publication/6195>. [アクセス日: 10 1 2020].
- [11] W. Wang and J. Zhenye, "A Planar Magnetic Content Addressable Memory Cell," *IEEE Transaction on Magnetism*, vol. 44, pp. 2475-2478, 2008.
- [12] T. Watanabe , S. Yamamichi, “A Novel U-shaped Magnetic Shield for Perpendicular MRAM,” *2012 IEEE 62nd Electronic Components and Technology Conference*, pp. 920-921, 2012.
- [13] R. Langis, R. . J. Jacques and A. Gianluca , "Measurement of IC Package Shielding Effectiveness Using an Integrated Antenna," *Transaction on Instrumentation and Measurement*, vol. 49, pp. 409-412, 2000.
- [14] S.-H. Kim, S.-H. Kim, D.-J. Kim, J.-H. Cho, H. Lim , J.-H. Jang, “ Electromagnetic simulation of the EMI shield package with aperture,” *2008 Asia-Pacific Microwave Conference*, 2008.
- [15] N. Karim, J. Mao , J. Fan, “ Improving electromagnetic compatibility performance of packages and SiP modules using a conformal shielding solution,” *2010 Asia-Pacific International Symposium on Electromagnetic*, pp. 56-59, 2010.
- [16] H. Chang, J. Chen, V. Chen, S. Leou , T. Wang, “Electrical performance characterization for novel multiple compartments

- shielding and verification on LTE modem SiP,” *2014 IEEE 16th Electronics Packaging Technology Conference (EPTC)*, pp. 246-249, 2014.
- [17] K. Mukai, B. Eastep, K. Kim, L. Gaherty , A. Kashyap, “A New Reliable Adhesion Enhancement Process for Directly Plating on Molding Compounds for Package Level EMI Shielding,” *IEEE 66th Electronic Components and Technology Conference*, pp. 1530-1537, 2016.
- [18] K. Joo, K. J. Lee, J. W. Hwang, J.-H. Yoon, Y.-H. Kim , S. Y. Jeong, “High Performance EMI Shielding Materials and Spraying Process Parameters for High Frequency FCBGA Application,” *2018 IEEE 68th Electronic Components and Technology Conference (ECTC)*, pp. 1842-1847, 2018.
- [19] S. Erickson, “Reducing the Cost of Applying Ultra-Thin, Package Level EMI Shield Coatings,” *2018 International Wafer Level Packaging Conference (IWLPC)*, 2018.
- [20] S.-J. Guo, L.-S. Wu , J.-F. Mao, “Stripline Fed Hollow Dielectric Resonator Antenna-in-Package with/without Metal Shielding,” *2018 IEEE International Symposium on Antennas and Propagation & USNC/URSI National Radio Science Meeting*, pp. 2095-2096, 2018.
- [21] Federal Communications Commission, “Federal Communications Commission § 15.212,” [オンライン]. Available: <https://www.govinfo.gov/content/pkg/CFR-2009-title47-vol1/pdf/CFR-2009-title47-vol1-sec15-212.pdf>. [アクセス日: 25 12 2019].
- [22] S. Brebels, J. Ryckaert, S. Donnay, W. D. Raedt and R. P. Mertens, "SOPintegration and Codesign of Antennas," *IEEE Transactions on Advanced Packaging*, vol. 27, pp. 341 - 351, 2004.

- [23] Insight SiP, “Preliminary Data Sheet ISP1907 Built-in Antenna Bluetooth 5.1 Module, ” [オンライン]. Available: https://www.insightsip.com/fichiers_insightsip/pdf/ble/ISP1907/isp_ble_DS1907.pdf. [アクセス日: 6 1 2020].

第2章 DC ～ kHz 帯の磁気シールドパッケージ

2.1 はじめに

IoT の広がりとともに、低消費電力で動作する磁気デバイスの適用が進んでいる[1][2]。スピン MEMS 歪検知素子や MRAM (Magnetic Random Access Memory) 等のスピントロニクス素子を含む集積化された磁気デバイスにおいては、外部磁界ノイズにより特性の劣化や誤動作が発生する。スピントロニクス素子の特性劣化や誤動作を引き起こさないために、パッケージ内部の磁界強度を下げるための磁気シールドパッケージの適用が求められている[3]-[6]。

一方でスピントロニクス素子の外部磁界の感受性は、方向依存性があることも知られている[1]。加えて本研究をすすめる中で、磁気シールドも外部磁界の印加方向により MSE が変化することもわかってきた。内部のデバイスの誤動作を起こさないためには、様々な外部磁界に対する内部磁界の応答、すなわち MSE の方向依存性の定量的な把握が重要である。

本章では、スピン MEMS センサの誤作動を防ぐための磁気シールドを磁界シールド効果の方向依存性を含め、検討する。図 2.1 にスピントロニクス歪検知素子とそれを応用したスピン MEMS センサの模式図を示す[1]。図 2.1 のスピントロニクス歪検知素子は、検知層に圧縮歪が発生すると逆磁歪効果により磁化が変化すること、および MTJ (Magnetic Tunnel Junction) 素子の TMR(Tunneling Magnetoresistance) 効果により高い磁気抵抗変化が発生することに起因し、と高い歪感度を示す。しかしながら、TMR 素子は外部から印可する磁界によっても、大きな磁気抵抗変化が発生することも知られている。純粋な外部の圧力のみを検知したい場合は、外部磁界の影響を大幅に低減する必要がある。そのためスピン MEMS センサは、高い MSE を有する磁気シールドで囲うことが必須である。図 2.2 に示すような断面模式図を有する磁気シールドパッケージを適用すれば、外部磁界ノイズの影響を受けにくい歪検知素子を部品として提供できる。本章では、SpinMEMS 歪検知素子向けの磁気シールドパッケージの設計指針を示すことを目的とした。パッケージは低コスト化のために、MEMS の組立装置を活用し、組立てられる構造とした。

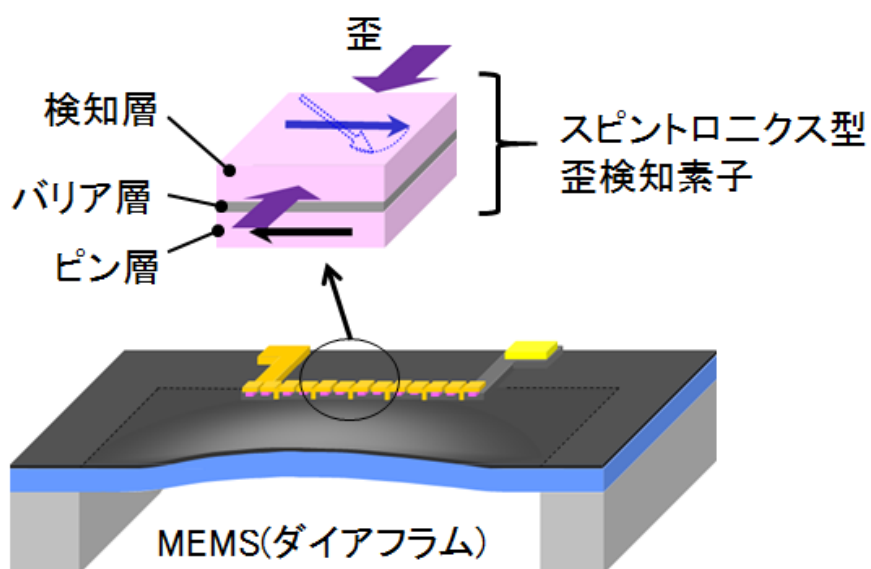


図 2.1 スピントロニクス歪検知素子とそれを応用したスピン MEMS センサの模式図[1]

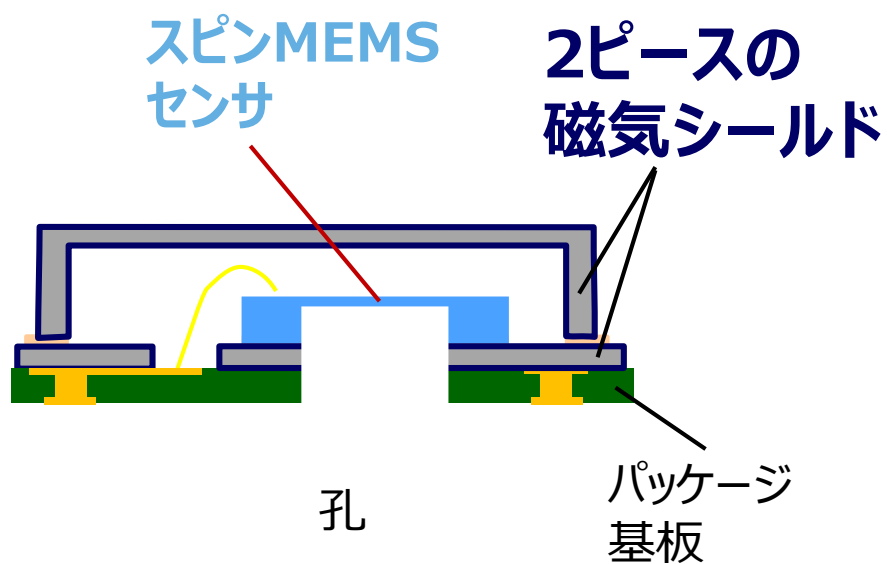


図 2.2 スピン MEMS 向けの磁気シールドパッケージの断面模式図

2.2 磁気シールドパッケージへの要求

はじめに、磁気シールドパッケージに印加する想定される外部磁界ノイズの強度と方向と、及び必要とされる内部磁界の強度と方向について考える。磁気シールドは、想定される最大強度の外部磁界ノイズがいかなる方向から印可されても、内部のスピン트로ニクス素子の特性劣化が起きないように設計すべきである。想定される外部磁界の最大強度は、IEC61000-4-8 の電力周波数磁界イミュニティ試験の最大レベルであるレベル 5 で規定される 100 A/m とした [7]。

一方でパッケージ内部磁界は、内蔵するスピン트로ニクスデバイスの印加磁界の感受性の方向依存性も考慮し設計する。例えばスピン트로ニクスデバイスが GMR(Giant Magnetoresistance) 素子や TMR(Tunneling Magnetoresistance)素子である場合、センシング層は面内磁化膜を採用しているため、面内方向の印加磁界の影響を強く受け、垂直方向の印加磁界の影響はほとんど受けない。一方、垂直磁化膜を含む STT(Spin Transfer Torque) 素子の場合、素子は垂直方向の外部磁界の影響を受けやすく、面内方向の外部磁界の影響はほとんど受けない。

磁気シールドパッケージを設計する際は、内部のスピン트로ニクスデバイスの特性劣化を防ぐために設計しているので、スピン트로ニクスデバイスの特性も把握できる場合が多い。スピン MEMS 歪検知素子は、TMR 素子により歪を検知しているため、面内方向の磁界の感受性が高い。また TMR 素子の感度劣化を防ぐためには TMR 素子に印加する磁界は 0.8 A/m 以下とする必要があった。従って 100 A/m の外部磁界ノイズが印加した際にパッケージ内部における面内方向の磁界についてから 0.8 A/m 以下とする、すなわち 42 dB の MSE を有する磁気シールドの設計が必要であった。またスピン MEMS 歪検知素子は音響センサ（マイクロフォン）としても機能するため、可聴域の 20 kHz 以下で感度劣化が低いことが求められた。従って本章の磁気シールドパッケージの目的は、スピン MEMS 歪検知素子の感度劣化を防ぐために、直流(DC)から 20 kHz 以下の周波数において、パッケージ内部の面内方向磁界に対し 42 dB 以上の MSE を確保することとした。

第2章

一方でスピン MEMS 歪検知素子の場合、ダイヤフラムを歪ませるため、内部が空気となっている中空パッケージを採用する必要がある。中空パッケージはスマートフォン向けの MEMS マイクロフォンが多く生産されて、同じラインを活用すれば低コストで組立可能である。本研究では、MEMS マイクロフォンの組立ラインを利用し磁気シールドパッケージを組立てることを念頭に次節に示す磁気シールドを設計した。

2.3 試作した磁気シールドパッケージの試作と製造フロー

図 2.3 に試作した磁気シールドパッケージの断面図を示す。試作パッケージでは、パッケージ内部の磁界強度、および方向依存性を測定するために、3 軸の地磁気センサを搭載した。地磁気センサを包むように上シールドと下シールドが配置されている。尚、研究の初期段階には上シールドのみ等の 1 ピース構造も検討を行ったが、MSE が 10 dB 以下と低かったため、高 MSE が期待できる図 2.3 に示す 2 ピース構造とした。

パッケージ基板は下シールドに接着している。また上シールドと下シールドは Ag ペーストからなる導電性接着剤で接着している。上シールドと下シールドの材料は、導電性の磁性体で比透磁率が 60000 以上の PC パーマロイとした。一般的に MEMS マイクロフォンは ESD(Electro-Static Discharge: 静電気放電)の対策が必要となる[8]。本パッケージは磁気センサを導電性のシールドと導電性接着剤により囲われているため、ESD のシールドも兼ねられると考えている。

パッケージ基板は、基材は FR-4 のプリント基板である。上シールドは板厚 0.1 mm の PC パーマロイを曲げ加工したものである。下シールドの板厚は 0.2 mm、プリント基板の厚さは 0.34 mm である。3 軸地磁気センサとプリント基板の電極は、ワイヤにより電氣的に接続されている。3 軸地磁気センサはアルプス電気 HSCDTD008A を用いた[9]。3 軸地磁気センサにより、パッケージ内

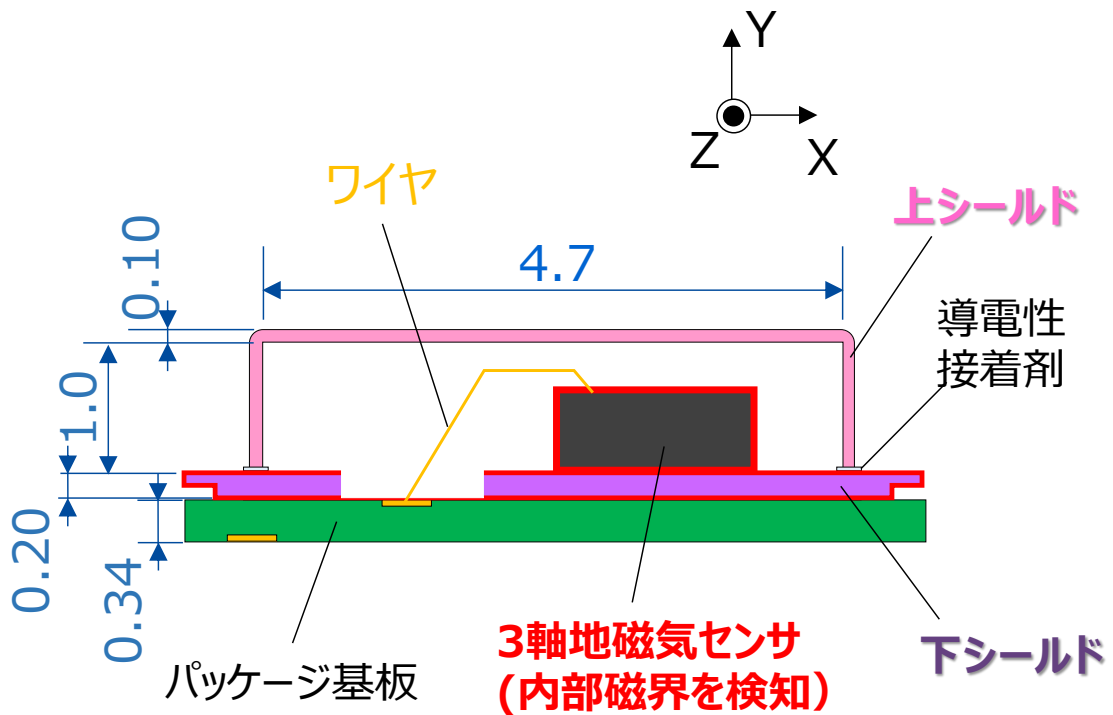


図 2.3 試作した磁気シールドパッケージの断面図と寸法

部の X 方向, Y 方向, Z 方向の 3 方向の磁界強度を測定する。地磁気センサから出力された信号は, パッケージ内のワイヤ, パッケージ基板の配線を介して, パッケージ基板上のパッケージの電極に伝送される。地磁気センサの特性については, 後ほどシールドパッケージの評価でも用いるヘルムホルツコイルにホールセンサと地磁気センサを配置した測定を比較することで確認を行っている。図 2.4 にその比較を示す。ヘルムホルツコイルの電流値を変化させたときのホールセンサの測定結果から求めた近似式と地磁気センサの測定結果を比較した。ホールセンサの測定結果は, ヘルムホルツコイルが作成された際に特性確認を行った際のデータをもとに線形で近似した結果を示している。地磁気センサの測定は, 磁気シールドルーム内で行っていないが, ヘルムホルツコイルを OFF した時の地磁気等が要因のバックグラウンドの磁界を測定したのちに, ヘルムホルツコイルを ON し, その差分を内部磁界とすることで, バックグラウンドの磁界の影響を取り除いている。

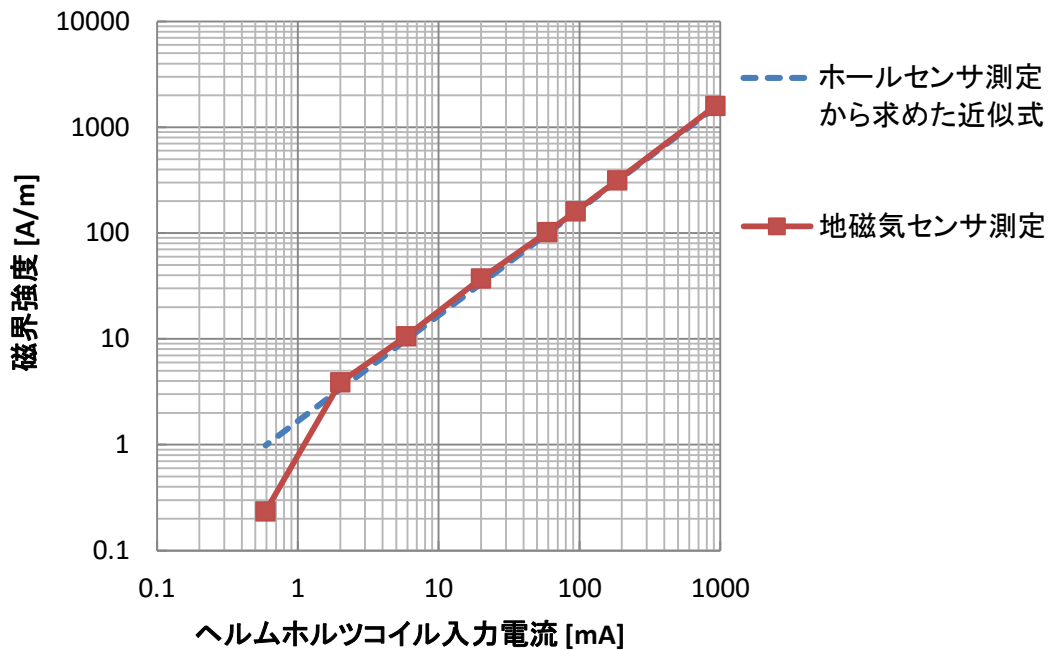


図 2.4 ホールセンサの特性と地磁気センサの特性の比較

図 2.4 の結果から、ヘルムホルツコイルに流れる電流が 2 mA 以上で、ホールセンサ測定から求めた近似式と地磁気センサの測定化結果は、約 3.6 A/m で差が 14%，10A/m 以上の磁界で差が 10%以下で一致し、同様の線形の傾向を示した．この結果からパッケージ内部に地磁気センサを内蔵し、パッケージ内部の磁界強度を 3.6 A/m 以上とすれば、内部磁界強度の特性を評価できる見込みを得た．

図 2.5(a) にパッケージの上面、図 2.5 (b) にパッケージの側面図を示す．パッケージの外形寸法は、5.0 x 6.0 x 1.7 mm³ である．また、上シールドと下シールドに囲まれたパッケージ内部の空間の容積は、3.7 x 4.7 x 1.0 mm³ である．

図 2.6 にパッケージの組立フローを示す．まず図 2.6 (a) に示すように配線パターンが形成されたパッケージ基板を準備する．続いて図 2.6 (b)に示すように、

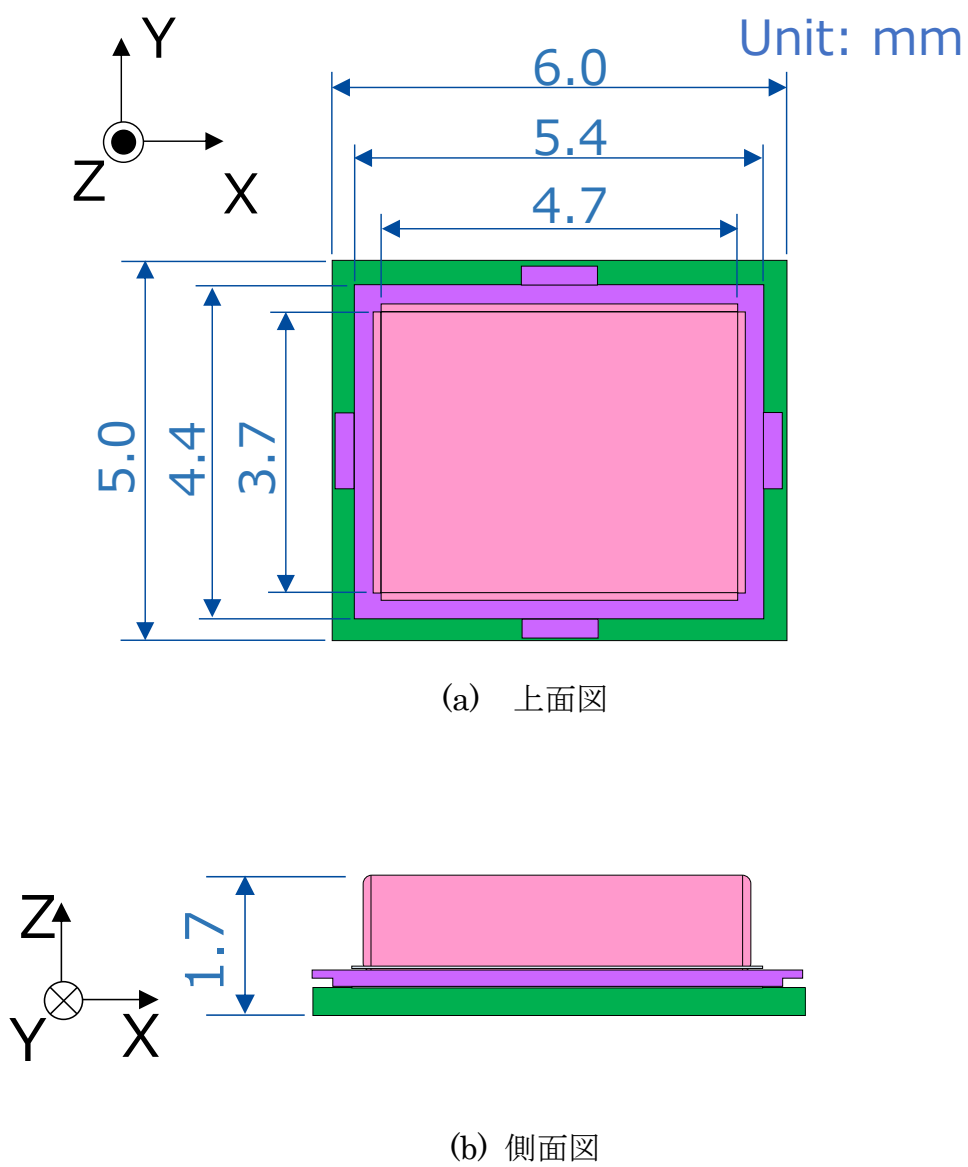


図 2.5 試作した磁気シールドパッケージの外観図

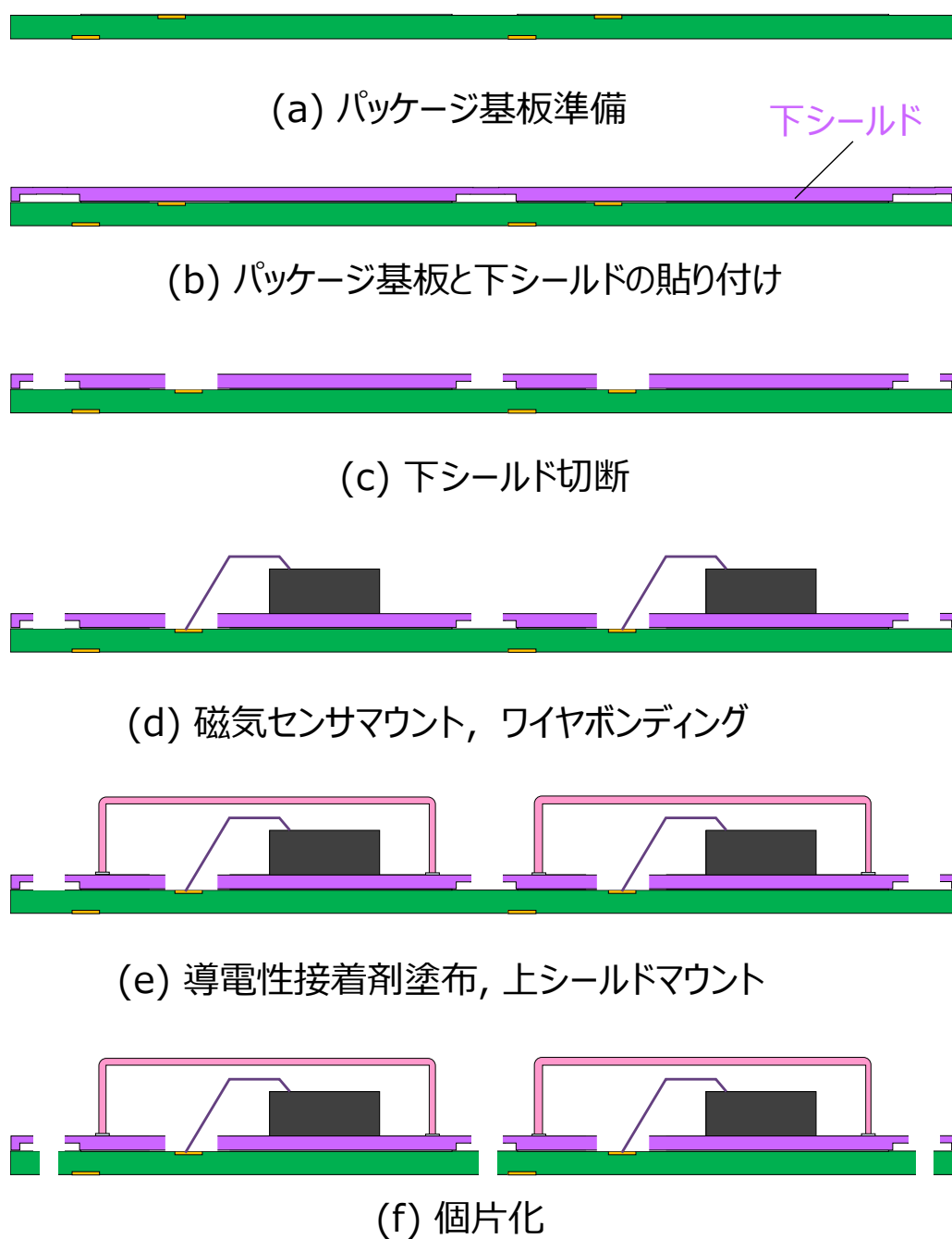


図 2.6 試作した磁気シールドパッケージの組立フロー

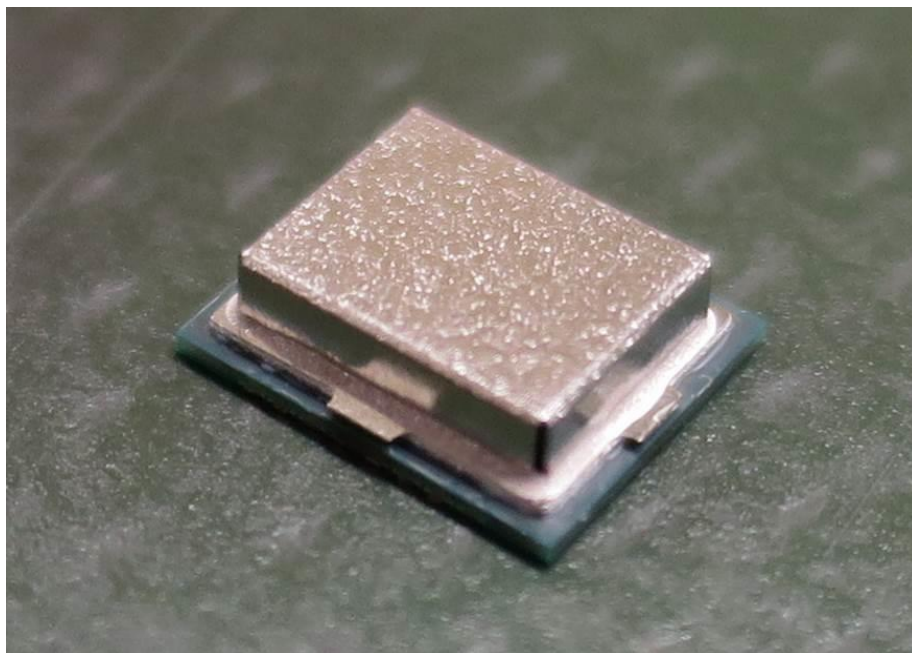
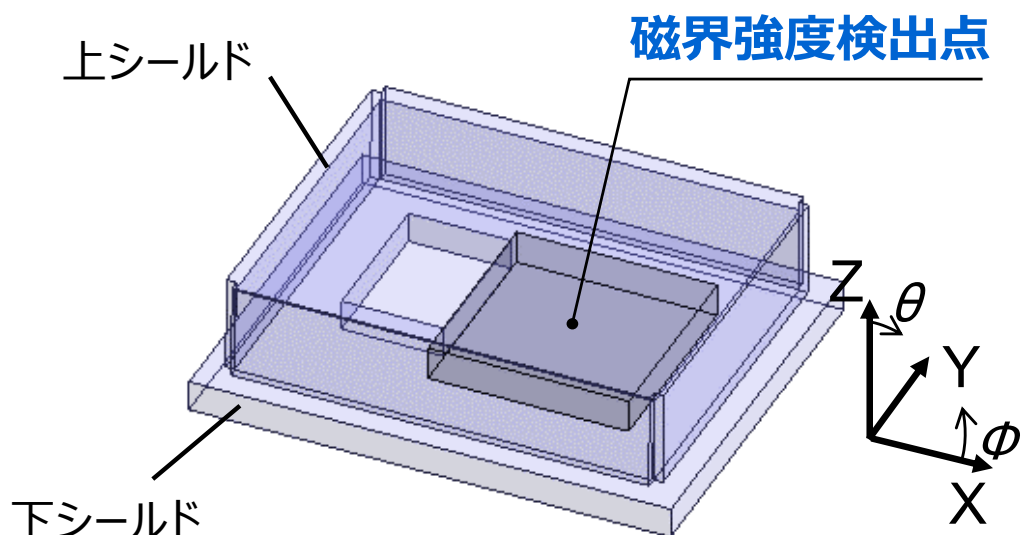
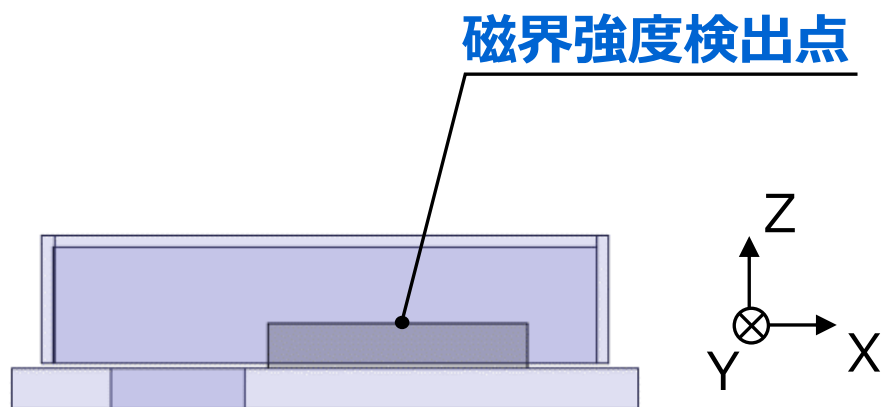


図 2.7 試作した磁気シールドパッケージの写真



(a) 斜視図



(b) 側面透視図

図 2.8 磁気シールドパッケージの磁界解析モデル

第2章

パッケージ基板と下シールドを熱プレスで貼り付ける。その後、図 2.6(c)に示すように、下シールドをダイシングにより切断する。そして、磁気センサをマウントし、ワイヤボンディングを行い（図 2.6 (d)）、導電性接着剤をディスペンスした後に上シールドをマウントする(図 2.6 (e))。最後に、パッケージ基板をダイシングし、個片化する(図 2.6 (f))。図 2.6 の工程は、MEMS マイクの組立てフローと比較すると、図 2.6 (b) と図 2.6 (c)の工程が追加されていると言える。組み立て後、個片化後の磁気シールドパッケージの写真を図 2.7 に示す。

2.4 MSE の指向性の解析

外部磁界があらゆる方向から印加された時の MSE と、パッケージ内外の磁束密度分布を把握するために、MSE の指向性を、有限要素法の磁界解析により解析した。有限要素法の磁界シミュレータはムラタソフトウェア製の Femtet ver. 2018. 1 を用いた。外部磁界は、1 A/m の強度で直流で印加した。図 2.8 に磁界解析モデルを示す。図 2.8 (a) は磁界解析モデルの斜視図、図 2.8 (b)はその側面透視図である。直流の磁界解析では、比透磁率が 1 である磁性体ではない物質は磁界分布に影響を与えない。磁界解析モデルでは、磁気シールドのみをモデル化し、その他の非磁性体は省略した。また、パッケージ内部の磁界強度検出点は、図 2.8 (a), (b) に示す地磁気センサを搭載した位置の中心とした。

MSE は、式 (1.1) で算出するが、磁界解析では、シールドが無い時の地磁気センサで測定される磁界強度 H_{w/o_shield} は外部磁界強度 H_{ex} と等しい。解析時の H_{ex} は 1 A/m とした。

H_{w_shield} は磁界強度検出点における磁界強度であるが、その成分を X 方向、Y 方向、Z 方向で分解し、 H_{in_x} , H_{in_y} , H_{in_z} として分析した。MSE の指向性の φ や θ の方向は、アンテナの解析の角度の定義と同様にした。尚、外部磁界が真逆の方向 (180 deg 異なる) の場合、MSE は同値をとなるため φ と θ は 0~180 deg における範囲で解析した。

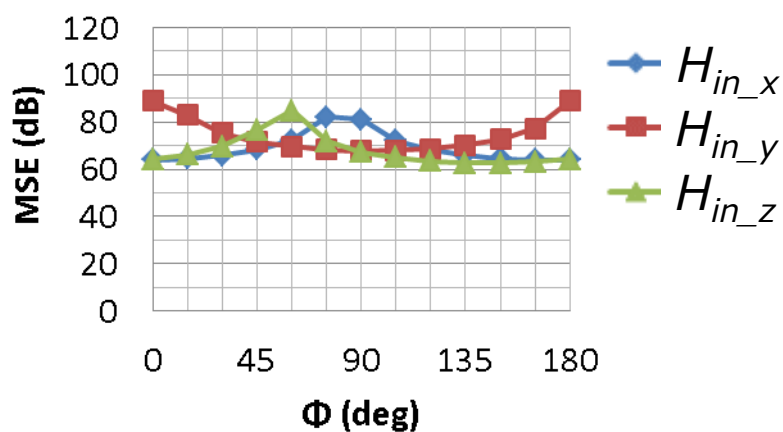
第 2 章

図 2.9 に指向性の解析結果を示す．図 2.9 (a) に示す XY 面内で外部磁界を変化させた場合，X 方向，Y 方向，Z 方向の全ての向きの内部磁界の方向に対し，磁界シールド効果は 60 dB 以上と高くなった．一方，図 2.9 (b)，(c) に示す YZ 面や ZX 面で外部磁界の方向を変化させた場合，MSE が比較的低い場合が見られた．特に θ が 0 度や 180 度の場合，すなわち Z 方向に沿った外部磁界が印加された場合は， H_{in_z} は 10 dB と特に低い値となった．また H_{in_x} は 50 dB とやや低かった．

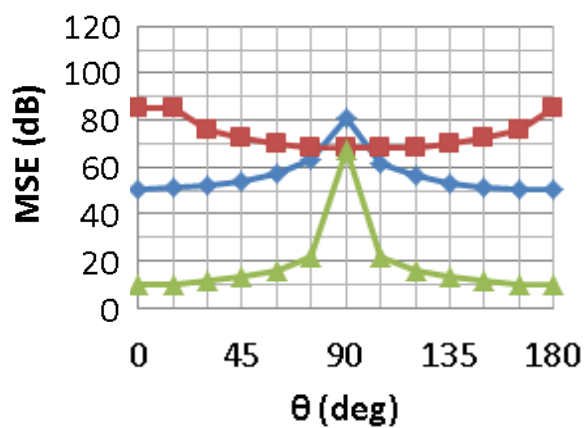
従って，MSE の指向性の解析結果より，パッケージ内部に面内方向の磁界に影響を受けやすい素子を搭載した場合は MSE が 50 dB 以上となり，パッケージ内部に垂直方向の磁界に影響を受けやすい素子を搭載した場合は MSE が 24 dB となる結果となった．図 2.10 にパッケージ内部，及び周囲の磁束密度分布の解析結果の断面図を示す．図 2.10 (a) は，X 方向の外部磁界を印加した場合である．ワイヤを通すための穴部からパッケージ内部への磁束の侵入があるものの，センサ配置部の磁束密度は，外部磁束密度の 1000 分の 1 以下の強度まで小さくなっている．

それに対し，図 2.10 (b) に示す Z 方向の外部磁界を印加した場合では，パッケージ内部の磁束密度，パッケージ外部の磁束密度よりは減衰しているが，3 分の 1 程度の量が侵入していることがわかる．磁界強度算出点でも，Z 方向の磁束密度成分が支配的である．従って MSE_{zz} は低くなったと考えられる．

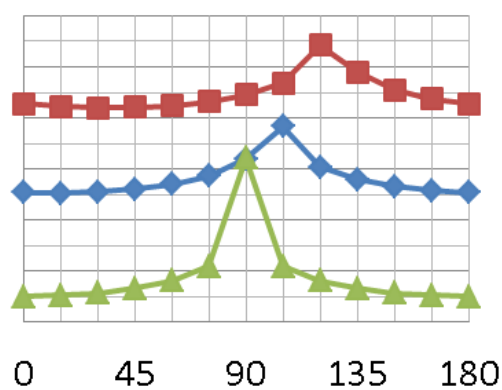
以上から，磁界解析から，外部磁界の印加方向により，パッケージ内部に侵入する磁界強度が大きく変わり，特に Z 方向の外部磁界を印加すると内部磁界の強度が低く，MSE が低下する結果を得た．尚，外部磁界の印可方向により内部に侵入する磁束の量が大きく変化する理由は，第 2.8 節の磁気回路を用いた検討で考察する．



(a) XY 面に平行な外部磁界印加時 ($\theta = 90$ deg)

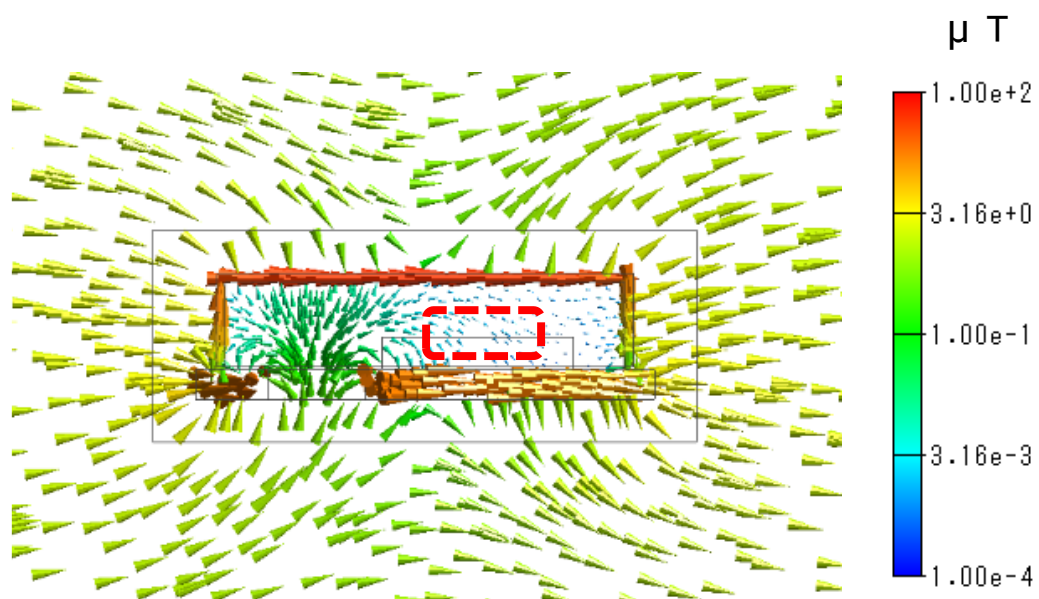


(b) YZ 面に平行な外部磁界印加時 ($\varphi = 90$ deg)

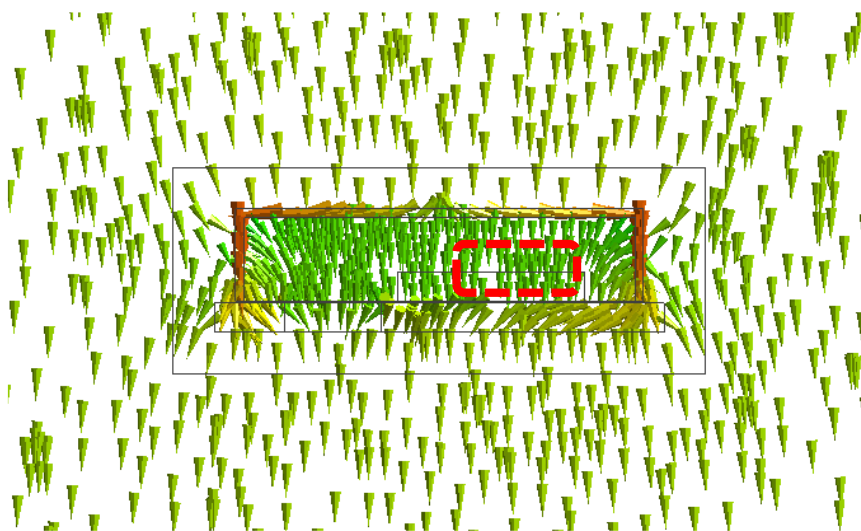


(c) ZX 面に平行な外部磁界印加時 ($\varphi = 0$ deg)

図 2.9 MSE の指向性の解析結果



(a) X 方向の外部磁界を印加した時



(b) Z 方向の外部磁界を印加した時

図 2.10 パッケージ内部，及び周囲の磁束密度分布の解析結果

2.5 測定におけるシールドの方向依存性の指標の導入

測定では、次節に示す外部磁界を X 軸, Y 軸, Z 軸にそれぞれ平行な方向に印加する測定系を構築し、試作パッケージを評価する。また内部磁界も 3 軸地磁気センサを用い X 軸, Y 軸, Z 軸にそれぞれ平行な方向を測定する。そこで測定でパッケージの磁界シールド効果の方向依存性を示すために、MSE を 9 成分に分けることとした。次式に 9 成分の MSE と外部印可磁界、内部磁界の関係を示す。

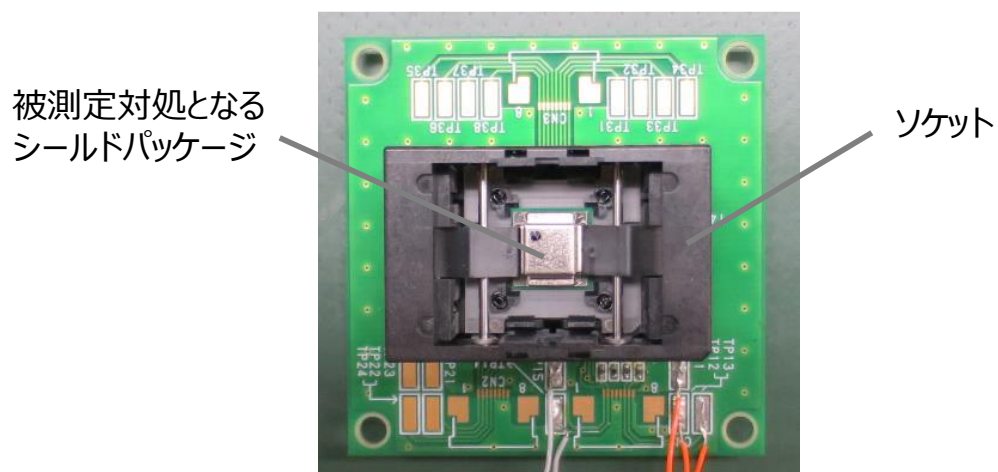
$$\begin{pmatrix} H_{in_x} \\ H_{in_y} \\ H_{in_z} \end{pmatrix} = \begin{pmatrix} 10 \frac{MSE_{xx}}{20} & 10 \frac{MSE_{xy}}{20} & 10 \frac{MSE_{xz}}{20} \\ 10 \frac{MSE_{yx}}{20} & 10 \frac{MSE_{yy}}{20} & 10 \frac{MSE_{yz}}{20} \\ 10 \frac{MSE_{zx}}{20} & 10 \frac{MSE_{zy}}{20} & 10 \frac{MSE_{zz}}{20} \end{pmatrix} \begin{pmatrix} H_{ex_x} \\ H_{ex_y} \\ H_{ex_z} \end{pmatrix} \quad (2.1)$$

尚、 H_{in_x} , H_{in_y} , H_{in_z} は、それぞれ地磁気センサが検出した X 軸, Y 軸, Z 軸に平行な方向のパッケージ内部の磁界強度である。また H_{ex_x} , H_{ex_y} , H_{ex_z} は、それぞれ X 軸, Y 軸, Z 軸に平行な方向の外部磁界の強度である。MSE の右下につくサフィックスは、内部磁界と外部磁界の方向を表す。例えば、 MSE_{xy} は Y 方向に平行な外部磁界を印加した時の、X 方向の内部磁界の減衰を表す MSE となる。

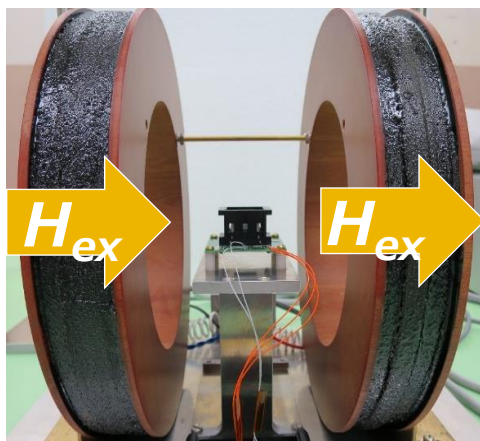
スピン MEMS 歪検知素子をシールドする場合は、スピン MEMS に用いられる TMR 素子が面内磁化膜でセンシングしているため X 方向, Y 方向の磁界の影響を受けやすい。従ってパッケージ内部の磁界が X 方向と Y 方向となる MSE の成分、すなわち MSE_{xx} , MSE_{xy} , MSE_{yx} , MSE_{yy} の 4 成分が重要であり、42 dB 以上必要となる。一方で、TMR 素子は Z 軸方向の印加磁界には鈍感なため、パッケージ内部の磁界が Z 軸に平行な方向に関する MSE である MSE_{zx} , MSE_{zy} , MSE_{zz} については低くてもよい。

2.6 MSE の方向依存性の測定系の構築

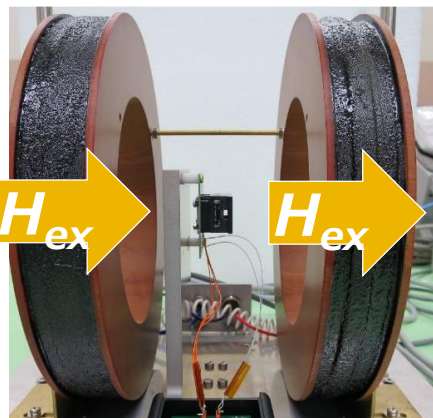
式(2.1)に示す MSE の方向依存性を測定するために、図 2.11 に示す測定系を構築し、DUT(Device under test)である試作パッケージは、図 2.11(a) に示す



(a) パッケージ搭載のための治具基板



(b) X 方向, または Y 方向の外部磁界を印加する際のセットアップ



(c) Z 方向の外部磁界を印加する際のセットアップ

図 2.11 MSE の方向依存性の測定系図

第2章

試作したプリント基板上のソケットの内部に配置した。プリント基板は、2つのコイルの中心に配置した。基板やソケットには非磁性の部品を用い、2つのコイルにより印加される外部磁界を乱さないようにした。

図 2.11 (b) は、パッケージに X 方向、Y 方向の面内方向の外部磁界を印加したときの写真である。プリント基板は、正方形であるので、基板を 90 度回転させ、パッケージの面内方向の 2 方向の外部磁界を印加できる。

図 2.11 (c) は、パッケージに垂直方向である z 方向の外部磁界を印加した時の写真である。コイル内には非磁性材料からなる壁のような治具を設置し、その治具にソケット付き基板を取り付けた。

上述の測定系により、パッケージに対し直交する 3 方向の外部磁界を印加することが可能になった。パッケージ内には 3 軸の地磁気センサが内蔵されているので、本測定系で式(2.1) に示す 9 成分の MSE の測定が可能である。

測定では、パッケージに対し直流の外部磁界を印加して測定した。またコイルが印可できる最大外部磁界強度は 6100 A/m (= 76 Oe) であった。図 2.4 に示すパッケージに内蔵する地磁気センサの磁界の下限が 3.6 A/m であることから、この測定系のダイナミックレンジは 65 dB となった。

2.7 MSE の方向依存性の測定結果

図 2.12 に試作した磁気シールドパッケージの MSE の方向依存性の測定結果と解析結果の比較を示す。図 2.12 の測定結果をみると、 MSE_{xx} , MSE_{xy} , MSE_{yx} , MSE_{yy} , MSE_{yz} , MSE_{zx} , and MSE_{zy} の 8 成分は 50 dB 以上となり高かった。スピン MEMS 歪検知素子で必要な MSE_{xx} , MSE_{xy} , MSE_{xz} , MSE_{yx} , MSE_{yy} , MSE_{yz} の 6 成分は、の 42 dB 以上となっており、第 2.2 節で示した MSE の目標値を達成したので、スピン MEMS 歪検知素子の外部磁界ノイズによる感度劣化を防ぐために十分な性能がある。

一方、 MSE_{zz} は 14 dB と低く、Z 方向の外部磁界が印加し、パッケージ内部でも Z 方向の磁界となる方向の磁界は減衰されにくい結果となった。また MSE_{xz} となった。

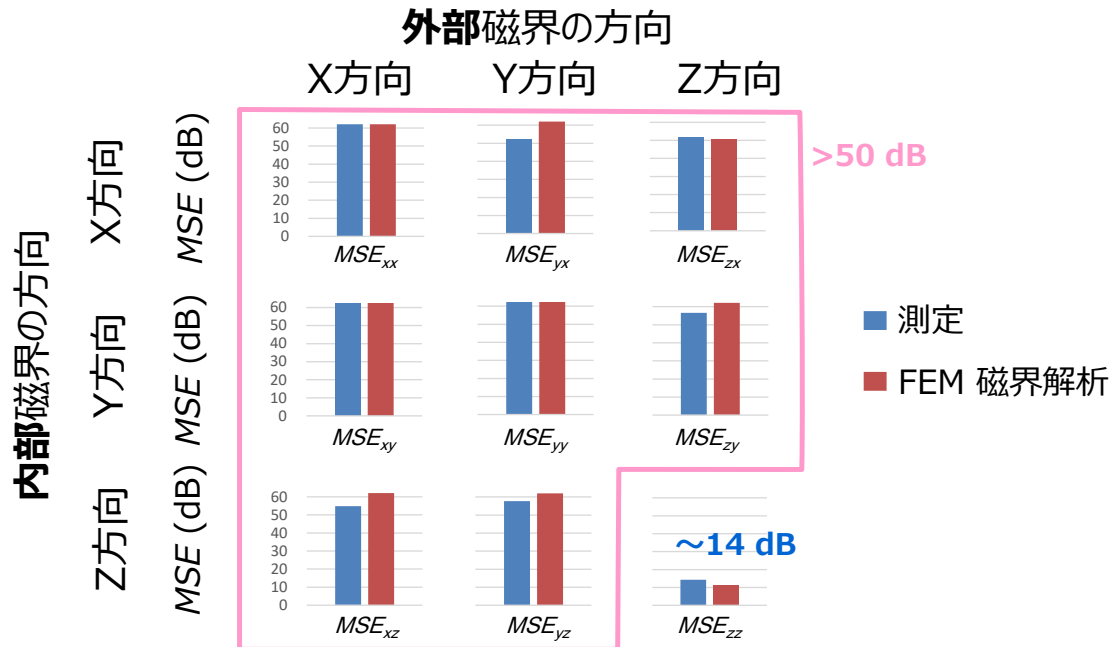


図 2.12 試作した磁気シールドパッケージの MSE の方向依存性の測定結果と解析結果の比較

図 2.11 には、MSE の方向依存性の磁界解析結果も示している。測定結果と比較すると MSE の差は最大で約 9 dB 程度であった。特に MSE_{xy} では 9 dB の差と大きい。しかしながら、これは 52 dB 以上の高い MSE の場合の差であり、真数では外部印加磁界強度の 0.25% にあたる微量な差である。従って、測定結果と解析結果はよく一致していると考えられる。実際の測定では、地磁気センサの X 方向の磁界をセンシングしている位置が、地磁気センサの中心とは異なる可能性がある。磁界の検出点の位置の違いが、測定結果と解析結果の差となったと考えている。

2.8 MSE の方向依存性の発現に関する考察

第2.3節の解析結果、及び第2.6節の測定ではMSEの方向依存性が大きいことがわかったが、その原因、メカニズムを把握できれば、方向依存性のコントロールや高シールド効果が得られるパッケージを設計する際の指針とすることができる。ここでは磁気回路モデルを用い、MSEの方向依存性発生を考察した。磁気回路モデルを用いての磁界シールド効果の計算は文献[10]では行われているが、磁束分布が数値計算しやすい円筒形状の場合での計算であり、シールドパッケージのような直方体形状に近い電子部品を組み立てた場合についての考察を本節では行う。磁気回路計算は詳細な漏れ磁束を計算することはできず、精度は前章のFEMシミュレーションよりも劣るが、磁気抵抗を概算するとともに、磁束の流れを考察するのに役立つ。

図2.13にX方向の外部磁界を印加した際の磁気回路モデルを示す。外部磁界ノイズに相当する外部からパッケージに印加する磁束は、 Φ_x とした。 R_{ax1} , R_{ax2} はパッケージ外部の空気の磁気抵抗であり、高磁気抵抗であるが、パッケージ外部であるので定量性は議論しない。 R_c は上シールドの磁気抵抗、 R_{ix} は上シールドからパッケージ内部を通る磁束の磁気抵抗、 R_{px} は下シールドの磁気抵抗である。上シールドと下シールド間のギャップの磁気抵抗 R_{gx} として記載しているが、後に示すFEM磁界解析の MSE_{xx} の結果でギャップの依存はほとんどないため、X方向の外部磁界を印加した際の磁気回路計算では考慮しない。上シールドを通る磁束の全体の磁気抵抗を R_{x1} , 下シールドの R_{x2} とした。上シールドのX方向の寸法を a , Y方向の寸法を b , 高さを h , 真空の透磁率を μ_r とすると、各磁気抵抗は下記で表される。

$$R_{cx} = (a + h) / (\mu_0 \mu_r b t_c) \quad (2.2)$$

$$R_{ix} = a / (\mu_0 b h) \quad (2.3)$$

$$1 / R_{x1} = 1 / R_{cx} + 1 / R_{ix} \quad (2.4)$$

$$R_{px} = a / (\mu_0 \mu_r b t_p) \quad (2.5)$$

$$R_{x2} = R_{px} \quad (2.6)$$

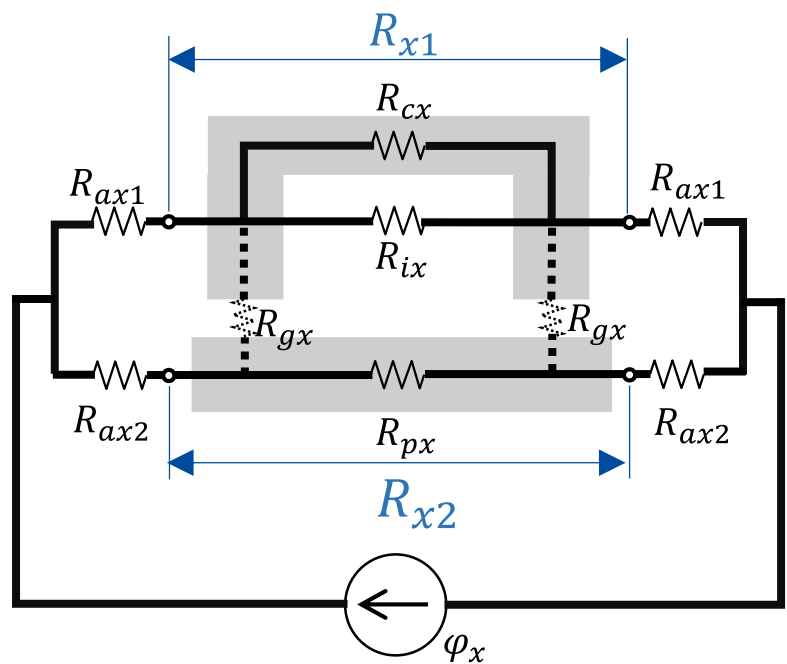


図 2.13 X 方向の外部磁界を印加した場合の磁気回路

表 2.1 試作パッケージの X 方向の外部磁界方向に印加したときの磁気抵抗

部分	磁気抵抗値(H ⁻¹)
R_{cx}	2.0×10^5
R_{ix}	1.0×10^9
R_{x1}	2.0×10^5
$R_{px} = R_{x2}$	8.4×10^4

第2章

ここで試作パッケージの寸法, $a = 4.7 \text{ mm}$, $b = 3.7 \text{ mm}$, $h = 1.0 \text{ mm}$, $t_c = 0.1 \text{ mm}$, $t_p = 0.2 \text{ mm}$ を代入して図 2.13 の磁気回路中にある磁気抵抗を計算した. その結果が表 2.1 のようになる. R_{ix} と R_{cx} が, R_{x1} や R_{x2} の 5000 倍以上であることに着目すると, 外部から印加された磁束のほぼ全ては, シールドを通ることになり, パッケージ内部に磁束が侵入しないと言える.

図 2.14 に Z 方向の外部磁界を印加した際の磁気回路モデルを示す. 上シールドの XZ 面に並行な側面を通る磁束に対する上シールドの磁気抵抗を R_{cz1} , ギャップの磁気抵抗を R_{gz1} , 下シールドの磁気抵抗を R_{pz1} とした. また, 上シールドの XZ 面に並行な側面を通る磁束に対する上シールドの磁気抵抗を R_{cz2} , ギャップの磁気抵抗を R_{gz2} , 下シールドの磁気抵抗を R_{pz2} とした. R_{iz} はパッケージ内部の磁気抵抗である. パッケージ全体の磁気抵抗を R_z とすると, それぞれの磁気抵抗は,

$$R_{cz1} = (b / 4 + h) / (\mu_0 \mu_r a t_c) \quad (2.7)$$

$$R_{gz1} = g / (\mu_0 a t_c) \quad (2.8)$$

$$R_{pz1} = (b / 4) / (\mu_0 \mu_r a t_p) \quad (2.9)$$

$$R_{cz2} = (a / 4 + h) / (\mu_0 \mu_r a t_c) \quad (2.10)$$

$$R_{gz2} = g / (\mu_0 b t_c) \quad (2.11)$$

$$R_{pz2} = (a / 4) / (\mu_0 \mu_r b t_p) \quad (2.12)$$

$$R_{iz} = (h + g) / (\mu_0 a b) \quad (2.13)$$

$$1 / (R_z) = 2 / (R_{cz1} + R_{g1} + R_{pz1}) + 2 / (R_{cz2} + R_{g2} + R_{pz2}) + 1 / (R_{iz}) \quad (2.14)$$

と表される. ただし, g は上シールドと下シールド間のギャップである.

ここで前記の試作パッケージの寸法を代入し, g を 0.03 mm として各磁気抵抗を計算すると表 2.2 に示す値となる. ここで注目すべきことは, R_{iz} が R_{gz1} や R_{gz2} と同じオーダーの値となることである. これは磁気回路中で, シールドを通る経路と同程度の磁束が, パッケージ内部の磁気抵抗 R_{gz1} にも通ることを意味する. これは, 式 (2.13) の R_{iz} の断面積が広いことと, パッケージ内部の磁路

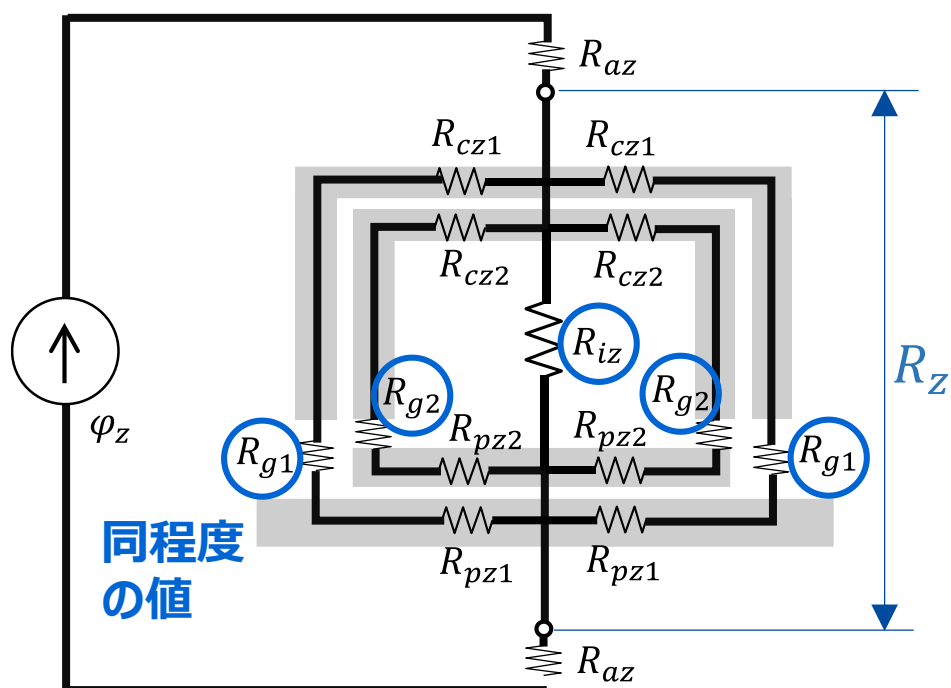


図 2.14 Z 方向の外部磁界を印加した場合の磁気回路

表 2.2 Z 方向の外部磁界方向に印加した場合の磁気抵抗

Part	磁気抵抗 (H^{-1})
R_{cz1}	5.4×10^4
R_{gz1}	5.1×10^7
R_{pz1}	1.3×10^4
R_{cz2}	7.8×10^4
R_{gz2}	6.5×10^7
R_{pz2}	2.1×10^4
R_{iz}	4.7×10^7
R_z	1.1×10^7

第2章

長 h が低背なパッケージのため短いことに起因する．低背の磁気シールドパッケージを設計する際は， R_{iz} が小さくなることに留意が必要であることがわかった．

つづいて，図 2.13 や図 2.14 に示した磁気回路の妥当性を検証するため，磁界解析の結果と比較した．上シールドと下シールド間のギャップを変化させた際のパッケージ全体に対するパッケージ内部の磁気抵抗の比率を磁気回路計算で計算した．外部磁界が X 方向に平行なときは，上シールドに印加する磁束に対するパッケージ内に印加する磁束の逆数 R_{ix}/R_x ，外部磁界が Z 方向に平行なときは，パッケージ全体の上シールドに印加する磁束に対するパッケージ内に印加する磁束の逆数 R_{iz}/R_z を計算した．その結果を図 2.15 に示す．その結果を見ると， R_{ix}/R_{x1} はギャップによらず 4.9×10^3 で一定であるのに対し， R_{iz}/R_z はギャップが高くなると単調に減少した．

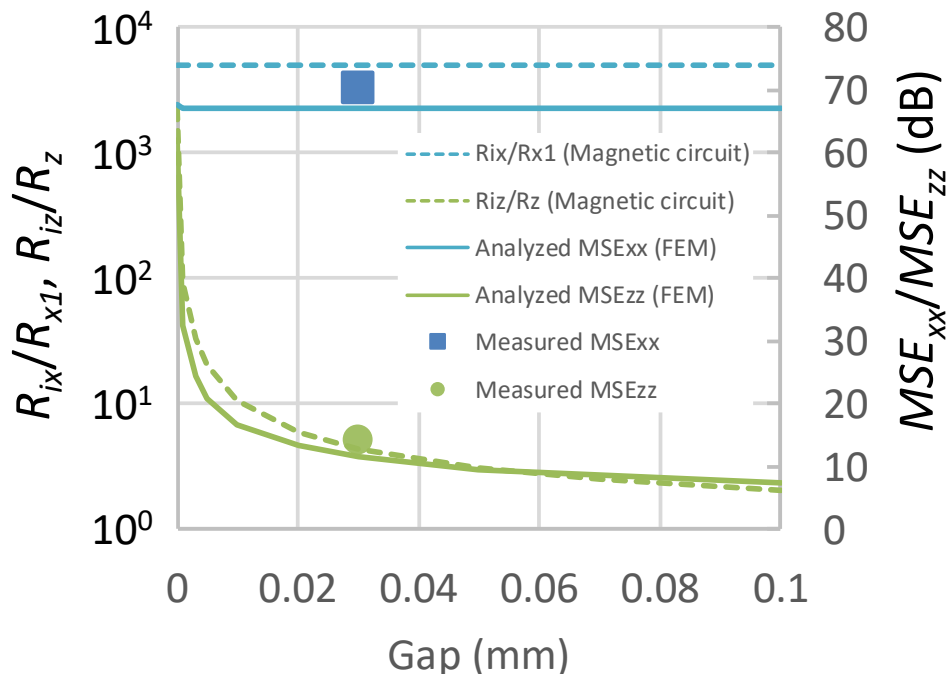


図 2.15 上シールドと下シールドの間の Gap を変化させたときの磁気回路,FEM による解析と測定結果の比較

第2章

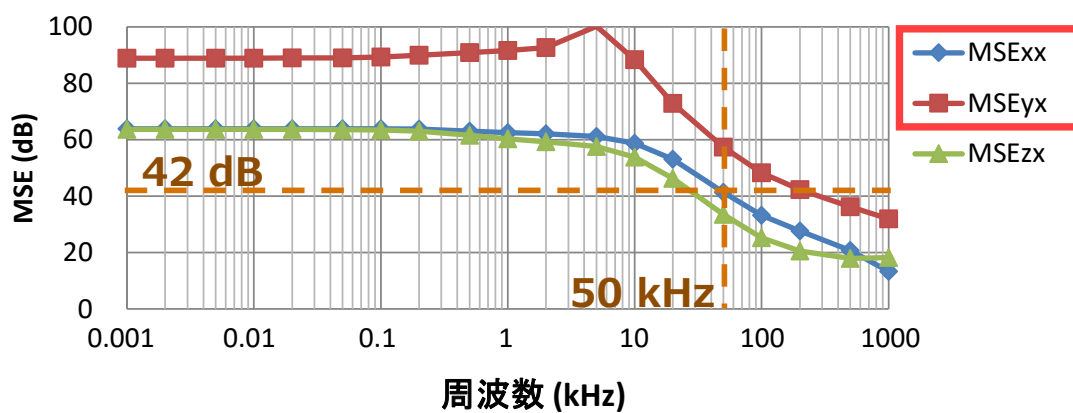
また図 2.15 には第 3.2 節の FEM シミュレーションモデルを用いてギャップを変化させた際の MSE_{xx} と MSE_{zz} の解析結果も示している。 MSE_{xx} は Gap の影響をほとんど受けず、67dB 程度で一定の値となった。一方で、 MSE_{zz} は Gap の影響を大きく受け、Gap が 0 のときは 62 dB と高い一方、Gap が 0.1mm 以上のときは 12 dB 以下となり、Gap が高いほど低くなった。式(1) の MSE は、 H_{in}/H_{ex} に反比例する。パッケージ外部、及び内部の空気中では磁界と磁束が比例するので、 R_{ix}/R_{x1} や R_{iz}/R_z も、 H_{in}/H_{ex} に反比例する。従って外部磁界と内部磁界の方向が同一である x 方向の MSE_{xx} は R_{ix}/R_{x1} 、及び MSE_{zz} は、 R_{iz}/R_z と傾向が一致すると考えられる。

2.9 磁気シールドパッケージの MSE の周波数特性

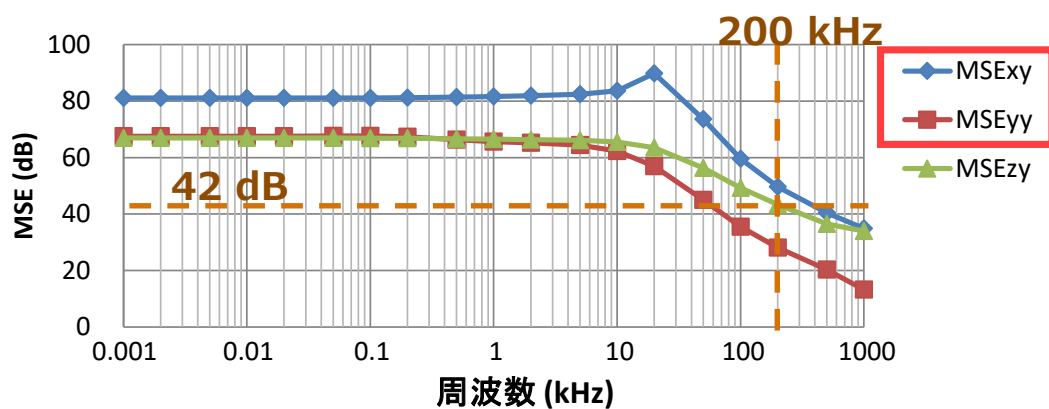
本章で磁気シールドパッケージはスピン MEMS 歪検知素子は、音響センサとして用いることも考えられるため、MSE の周波数特性も把握する必要がある。ここでは図 2.8 に示した有限要素法の磁界解析モデルを用いて MSE の周波数特性を解析した。解析を行った MSE は、第 2.5 節に記した方向依存性を表す 9 成分とした。尚、シールド材である PC パーマロイの導電率は $1.7 \times 10^6 \text{ S/m}$ とした。

図 2.16 に、MSE の周波数特性の解析結果を示す。尚前述のとおり、スピン MEMS 歪検知素子の場合、図 2.16 において赤枠で囲った内部磁界の方向が X 方向及び Y 方向に平行な方向の MSE が重要となるが、内部磁界が Z 方向に平行な方向の MSE も記載している。図 2.16 (a) に示す X 方向の外部磁界を印可したときは、 MSE_{xx} , MSE_{yx} は 50 kHz 以下で 42 dB 以上となった。図 2.16 (b) に示す Y 方向の外部磁界を印可したときは、 MSE_{xy} , MSE_{yy} は 200 kHz 以下で 42 dB 以下となった。図 2.16 (c) に示す X 方向の外部磁界を印可したときは、 MSE_{zx} , MSE_{zx} は 600 kHz 以下で 42 dB 以上となった。以上より、内部磁界の方向が X 方向及び Y 方向に平行な方向の MSE においては可聴域から超音波域含む 50 kHz 以下で 42 dB 以上の MSE が得られる見込みを得た。

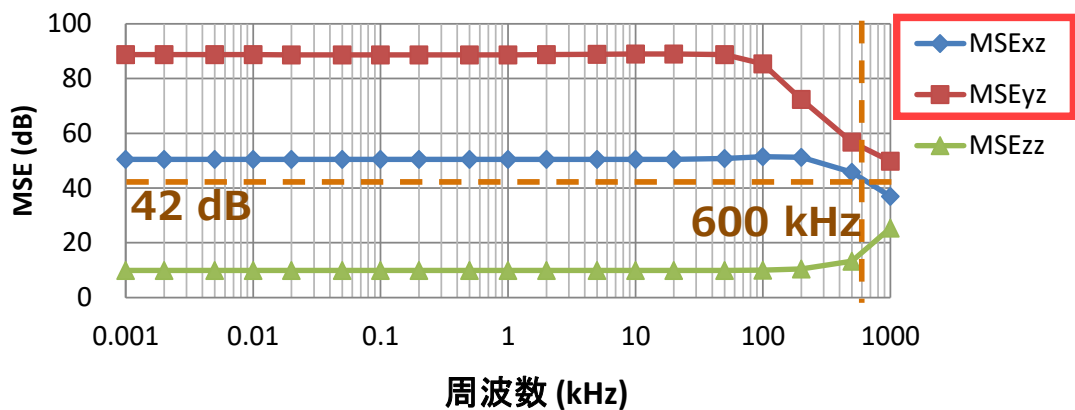
一方で、PC パーマロイに渦電流が流れやすくなる周波数、すなわち P C パー



(a) X 方向の外部磁界を印可したとき



(b) Y 方向の外部磁界を印可したとき



(c) Z 方向の外部磁界を印可したとき

図 2.16 磁気シールドパッケージの MSE の周波数特性の解析結果

第2章

マロイの表皮厚さが、シールドの厚さ 0.1 mm と等しくなる周波数は、P C パーマロイの比透磁率 60000 と、導電率 1.7×10^6 S/m から計算すると、248 Hz となり、MSE が低下する周波数はその周波数よりも高くなっている。パッケージの寸法と MSE の周波数特性の明確化は今後の課題である。

2.10 まとめ

MEMS マイクロフォンのパッケージ組立てラインで製造可能な磁気シールドパッケージを設計し、試作した。

MSE の異方性を測定し、スピン MEMS の磁気シールドパッケージのとして必要な面内方向の外部磁界に対する MSE は 50 dB 以上と高く、要求を満たした。一方で 垂直方向の外部磁界に対しては 14 dB と低かった。

磁気回路モデルで MSE の異方性の発現の理由を考察した。低背の磁気シールドパッケージでは、垂直方向の外部磁界を印加した場合、パッケージ内部の磁気抵抗がシールドを通る磁気抵抗と同程度となるため、シールド内部にも磁束が侵入することがわかった。磁気回路モデルにより MSE の方向依存性が発生するメカニズムや、磁気シールドパッケージの設計値と MSE の関係を把握できた。よって、表計算ソフト等で、設計パラメータから MSE が概算可能となり、パッケージ設計の際の指針を得ることができた。

参考文献

- [1] 藤慶彦, “高感度スピントロニクス型歪検知素子とその MEMS マイクロフォンへの応用に関する研究”, 東北大学大学院工学研究科博士学位論文, 2019.
- [2] Y. Fuji, Y. Higashi, K. Masunishi, A. Yuzawa, T. Nagata, S. Kaji, K. Okamoto, S. Baba, T. Ono and M. Hara, “スピン MEMS microphone integrating a series of magnetic tunnel junctions on a rectangular diagram”, *J. Appl. Phys.*, vol. 123, 153901, 2018.

- [3] 野口 拓, 池上一 隆, 藤田 忍, “高信頼性かつ低消費電力を実現する垂直 STT-MRAM を用いた不揮発キャッシュメモリ”, 東芝レビュー, vol. 70, 35-39, 2015.
- [4] T. Nakano, M. Oogane, T. Furuichi, K. Ao, H. Naganuma, and Y. Ando, “Magnetic tunnel junctions with [Co/Pd]-based reference layer and CoFeB sensing layer for magnetic sensor,” *IEEE Trans. Magn.*, vol. 52, 4001304, 2016.
- [5] H. Lin et al., “Integrated magnetics and multiferroics for compact and power-efficient sensing, memory, power, RF, and microwave electronics,” *IEEE Trans. Magn.*, vol. 52, 4002208, 2016.
- [6] T. Watanabe and S. Yamamichi, “A novel U-shaped magnetic shield for perpendicular MRAM,” *Proc. IEEE 62nd Electron. Compon. Technol. Conf.*, pp. 920–925, 2012.
- [7] International Electrotechnical Commission, “IEC 61000-4-8:2009 “Redline version”, 2009. [オンライン]. Available: <https://webstore.iec.ch/publication/22272> [アクセス日: 10 1 2020].
- [8] W. D. Greason, “Analysis of Space Charge Effects due to ESD in MEMS,” *Proc. IEEE EOS/ESD Symposium*, 12308936, 2011.
- [9] Alps Alpine 「DATA SHEET HSCDTD008A」2019 [オンライン] Available: https://www.alps.com/prod/info/J/PDF/Sensor/Geomagnetic/HSCD/HSCDTD008A_data.pdf [アクセス日: 10 1 2020].
- [10] E. Paperno, I. Sasada, “Magnetic circuit Approach to Magnetic Shielding”, *J. Magn. Soc. Japan*, vol. 24, pp. 40-44, 2000.

第3章 RF 帯の導体シールドパッケージ

3.1 はじめに

第1章でも述べたとおり，スマートフォンやタブレットの薄型化の要求から，それらに内蔵されるシールドの小型化は重要である．スマートフォンに内蔵される CPU，RAM，フラッシュメモリ，パワーモジュール，および無線モジュールは，パッケージ内部の高速な電流がノイズ源となり，誘導ノイズや放射ノイズを発生させる．無線システムで使用されている周波数と周波数が等しい放射ノイズがアンテナまで伝搬すると，無線システムのノイズフロアが上昇するため，無線通信の障害の原因となる．そのため，前述の内蔵部品群の周囲にはシールドを配置する必要がある．尚基板上の回路部品群とアンテナの距離は，スマートフォンの場合数 cm であり，本論文で言う RF 帯は(500 ～ 3000 MHz) においては近傍界と遠方界の境目程度の距離である．よって誘導ノイズと放射ノイズの両方を検討する必要があるが，本論文では，LSI から漏洩するノイズの評価方法として多く用いられる第 3.4 節に示す誘導ノイズの解析・測定方法で評価することとする．

その中でも特にフラッシュメモリのパッケージは，高容量化の要求から，多数のチップをスタックしているため，他の半導体のパッケージと比較して高背となる．板金シールドの内部に高背のパッケージを取り付けると，図 3.1 に示すように，金属ケースの高さは高背のパッケージによって決定されるため，板金シールドも高背となる．一方，シールドパッケージをフラッシュメモリのような高背のパッケージに適用すると，表 1.1 に示すように，パッケージを金属ケースの外側に取り付けることができ，金属ケースの高さを低くすることができる．シールドを含む実装基板の総厚を小さくすることができる．尚本論文では，機器のマザーボードやメインボードにあたる基板を実装基板と呼ぶこととする．

スマートフォンに内蔵される IC の多くは，小型化・及び低コスト化の要求からボールグリッドアレイ (BGA) またはランドグリッドアレイ (LGA) タイプのパッケージを採用しており，フラッシュメモリにおいても BGA または LGA パッケージを採用している．従って BGA や LGA パッケージ向けのシールドを

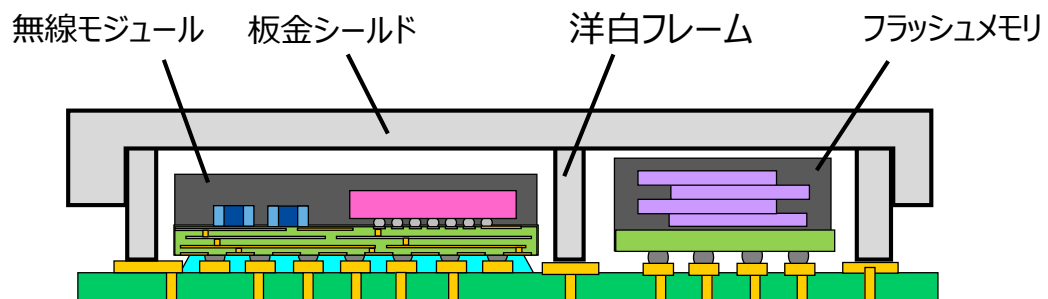
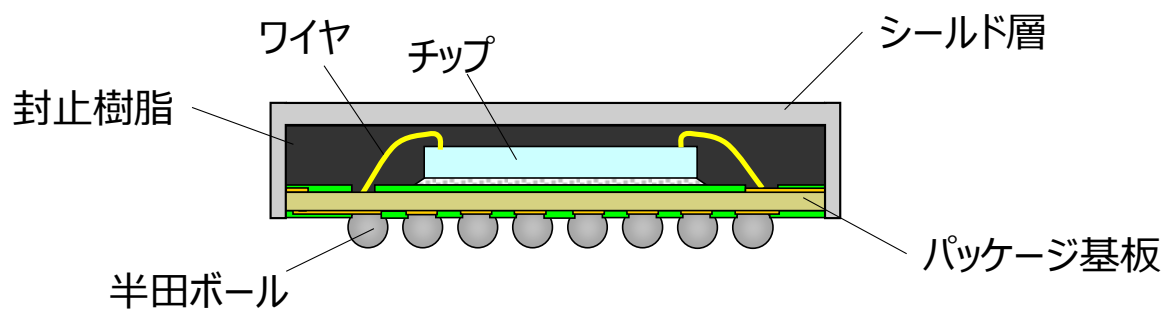


図 3.1 板金シールドの断面図



(a) Ball grid array (BGA) パッケージ



(b) Land grid array (LGA) パッケージ

図 3.1 シールドされたパッケージの断面図

第4章

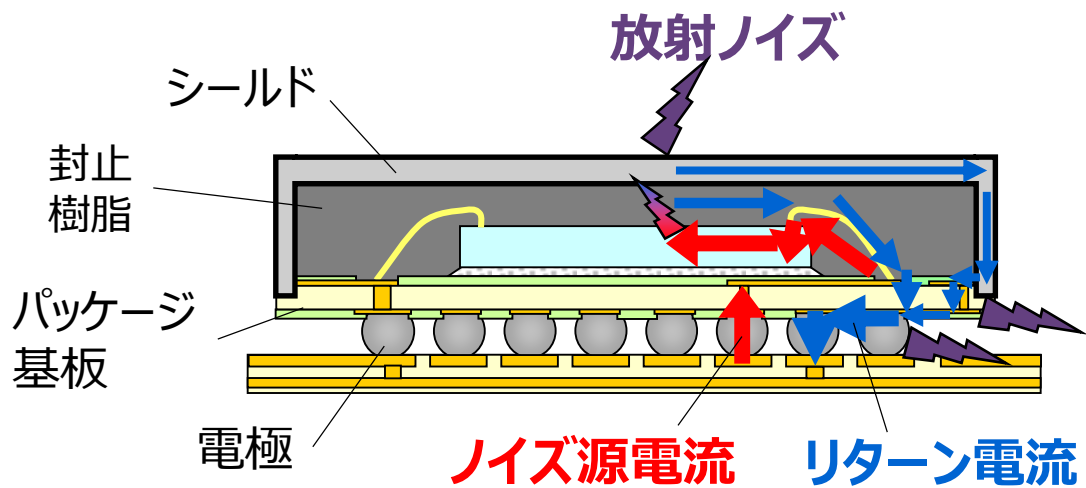
検討し、それらのパッケージの組立ラインに必要な最小限のシールド成膜のための工程を加え製造できることができれば、モバイル機器で多く採用されると考えられる。尚、BGA パッケージの断面は図 3.2 (a) , LGA パッケージの断面は図 3.2 (b) に示すようなものとなる。BGA パッケージは半田ボールを持ち、LGA パッケージは半田ボールを持たない。BGA パッケージは LGA パッケージに対し、電極間のピッチを狭くできるためピン数を大きくできる、半田量が多いため実装信頼性が高いメリットがある一方、半田ボール分の部品高さが高くなる、半田ボール搭載のコストがかかる、等のデメリットがある。一方でシールドの設計の観点では、半田ボールの有無、すなわちボードに半田付けされた際の電極の高さ以外に大きな構造の差異はない。シールドの構造も同じものが適用できる。

本章では BGA タイプのシールドパッケージをモチーフに設計指針を検討する。BGA パッケージ内のノイズ源からのノイズの伝搬、シールド内に励起されるリターン電流の伝搬経路を考えた。続いて伝搬路の設計パラメータと MSE の相関関係を、電磁界解析やシールドパッケージの試作・測定により求め、シールドパッケージの設計指針を明確化した。

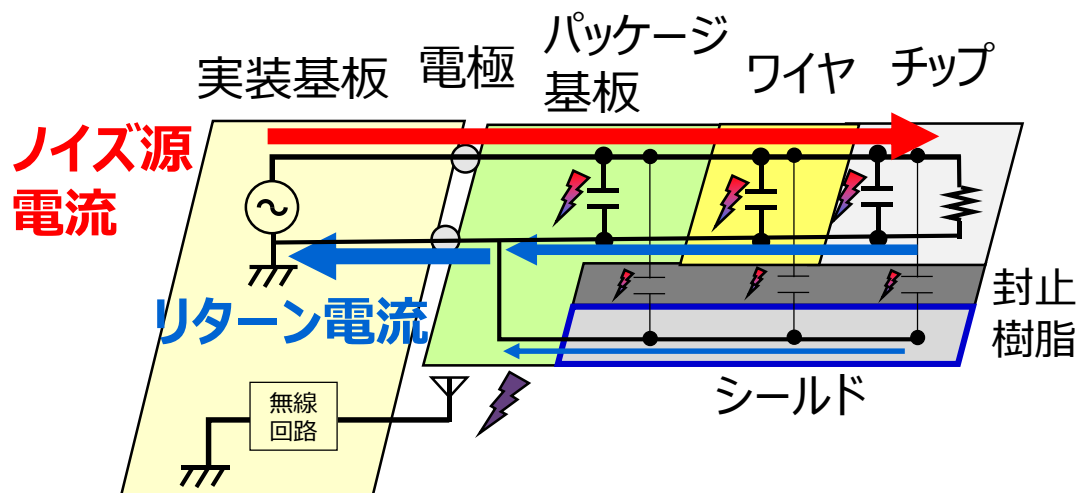
3.2 導体シールドパッケージのノイズの伝搬と電磁ノイズ漏洩の原因

図 3.3 に導体シールドパッケージの電磁ノイズの伝搬経路やノイズレベルに関する図を示す。図 3.3 (a) は BGA パッケージの断面図を用い、伝導ノイズの伝搬路を表している。ノイズ源の電流は、チップのある端子からパッケージ基板配線を経由しチップの別の端子まで到達するというパッケージ内部で閉じる場合と、パッケージ外部の別の部品から実装基板を経由し、電極とパッケージ基板を介してチップの端子まで到達するパッケージ内外の両方を伝搬する場合の2つが考えられる。パッケージ内外でノイズ電流が伝搬する場合のほうが、電極まで漏洩電磁界を対策する必要がある、厳しい条件である。本論文では、パッケージ外部からパッケージ内部までノイズ源電流が流れる場合を想定し議論する。

パッケージ外部のノイズ源は、例えばクロックの電流のひずみやスイッチング電源のスイッチング波形が考えられる。

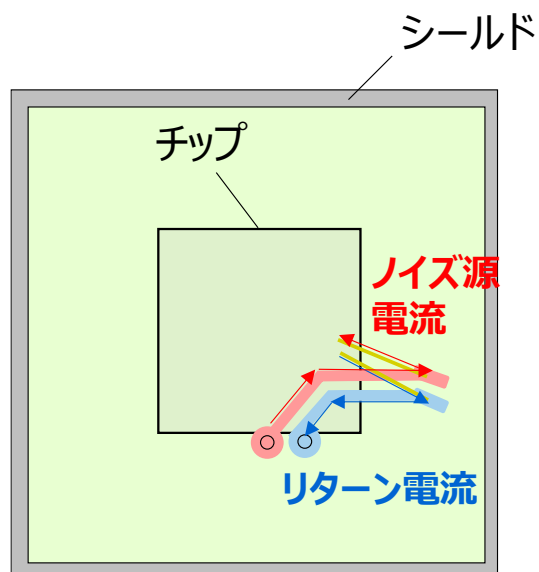


(a) パッケージ断面図

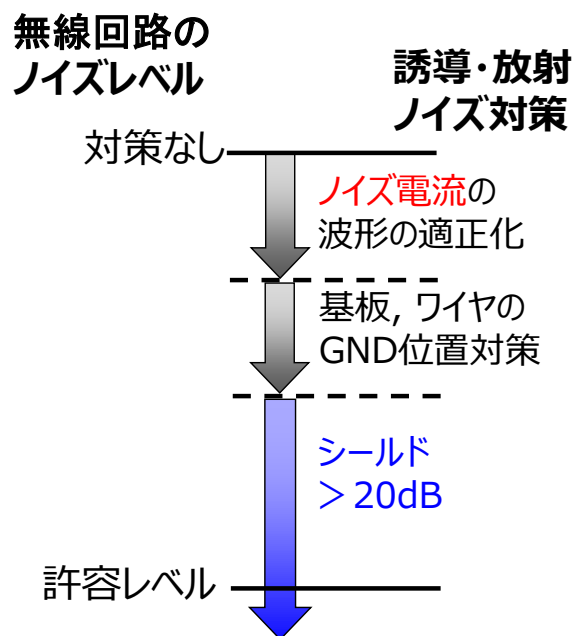


(b) パッケージを展開した図

図 3.3 導体シールドパッケージの電磁ノイズの伝搬経路，ノイズレベル低減のための対策



(c) パッケージ基板の TOP 層とワイヤにおけるノイズ源の配線と GND 配線の模式図



(d) 無線回路ノイズレベルと放射ノイズ低減対策の概念

図 3.3 導体シールドパッケージの電磁ノイズの伝搬と放射ノイズの漏洩箇所の分離 (つづき)

第4章

図 3.3 (b) に BGA パッケージを展開し、ノイズの伝搬経路を説明した図を示す。外部から伝搬してきたノイズ源電流は、図 3.3 (a) や (b) に示すように電極、パッケージ基板配線、ワイヤ、チップ配線を通り、チップ内の負荷を経由してチップ内の GND 配線に到達する。そのノイズ源電流により、封止樹脂等の絶縁体中の伝導する変位電流を介して、パッケージ基板の GND 配線やシールドにはリターン電流が励起される。シールドに励起されたリターン電流は、パッケージ側面でパッケージ基板の GND 配線に伝わる。シールドとパッケージ基板は、パッケージ基板の側面において接触している。BGA パッケージの場合パッケージ基板の側面に配線が露出している場合が多いが、シールドパッケージの場合はその露出している配線を全て GND 配線としてシールドと接触させる。パッケージ基板の GND 配線に伝送するリターン電流、電極の GND ピンを介して実装基板の GND 配線へと伝送する。

リターン電流は、ノイズ源配線から直接パッケージ基板の GND 配線に励起されるものもある。パッケージの GND 配線のほうが、シールドよりもノイズ源となる配線と近いため、GND 配線に流れるリターン電流は、シールドに流れるリターン電流も大きくなる。ただし、これはリターン電流の強さに関することであり、誘導ノイズと放射ノイズ低減効果は、シールドが適切に設計されている場合は、シールドのほうが高い場合が多い。図 3.6 (c) には、パッケージ基板の TOP 層におけるノイズ源の配線と GND 配線の模式図を示す。無線機に搭載する IC は、放射ノイズを低減するためにノイズ源の配線の近くに GND 配線を配置し、ノイズ源電流とリターン電流のループの面積を小さくし、誘導・放射ノイズを小さくする対策が取られる。

図 3.6 (d) に無線回路ノイズレベルと誘導・放射ノイズ低減対策の概念図を示す。高速で長距離伝送できる無線機の要求は、無線回路のノイズフロアを極力抑えることを必要とする。ノイズフロアを低減されるための誘導・放射ノイズ抑制対策は、1つの方策だけで対応が困難な場合が多く、図 3.6 (d) に示す3つの対策を合わせて行うことが多い。

第4章

1つ目の対策は、ノイズ源電流の波形を適正化し、ノイズ源からの放射量を低減することである。クロック信号の歪の低減や、スイッチング波形の立ち上がり波形を不必要に短時間化しないことが、誘導・放射ノイズの高調波成分を低減することにつながる。

2つ目の対策は、図 3.6 (c)で示すような、ノイズ源配線に GND 配線を近づけ、ノイズ源電流とリターン電流を近づけることである。図 3.6 のような片側に GND 線を這わせるだけでなく、両側のコプレーナ構造や、マイクロストリップ構造、ストリップ構造の線路を配置することで、誘導・放射ノイズを低減できる。

3つ目の対策が、本章で詳しく述べる導体シールドによる対策である。本論文は、シールドの対策にフォーカスしているので、3つ目のみ詳細に議論する。

つづいて、導体シールドパッケージの外部に誘導・放射ノイズが漏洩する原因について、図 3.4 に示すシールドに誘導されるリターン電流の経路をもとに整理する。

誘導・放射ノイズが漏洩するの1つ目の原因としてシールド層を電磁波が透過し漏洩することが考えられる。シールド層のシート抵抗が低いく、磁界のノイズ源の近傍にシールドを配置した場合、波動インピーダンスとシールド材の特性インピーダンスの差が低くなり、シールド界面の反射率が低くなるため、磁界のノイズは漏洩しやすいことが知られている [1][2]。導体シールドパッケージ場合は、磁界ノイズ源とシールドの距離が 1 mm 以下と波長よりも十分短く MSE を高くするには厳しい条件といえるので、シールドパッケージの場合に必要なシート抵抗値を明確化することは重要である。

2つ目の原因は、シールド層とパッケージ基板の GND 配線の界面の接触抵抗が大きくリターン電流がパッケージ基板の GND 配線や実装基板の GND 配線までに伝搬できない場合である。極端な例として、シールド層を上面にしか成膜せず、リターン電流がパッケージ基板の GND まで伝搬しない場合は、MSE は 10 dB 以下と低くなる[3]。導体シールドパッケージの製造では、シールド成膜前に、パッケージ基板の配線層が外部に露出することになり、主に Cu から成る導体層の側面部分が酸化し、酸化膜除去の工程を製造時に含まなければ、接触抵

第4章

抗が高くなることが考えられる。板金シールドでは、蓋の部分と洋白フレーム間の接触抵抗がシールド効果に影響を及ぼしたことも考慮すると、シールドパッケージの場合もシールド層成膜後のシールド層とパッケージ基板の GND 配線の必要な接触抵抗値を明確にする必要と思われる。

3つ目の原因は、パッケージ基板の GND 配線にある開口から電磁波が漏れることである。図 3.5 に製品のパッケージ基板の疑似的な配線パターンを示す。BGA パッケージの場合、パッケージ基板は、ワイヤボンディングパットの配線パターンを含む TOP 層、半田ボールを搭載する電極のパッドが設けられた BOTTOM 層を有する。またシールドパッケージの場合、電磁波の遮蔽や信号伝送の高速化のために内層にベタ GND パターンを配置したものが多い。図 3.5 (a) の TOP 層の配線では、配線層やワイヤボンディングパッドが複数設けられているが、その他に周囲にシールドと接触させるくし形のパターンがある。くし形のパターンはシールドとの接触抵抗を下げる目的でシールドと多くの面積を接触させる目的と、第 3.4 節で示す製造フローの個片化の際に、ダイシングブレードに巻き取られないためにベタパターンを回避する目的の両方を満たす形状として採用される。図 3.5 (b) は内層のベタ GND パターンで、ビアとそのランドパターン以外は GND 配線としている。内層のベタパターンは、GND の開口を小さくし、誘導・放射ノイズの漏洩を小さくすることや、ノイズ源配線のすぐ近くにリターン電流を流すことを可能にする。また図 3.6 (c) の BOTTOM 層は半田ボールと接触する電極パターンや、配線パターンが存在するが、配線を行わない部分は GND パターンを配置することが BGA パッケージの場合一般的である。パッケージ基板の開口は、BOTTOM 層の配線の空隙や、図 3.4 に示すパッケージ基板の側面の開口、BOTTOM 層の開口からの漏洩を考える必要がある。GND の開口からの漏洩は、開口の長さに比例し漏洩量が変わることが想定される[4]。開口の寸法は、長いものでおおよそパッケージの外形寸法と同程度と考えられる。試作パッケージでは、パッケージ基板の開口の長さの影響をビアの位置を調節することで評価した。

第4章

4つ目は、電極からの電磁ノイズの漏洩である。次節に示すシールドパッケージの製造方法では、電極部をシールド層で囲うことができないため、GNDピンにより放射ノイズを減衰・遮蔽するしか対策の方法がない。ノイズ源のピンの位置の近くに GND ピンを配置するとノイズ源電流とリターン電流により漏洩するノイズのキャンセルの効果が期待できる。また図 3.4 に示す GND ピンとパッケージ基板の配線層と実装基板の GND パターンで作成する開口の長さの影響も考えられる。

以上の 4 点の漏洩箇所の設計パラメータを変化させた電磁界シミュレーション、または試作・測定することで評価し、その評価結果をもとにシールドパッケージの設計指針を示すこととした。

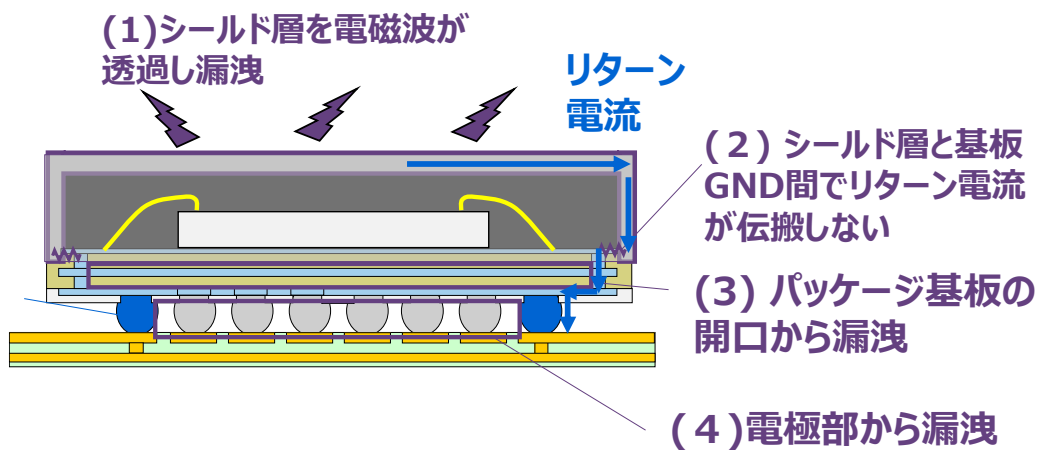


図 3.4 導体シールドパッケージの放射ノイズの漏洩の原因

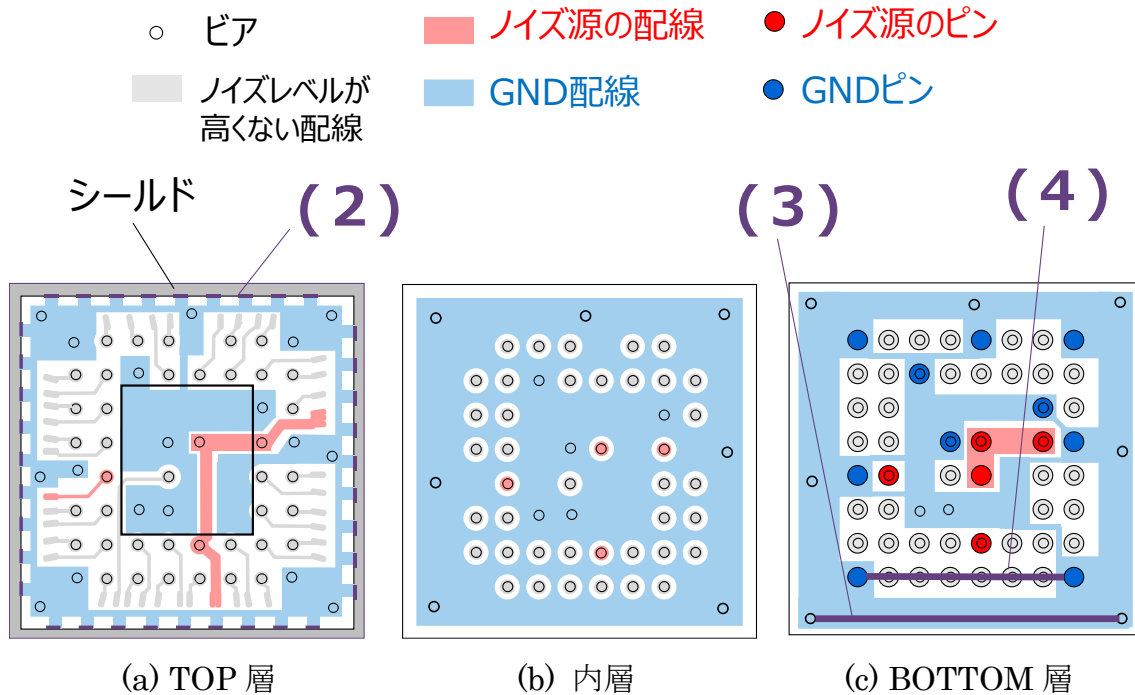
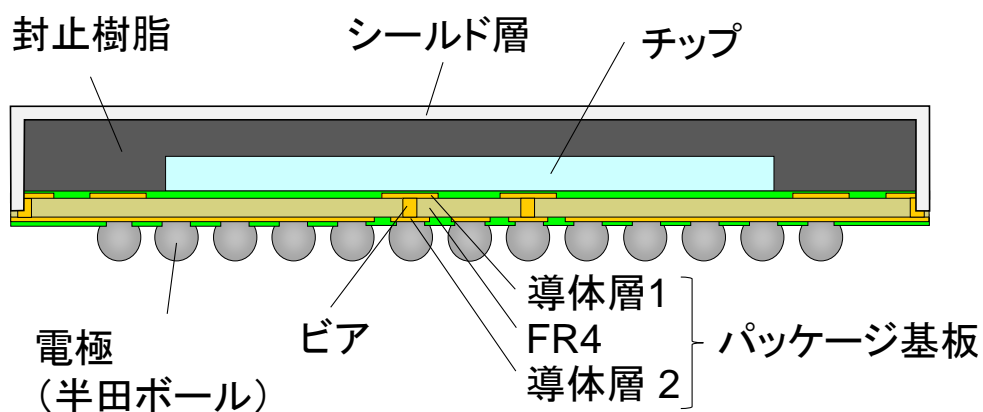


図 3.5 製品のパッケージ基板の疑似的な配線パターン

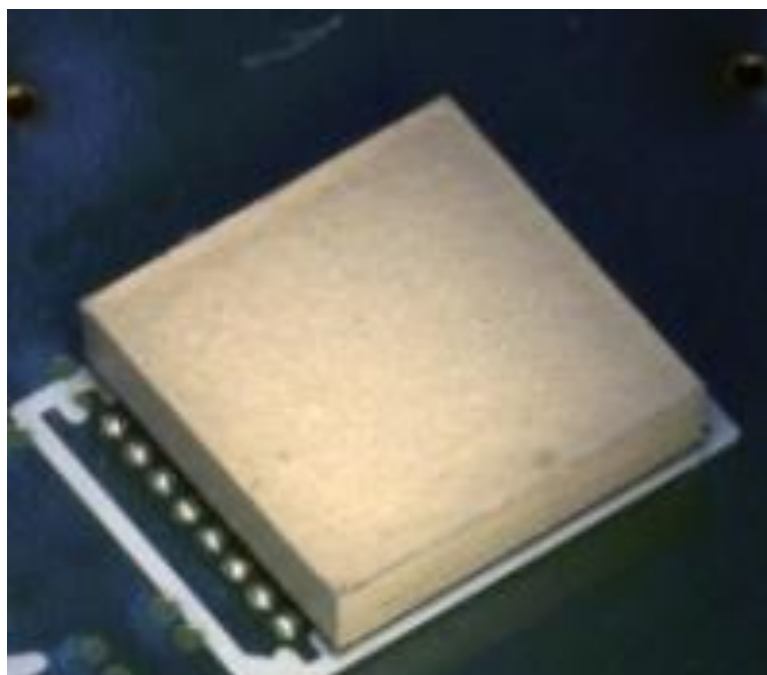
3.3 試作したシールドパッケージ

解析や測定では、MSE に影響する設計パラメータと MSE の関係を定量的に評価する。その方法として、GND の隙間をできる限り小さくし高 MSE が得られる基準パッケージの解析、または試作・測定を行うとともに、評価を行う設計パラメータを一つだけ変動させ、あえてその箇所だけ磁界を漏洩させ、その磁界強度を評価することで、設計パラメータと MSE の関係を調べることにした。

基準パッケージの断面図を図 3.6 (a) に示す。基準パッケージはチップ、モールド樹脂、パッケージ基板、およびはんだボールで構成した。パッケージ基板は Cu からなる 2 層の導体層と絶縁層の材料は難燃性タイプ 4 (FR4) からなる。シールド層は封止樹脂の上面だけでなく側面 4 面にも製膜し、パッケージ基板側面においてパッケージ基板の GND パターンと接触させた。シールド層は Ag とエポキシ樹脂からなる導電性ペーストで製膜した。厚さは 50 μm で設計した。シールド材のシート抵抗値は 0.01 Ω/\square 以下である。表 3.1 にモールド樹脂、



(a) 断面模式図



(b) 外観写真

図 3.6 試作したパッケージの断面模式図と外観写真

表 3.1 パッケージ基板の仕様

面積	8 x 8 mm ²
厚さ	210 μm
ピン数	169 (13 x 13)
基板層数	2

パッケージ基板，はんだボールの厚さを示す．パッケージの面積は約 8 x 8 mm²，はんだボール間のピッチは 0.5 mm である．

図 3.7 にパッケージ基板のレイアウト図，表 3.1 にパッケージ基板の仕様を示す．図 3.7 (a) に示す TOP 層となる配線層 1 は，ノイズ源となる電流が流れる線路としてマイクロストリップライン (MSL) を設けた．MSL は，パッケージ基板のビアを介してパッド A とパッド B に接続した．ノイズ源を模擬した高周波信号は同軸コネクタから供給され，パッド A，MSL，およびパッド B を介して流れる．パッド B には 51 Ω の負荷抵抗に接続し，終端した．図 3.7 (b) に示す BOTTOM 層となる配線層 2 はベタ GND を配置した．またパッケージの周囲にビアを配置し，配線層 1 と配線層 2 を接続した．

図 3.8 に基準シールドパッケージの MSE の測定結果を示す．測定は第 3.5 節に記載する方法で測定している．基準パッケージは 500 MHz では 46 dB，900 MHz 以上では 50 dB 以上と高い MSE が得られるパッケージとなった．

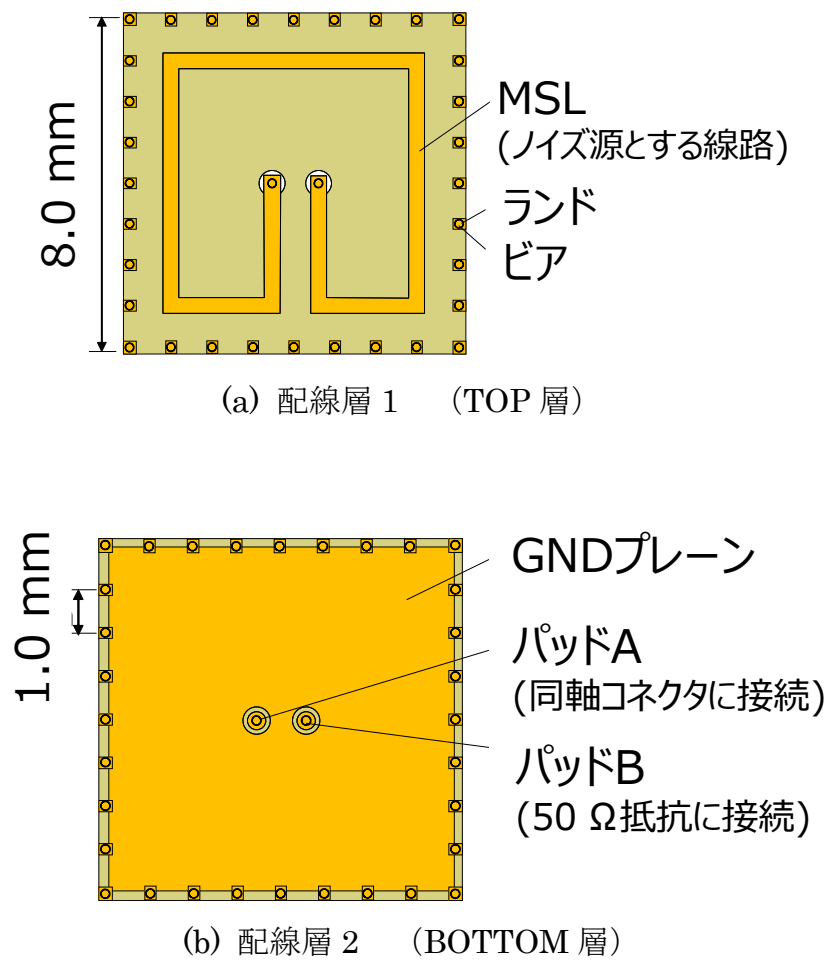


図 3.7 パッケージ基板のレイアウト

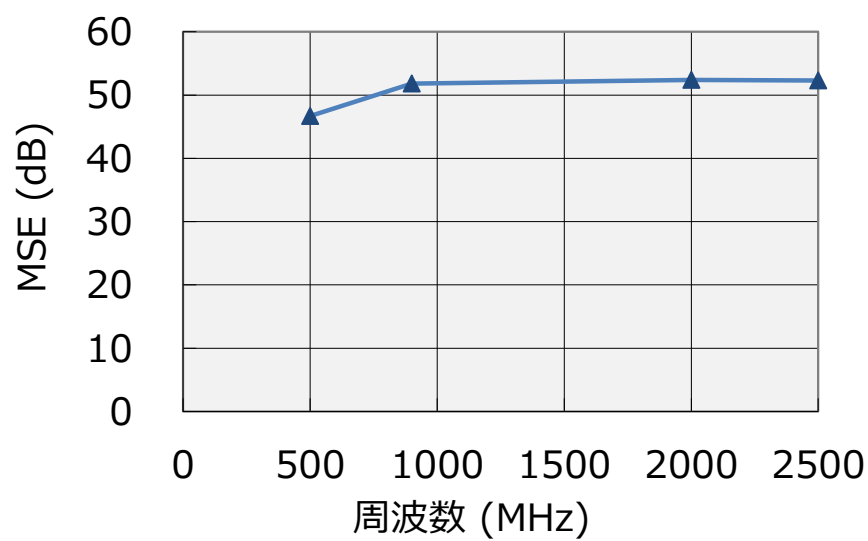


図 3.8 基準パッケージの MSE 測定結果

3.4 シールドパッケージの MSE の解析・測定方法

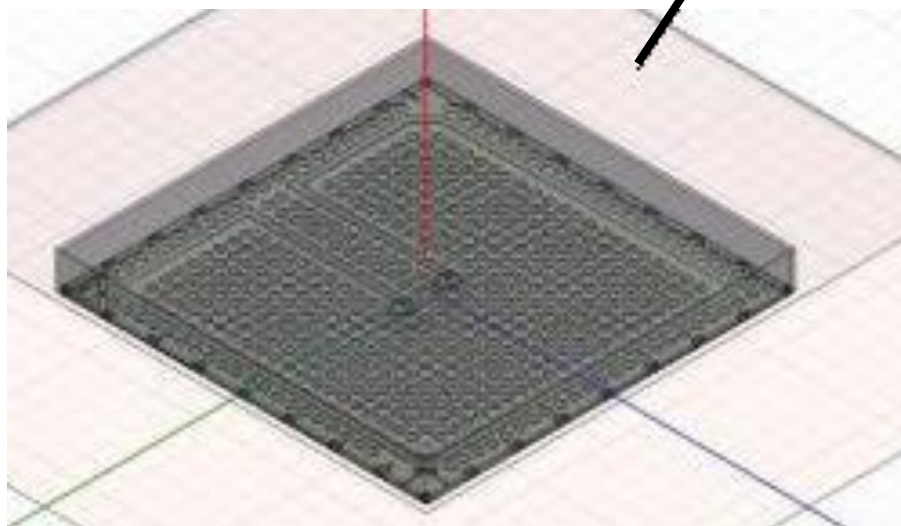
本節では、電磁界シミュレーションと測定で、導体シールドパッケージの MSE の算出方法を説明する。本章の MSE の算出方法は、第2章、第4章のものとなる。LSI からの漏洩磁界の評価では、IEC61967-6 で規定されている磁界プローブ法を用いることが多いが、導体シールドパッケージの場合、シールドを未搭載パッケージと、搭載パッケージの場合で、放射ノイズの分布が異なる。磁界ノイズの強度が強い箇所が、シールド未搭載品と搭載品で異なるので、パッケージ周囲の磁界強度分布をマップ化し、把握し、比較する必要がある。本章では、パッケージの上面から直上 1.0 mm のパッケージ上面に平行な面の磁界分布を解析、または測定し、その最も強い部分の磁界強度を比較し MSE を出すこととする。

FEM (Finite element method) の Full-wave の電磁界解析シミュレータ Ansys HFSS ver. 2014 を用いてシールドパッケージの磁界分布を比較している。図 3.9 に作成した電磁界解析モデルを示す。図 3.9 (a) はモデルの外観、図 3.9 (b) がモデルの側面図である。

MSE も式(1.1)を用いて算出した。ただし、式(1.1)における H_{w_shield} H_{w/o_shield} は、シールド搭載時と未搭載時のそれぞれの場合において、パッケージ直上 1.0 mm の最も強い箇所の磁界強度とした。

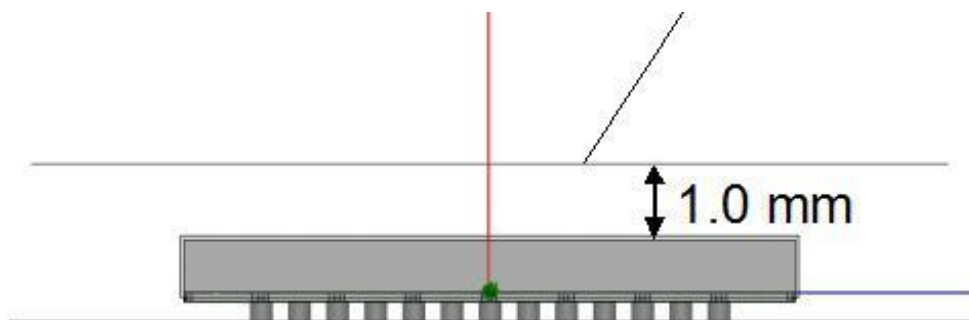
つづいて、MSE の測定方法について述べる。図 3.10 にシールドパッケージの測定系を示す。測定系はノイズ研究所社製の ESV-3000 の LSI 測定オプションを用いた。磁界プローブは 30 MHz～3 GHz で動作する。スペクトルアナライザは Advantest R3251A で、その周波数範囲は 9 kHz～2.6 GHz である。測定系、およびスマートフォンでシールド機能が必要とされるセルラー、Wi-Fi, Bluetooth の周波数帯域を考慮して、試作パッケージは 500 MHz ～ 2.5 GHz の範囲ですることとした。図 3.10 に測定中の DUT の写真を示す。数多くの試作サンプルの測定を効率的に行うために、1つのプリント基板には4つのシールドパッケージを取り付けるようにした。シールドパッケージ間の間隔は 40 mm と十分に離し、1つのパッケージから放射される電磁場が他のパッケージに

磁界強度抽出面



(a) モデル外観

磁界強度抽出面



(b) 側面図

図 3.9 導体シールドパッケージの電磁界解析モデル

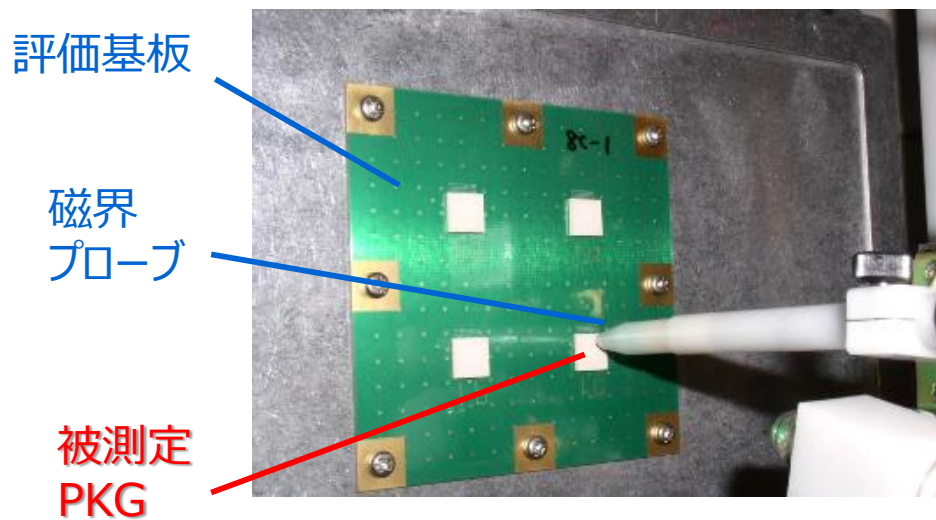


図 3.10 導体シールドパッケージの測定系与える影響はほとんどない。

パッケージ内部には、シグナルジェネレータで生成したマイクロ波信号を供給し、パッケージ内部から疑似的に誘導ノイズが発生するようにした。

ESV-3000 では、パッケージの上面から 1.0 mm 上空の面を磁界プローブがスキャンするように設定した。磁気プローブは、パッケージに対し垂直方向の磁界を検出するものを用いた。磁界プローブの解像度は 1.0 mm であったため、プローブは 1.0 mm ステップで走査した。

図 3.11 にシールドなしのパッケージと、シールド付きのパッケージの放射ノイズ強度の測定結果を示す。測定では、基準パッケージにおいて、シールド膜を成膜しないものと、シールド膜を成膜したものを比較した。

シールド無しのパッケージの場合、図 3.11 (a) に示すように図 3.7 に示すノイズ源配線となる MSL に沿って強い放射ノイズが測定された。一方、図 3.11 (b) に示すシールド有りのパッケージの場合、ノイズ源の配線の直上ではなく、パッケージの外周部の直上の磁界強度が高くなった。シールド有りのパッケージの場合は、シールド層を透過し漏洩する誘導ノイズはほとんどなく、パッケージ基板とはんだボールの側面から漏れる誘導ノイズが支配的であることと考えられる。

第4章

図 3.11 に示す測定結果から、シールド無しの場合と、シールド無しの場合では、放射ノイズ強度が高くなる位置が異なることがわかった。本章の MSE は、シールド搭載時と未搭載時のそれぞれの場合において、パッケージ直上 1.0 mm の最も強い磁界強度を、式(1.1)における H_{w_shield} H_{w/o_shield} として算出した。図 3.11 の場合、 H_{w_shield} は -9.9 dBA/m, H_{w/o_shield} は -62.8 dBA/m となる。したがって、MSE は 52.8 dB となる。

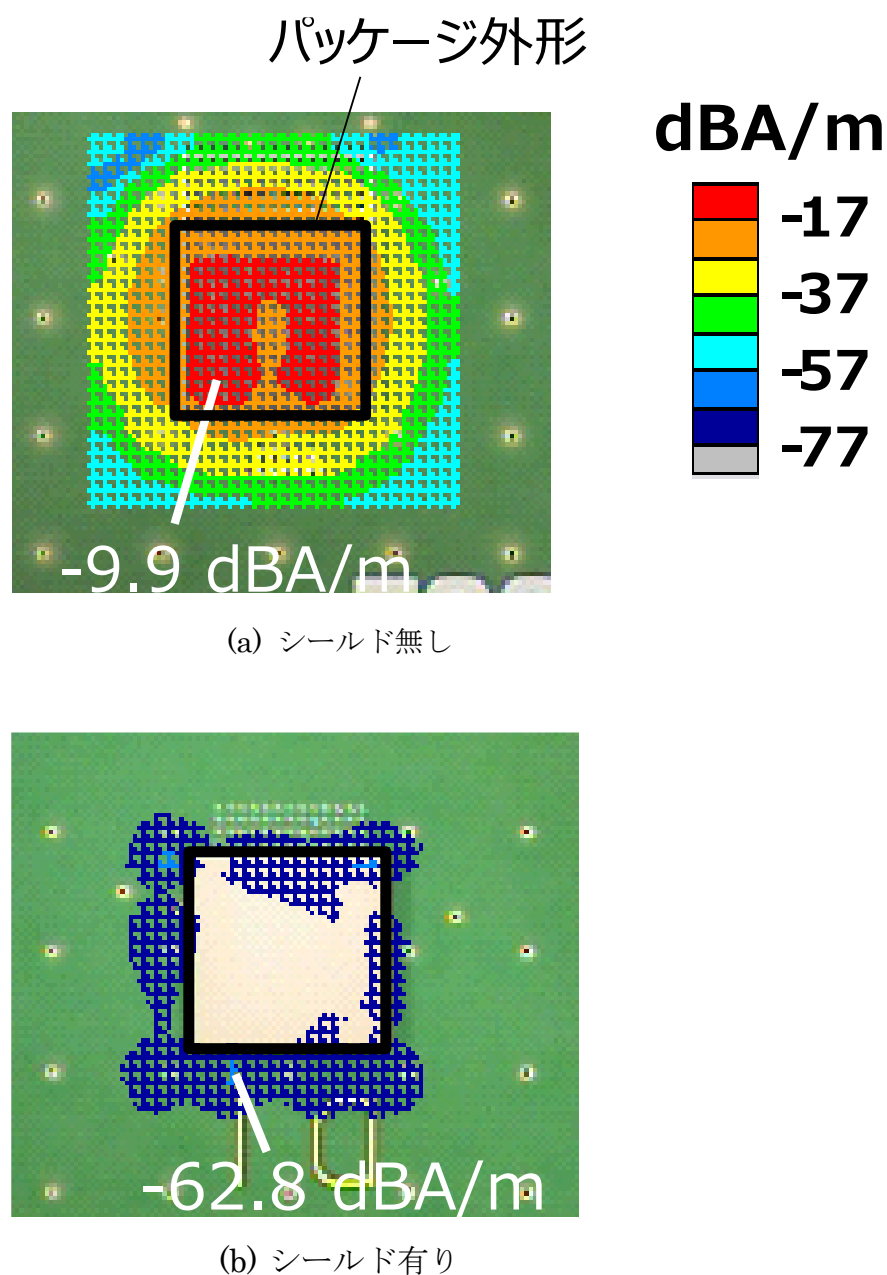


図 3.11 基準パッケージの放射ノイズ強度の測定結果 (900 MHz)

3.5 パッケージ設計パラメータと MSE の関係の測定・解析

3.5.1 シールド層のシート抵抗

第 3.2 節で述べた 4 つの電磁ノイズの漏洩の原因に関する設計パラメータを変化させ、設計パラメータと MSE の関係を評価・解析した。1 つ目の原因はシールド層のシート抵抗である。

磁界のノイズ源とシールド層が近い場合でも及びシート抵抗が低い場合に高 MSE となることが知られている[1][2]。本項ではシールドパッケージの場合のシート抵抗と MSE の関係を電磁界シミュレータで解析した。

図 3.12 にシールド層のシート抵抗依存性の関係の解析結果を示す。図 3.12 からわかるように、シート抵抗が低い場合は高 MSE が得られる結果となった。シールド層の低いシート抵抗は、特性インピーダンスの低下、シールド層/空気層の高い反射係数をもたらすため、高 MSE 化に寄与する。ただし低シート抵抗の場合も、MSE は約 55 dB で一定となった。これは、シールド材を透過する電磁

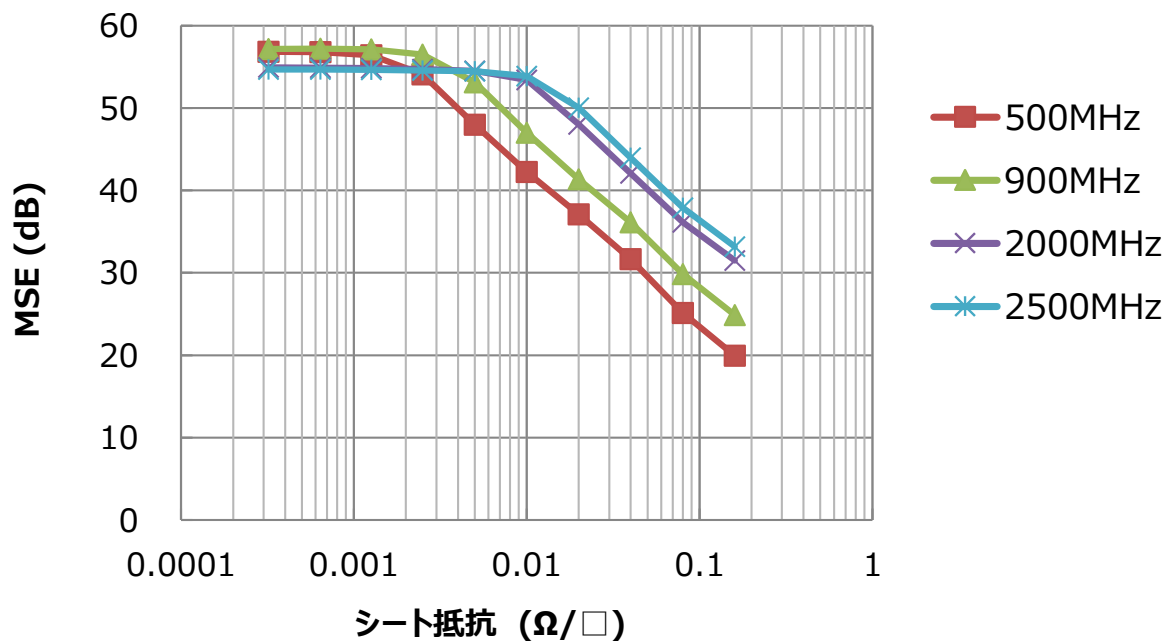


図 3.12 シールド材のシート抵抗依存性

第4章

波の影響ではなく、パッケージ基板の側面から微量な磁場の漏洩が影響するためと考えられる。

一方で 20 dB 以上の MSE 仕様を満たすために、シールド層のシート抵抗は $0.15 \Omega/\square$ とする設計が必要であることがわかった。

3.5.2 シールド層とパッケージ基板の GND 配線との接触抵抗

続いて、シールド層とパッケージ基板の GND 配線との接触と MSE の関係の電磁界解析を行った。図 3.13 にその解析結果を示す。500 ~ 2500 MHz のどの周波数でも、接触抵抗が $1 \text{ m}\Omega \cdot \text{mm}^2$ から高くなるにつれて MSE が低下する傾向がみられた。一方で、500 ~ 2500 MHz では接触抵抗が高くても MSE は 20 dB 以上は確保できた。接触抵抗が高くても、容量的な結合がシールド層と GND 配線の間にあれば、MSE はある程度高くなることがわかった。

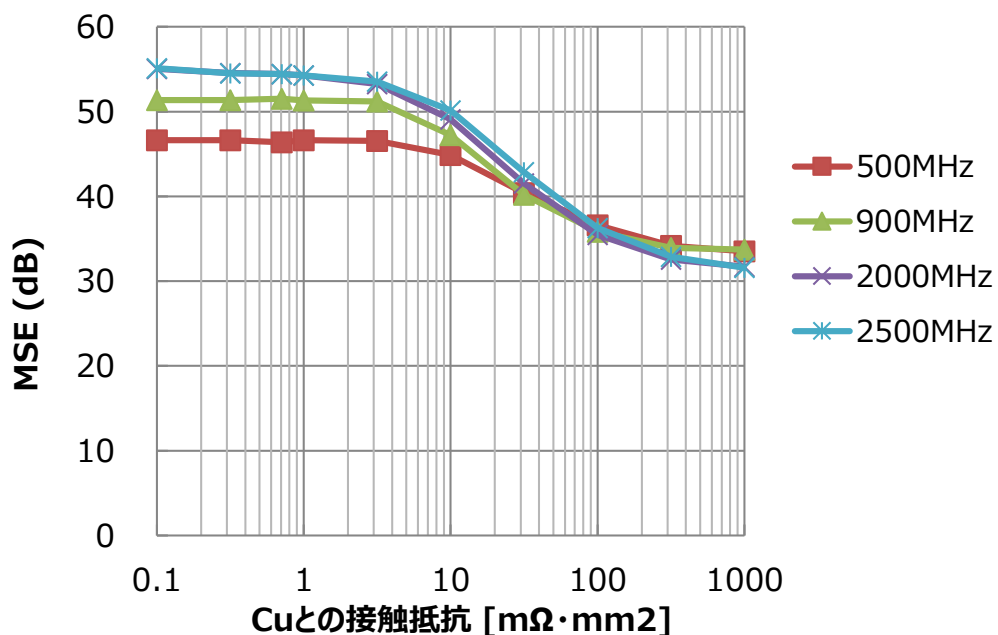


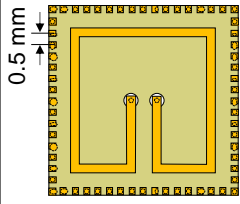
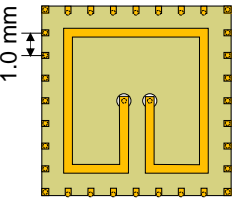
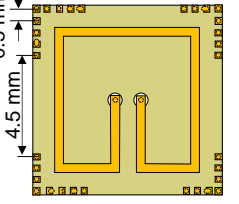
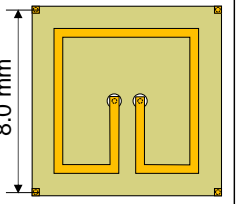
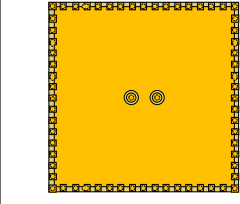
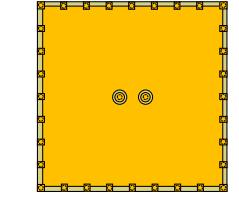
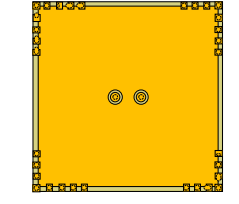
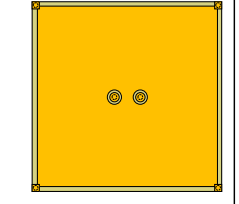
図 3.13 シールド材とパッケージ基板の GND 配線との接触依存性と MSE の関係の解析結果

3.5.3 パッケージ基板の開口からの電磁ノイズの漏洩

シールドの開口からの電磁ノイズの漏洩量は、開口の長さに比例することが知られている [3]. パッケージ基板の開口の長さと MSE の関係性を評価するために表 3.1 に示す4種のシールドパッケージを試作した. 4種のシールドパッケージは、パッケージ基板の L1, L2 のパターンとビアの位置が異なる. L1 の周囲の銅箔はシールド層と接触するとともに、ビアにより L2 に接続されている. 表 3.2 のパッケージ基板 A~D では、GND 配線の接触部の最大距離 d_{GND_max} , つまり図 3.4 に示す(3) パッケージ基板の開口の長さが異なる. パッケージ基板 A は 0.5 mm です. ビア間の最大距離として d_{GND_max} を定義した. パッケージ基板 A の d_{GND_max} は 0.5 mm, パッケージ基板 B の d_{GND_max} は 1.0 mm, パッケージ基板 C の最大距離 d_{GND_max} は 4.5 mm. パッケージ基板 D のビアは、パッケージ基板の 4 つのコーナーにのみ配置さ、 d_{GND_max} は 8.0 mm である.

図 3.14 に測定周波数を 500MHz から 2500 MHz まで変化させたときの d_{GND_max} と MSE の関係性を示す. 500 MHz から 2500 MHz まで周波数によらず、 d_{GND_max} が長い場合、MSE は低くなった. d_{GND_max} と MSE はおよそ線形な関係性を示しており、反比例の関係にある. 2500 MHz の真空中の波長が

表 3.2 シールドと基板の GND 配線の接触部の最大距離

基板名	パッケージ基板A	パッケージ基板B	パッケージ基板C	パッケージ基板D
L1 導体層				
L2 導体層				
d_{via_max}	0.5	1	4.5	8

第4章

2500 MHz で 120 mm であると考ええると、パッケージの基材や封止樹脂（両方とも比誘電率はおおよそ 4 である）の誘電率による波長短縮を考慮しても、 d_{GND_max} は十分に小さい。よってパッケージ基板の GND 配線、シールドとビアで微小スロットアンテナを形成していると考えられる。微小スロットアンテナと補対の関係にある微小ダイポールの電界強度が、近傍界において、ダイポールの長さに比例して強くなることから、微小スロットアンテナから放射する磁界はスロットの長さに比例すると考えられる[4]。また、文献[5]にある放射ノイズは伝導ノイズのコモンモード電流に変換されることを考慮すると、文献[6]では GND 線の開口が大きくなるとコモンモード電流も増大する傾向が指摘されており、同様の傾向が得られたと考えている。

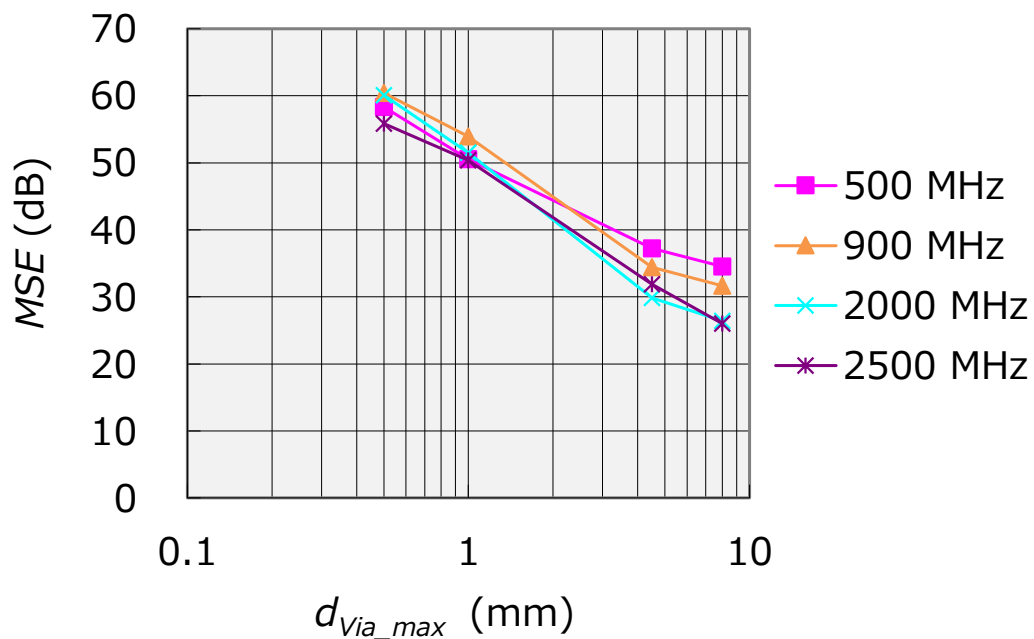


図 3.14 d_{GND_max} と MSE の関係の測定結果

3.5.4 電極からの漏洩

4つ目の電磁ノイズの原因である電極から放射を評価するために、ノイズ源のピンの位置と GND ピンの位置を変化させた複数種のシールドパッケージを試作、測定した。図 3.15 に試作パッケージのピン配置を示す。電極の位置に関する2つの設計パラメータについて評価した、1つの設計パラメータは、パッケージ辺-ノイズ源のピン間を表す d_{pin} である。試作したシールドパッケージは d_{pin} の水準を 1 mm, 1.5 mm, 4 mm の3種類とした。もう一つの設計パラメータは、シールドパッケージのノイズ源のピンの位置と GND ピンの相対位置である。表 3.3 に試作した評価パッケージの種類を示す。ノイズ源のピンの位置と GND ピンの相対位置が異なる8種の評価パッケージを試作した。

d_{Pin} : パッケージ辺-ノイズ源のピン間の距離

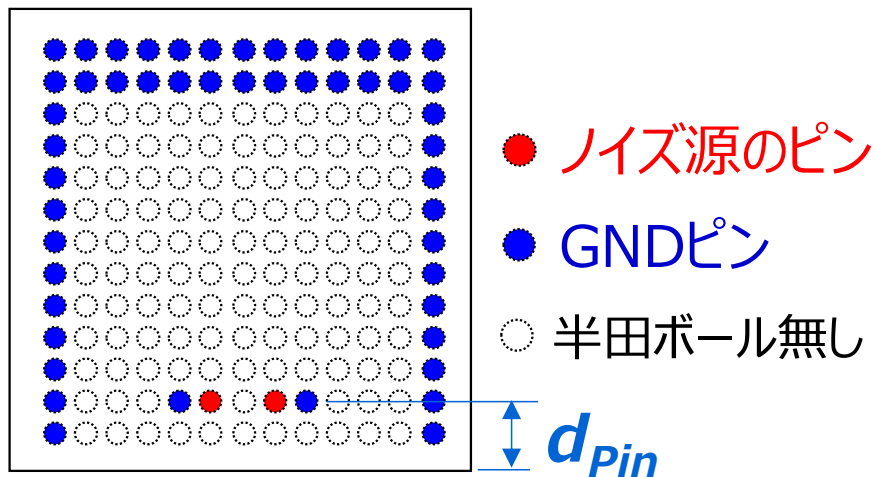


図 3.15 電極から漏洩の評価のためのシールドパッケージのピン配置

表 3.3 電極から漏洩の評価のためのシールドパッケージのノイズ源のピンの位置と GND ピンの相対位置

配置図				
配置名/周囲のGNDピン数	None型 /0	In型 /1	Side型 /1	Out型 /1
配置図				
配置名/周囲のGNDピン数	In-Side型 /2	Out-Side型 /2	Cross型 /4	Round型 /8

● ノイズ源のピン ● GNDピン ○ 半田ボール無し

図 3.16 に 900 MHz における電極から漏洩の測定結果を示す．ただし 500 MHz～2500 MHz でほぼ同じ特性を示したため，図 3.16 では 900 MHz の測定結果を代表して掲載する．None 型では 20 dB 以上の MSE を得るためには d_{pin} を 2 mm 以上とする必要があるが，それ以外のノイズ源のピンの周囲に GND ピンを配置したパッケージでは， d_{pin} が 1 mm 以上で 20 dB 以上の高い MSE が得られた．また d_{pin} が大きいほうが 4～5 dB/mm で電極が内側にあるほうが高 MSE となった．

表 3.4 にノイズ源のピンと GND ピンの相対位置とシールド上昇率を示す．特にノイズ源のピンの外側に GND ピンを配置した Out 型や Out-side 型が少ない GND ピンで None 型に対する MSE の上昇率が高かった．

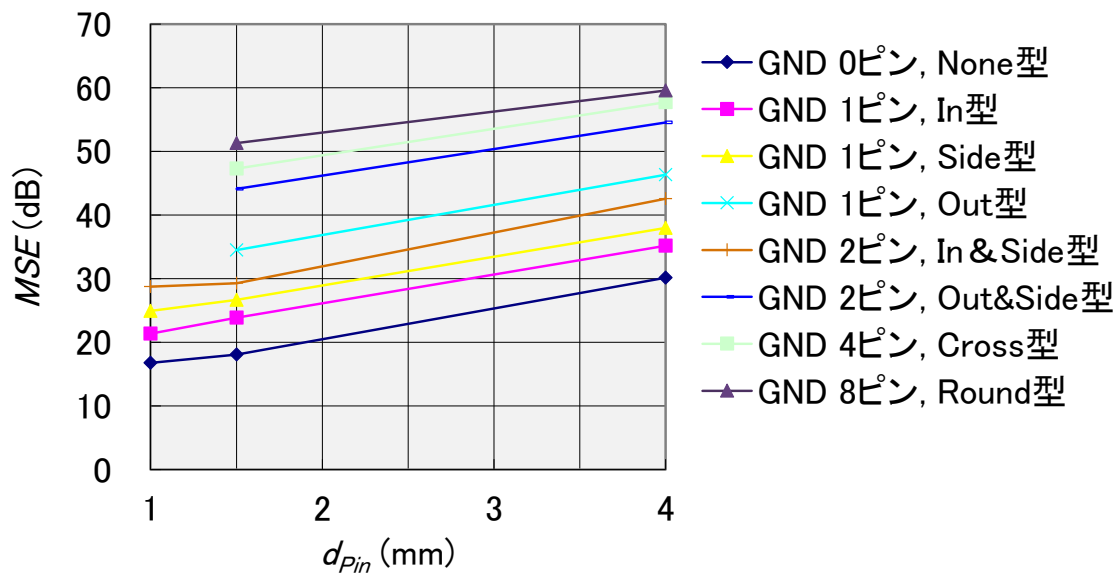


図 3.16 900 MHz における電極から漏洩の測定結果

表 3.4 ノイズ源のピンと GND ピンの相対位置とシールド上昇率

配置図								
配置名	None型	In型	Side型	Out型	In-Side型	Out-Side型	Cross型	Round型
MSE上昇 ^{*1}	0 (基準)	6 dB	9 dB	16 dB	11 dB	26 dB	29 dB	33 dB

つづいて、GND ピン間の最大距離を変化させたときの MSE への影響を評価した。図 3.18 に試作したパッケージの GND ピン間の最大距離 g_{pin} と MSE の関係の評価のためのピン配置と設計パラメータを示す。図 3.18 に示す g_{pin} を 2 mm から 8.5 mm まで 4 水準、 d_{pin} は 1~4 mm で 3 水準変化させ、計 12 種類のパッケージを試作した。 d_{pin} が 1.5 mm としたときの g_{pin} を変化させたときの GND ピンの配置図を表 3.5 に示す。

第4章

900 MHz のノイズが放射したときの MSE 測定結果を図 3.19 に示す. 尚 500 MHz, 2000 MHz, 2500 MHz も同じ傾向となったため, 本論文では割愛する. MSE は, g_{pin} が増加するとおおよそ直線的に減少し, d_{pin} によりその傾きは異なった. 図 3.19 より, 20 dB 以上の MSE を得るためには, d_{pin} が 1mm 程度短いと g_{pin} を 4.6 mm 以下にする必要があるが, d_{pin} が 4 mm と長いと g_{pin} を 7.6 mm まで大きくできることが分かった.

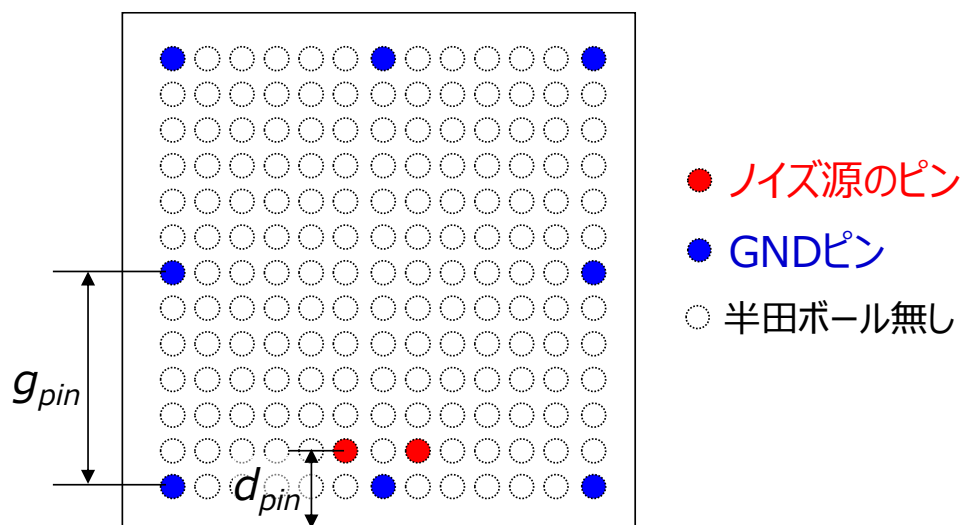


図 3.18 GND ピン間の最大距離 g_{pin} と MSE の関係の評価のためのピン配置とパラメータ

表 3.5 GND ピン間の最大距離 g_{pin} と MSE の関係の評価のための試作シールドパッケージのピン配置

配置図				
g_{pin}	2.0	3.0	6.0	8.5

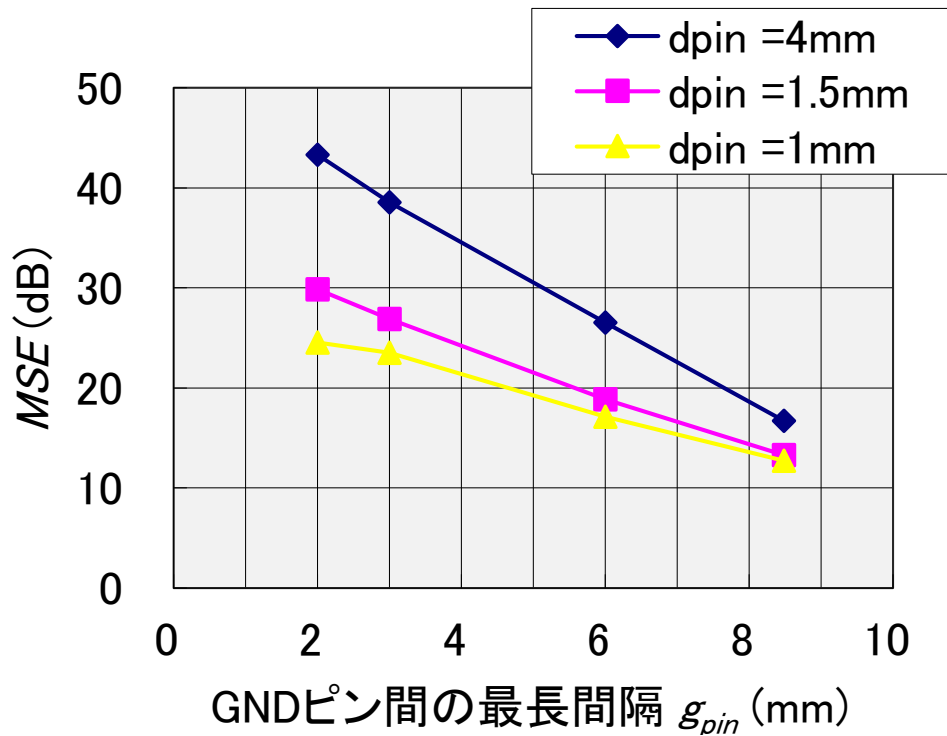


図 3.19 GND ピン間の距離と MSE の関係の測定結果

3.6 まとめ

スマートフォン等のモバイル機器の軽薄短小化の要求を満たすため，BGA，LGA タイプのシールドパッケージにおいて，板金シールドと同等の 20 dB の MSE を得るための設計指針を明確化した．設計指針の電磁気学的根拠を示すために，試作パッケージの電磁界解析，試作・測定により，測定に影響する 4 つの設計パラメータに対する MSE を評価した．試作パッケージは，従来の BGA パッケージの組立てフローに，ハーフダイシングとシールド成膜のための真空スクリーン印刷の工程を追加し，作成した．

電磁界解析，試作パッケージの測定結果より得られた設計指針をまとめると表 3.6 に示す通りとなる．本章の開発内容は，フラッシュメモリ向けのシールドパッケージに適用され，製品化に貢献し [7], [8]，設計と製造の一貫性のある技術として確立された．本章の内容は，第 4 章の導体/磁性体積層シールドや，第 5 章のアンテナ・シールド一体型 SiP を検討するための礎となった．

表 3.6 BGA/LGA タイプの導体シールドパッケージの設計指針

	磁界ノイズ漏洩の原因	20 dB 以上のMSEを得るための設計指針
1	シールド層のシート抵抗が高い	・ シート抵抗 < 1.5 Ω/\square (低いほうが高MSE)
2	シールド層とGND配線の接触抵抗が高い	・ 接触抵抗は高くてもよい (ただし低いほうがより高MSE)
3	パッケージ基板のGND開口から漏洩	・ 開口の最大長さ < 10mm
4	電極	<ul style="list-style-type: none"> ・ ノイズ源のピンの隣にGNDピンを配置する ・ または GNDピンを最大距離を4mm以下にする

参考文献

- [1] D. White, A Handbook Series on Electromagnetic Interference and Compatibility: Electromagnetic Shielding, ser. Interference Control Technologies, Inc., Gainesville, Virginia, 1988, vol. 3.
- [2] 清水康敬他, 「最新・電磁波の吸収と遮蔽」, 日経技術図書, 1999.
- [3] C. R. Paul, Introduction to Electromagnetic Compatibility Second Edition, Wiley-Interscience, 2006.
- [4] 築地武彦, 「電波・アンテナ工学入門」, 総合電出版社, 2002.
- [5] Keiju Yamada, Shigeru Hiura, Mauro Ciappa, “Analysis of Conducted and Radiated Noise Propagation Using Comprehensive Electromagnetic Model of Power MHz-Switching Circuit,” *Proc. of the 2013 International Symposium on Electromagnetic Compatibility (EMC Europe 2013)*, pp. 545-550, 2013.
- [6] Yu-ichi Hayashi, Songping Wu, Jun Fan, Takaaki Mizuki, Hideaki Sone, “Modeling Connector Contact Condition Using a Contac Failure Model with Equivalent Inductance”, *2010 IEEE International Symposium on Electromagnetic Compatibility*, pp. 743-747, 2010.
- [7] 石田正明, 山田啓壽, 山崎尚, 「半導体パッケージでの電磁波シールド技術」東芝レビュー, Vol. 67, No. 2, pp. 7-9, 2012.

第4章

- [8] 山崎尚, 高野勇佑, 本間莊一, 「半導体パッケージにおけるスパッタ成膜法を適用した電磁波シールド膜形成技術」東芝レビュー, Vol. 71, No. 8, pp. 16-19, 2016.

第4章 RF 帯の高性能導体／磁性体積層シールド

4.1 はじめに

第3章で示した導体シールドパッケージでは，製品化時には，マグネトロンスパッタ法により，シールドの機能を持たせる Cu 層や酸化防止の機能を持たせる SUS 層を製膜し，数 μm の厚さとなった．これは板金シールドの厚さと比較し 100 分の 1 程度の厚さであるため，スマートフォンの薄型化には大きく貢献した．一方で，製造設備としての観点では，大電力でプラズマを起こし，成膜速度が速いマグネトロンスパッタ装置を用いた場合でも，長い成膜時間を要するプロセスであった．スマートフォンのように大量に IC が必要となる市場において，求められる数量のシールドパッケージを供給するために多くのシールド成膜装置を導入する必要があった．

このような経緯から，シールド層の成膜時間を短時間化し，マグネトロンスパッタ装置 1 台あたりの生産数量を増やせる技術が求められた．本章では，シールド成膜の短時間化し，シールドパッケージの生産性向上に貢献するため，Cu からなる導体シールドより薄型化が可能な高性能薄型電磁シールドを実現することを目指した．そして図 4.1 に導体/磁性体積層シールドを新規に提案，試作し，その性能を評価した．

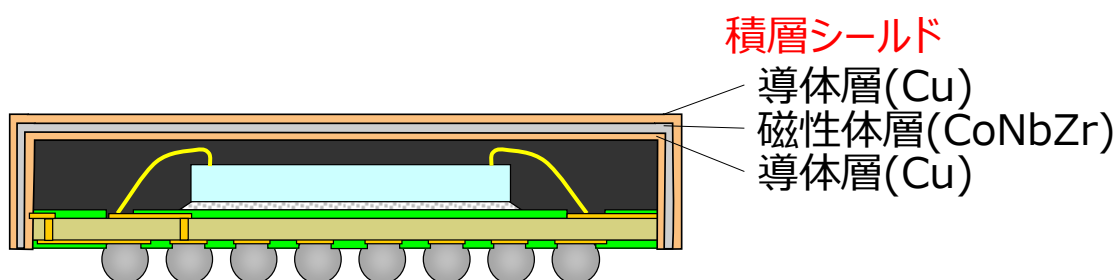


図 4.1 BGA パッケージに積層シールドを適応した場合の断面図

4.2 導体/磁性体積層シールドのメカニズム

本節では，導体シールドにおいて MSE が得られる理由を説明し，その考え方を積層シールドに拡張する．

図 4.2 (a) に導体シールド近傍の電磁波の伝搬を示す．導体シールドの場合，磁界のノイズ源から放射した電磁波は空気/導体層の界面で反射するとともに，導体内で減衰する[1][2]．磁界のノイズ源から放射する近傍界における波動インピーダンス Z_w ，導体層の特性インピーダンス Z_c ，および導体層内における電磁波の減衰定数 α_c はそれぞれ以下のように表すことができる．

$$Z_w = \frac{2\pi f}{c} \sqrt{\frac{\mu_0}{\epsilon_0}} \quad (4.1)$$

$$Z_c = \sqrt{\frac{j\omega\mu_0}{\sigma_c}} \quad (4.2)$$

$$\alpha_c = \frac{1}{\delta_c} = \frac{\sqrt{\omega\mu_0\sigma_c}}{2} \quad (4.3)$$

ただし r はノイズ源とシールド間の距離， σ_c は導体層の導電率である．空気/導体層の界面で反射係数 Γ_{wc} は次式で与えられる．

$$\Gamma_{wc} = \frac{1 - Z_w/Z_c}{1 + Z_w/Z_c} \quad (4.4)$$

導体シールドの MSE は空気/導体層の界面における反射と導体内における多重反射から得られる．電磁波は導体層内における多重反射している間に減衰する．薄い導体層による導体シールドは導体内における電磁波の減衰が十分得られず，したがって MSE も低くなる．

一方，本研究で提案する導体/磁性体の積層シールドでは導体層/磁性体層の特性インピーダンスの差により， MSE を高くすることができる．図 4.2 (b) に積層シールド近傍の電磁波の振舞を示す．磁性体層は導電性の高透磁率を有する軟磁性体を用いて構成する．磁性体層の特性インピーダンス Z_m と減衰定数 α_m は以下のように表すことができる．

	特性インピーダンス	減衰定数
空気	$Z_w = \frac{2\pi f}{c} \sqrt{\frac{\mu_0}{\varepsilon_0}}$ 高	
導体層	$Z_c = \sqrt{\frac{j\omega\mu_0}{\sigma_c}}$ 低	$\alpha_c = \frac{\sqrt{\omega\mu_0\sigma_c}}{2}$ 高
空気	$Z_w = \frac{2\pi f}{c} \sqrt{\frac{\mu_0}{\varepsilon_0}}$ 高	

磁界のノイズ源

(a) 導体シールド

	特性インピーダンス	減衰定数
空気	$Z_w = \frac{2\pi f}{c} \sqrt{\frac{\mu_0}{\varepsilon_0}}$ 高	
導体層	$Z_c = \sqrt{\frac{j\omega\mu_0}{\sigma_c}}$ 低	$\alpha_c = \frac{\sqrt{\omega\mu_0\sigma_c}}{2}$ 高
磁性体層	$Z_m = \sqrt{\frac{j\omega\mu_0\mu_r}{\sigma_m}}$ 高	$\alpha_m = \frac{\sqrt{\omega\mu_0\mu_r\sigma_m}}{2}$ 高
導体層	$Z_c = \sqrt{\frac{j\omega\mu_0}{\sigma_c}}$ 低	$\alpha_c = \frac{\sqrt{\omega\mu_0\sigma_c}}{2}$ 高
空気	$Z_w = \frac{2\pi f}{c} \sqrt{\frac{\mu_0}{\varepsilon_0}}$ 高	

磁界のノイズ源

(b) 積層シールド

図 4.2 シールド近傍の電磁波の伝搬

第4章

$$Z_m = \sqrt{\frac{j\omega\mu_0\mu_r}{\sigma_m}}, \quad (4.5)$$

$$\alpha_m = \frac{1}{\delta_m} = \frac{\sqrt{\omega\mu_0\mu_r\sigma_m}}{2}, \quad (4.6)$$

μ_r は磁性体層の比透磁率, σ_m は磁性体層の導電率である. 導体層/磁性体層の界面における反射係数 Γ_{cm} は次式となる.

$$\Gamma_{cm} = \frac{1 - Z_c/Z_m}{1 + Z_c/Z_m}. \quad (4.7)$$

積層シールドの場合, 電磁波は空気/導体層の界面だけではなく, 導体層/磁性体層の界面でも反射する. 磁性体層により反射面が増え, 多重反射の回数がより多くなり, 電磁波はシールド層内で減衰しやすくなる.

また, 磁性薄層の比透磁率 μ_r は複素比透磁率として, 下記のように表される.

$$\mu_r = \mu_r' - j\mu_r'', \quad (4.8)$$

μ_r' 比透磁率の実部, μ_r'' 比透磁率の虚部である.

そして, 複素比透磁率の周波数特性は Landau-Lifshitz-Gilbert 方程式の解として下記のように表せる[3].

$$\mu_r' = \frac{\gamma^2}{\mu_0} \cdot \frac{M_s^2(\omega_0^2 - \omega^2)}{(\omega_0^2 - \omega^2)^2 + (4\pi\lambda\omega)^2} + 1, \quad (4.9)$$

$$\mu_r'' = \frac{\gamma^2}{\mu_0} \cdot \frac{4\pi\lambda\omega M_s^2}{(\omega_0^2 - \omega^2)^2 + (4\pi\lambda\omega)^2}, \quad (4.10)$$

$$\omega_0 = 2\pi f_r = \frac{\gamma^2}{\mu_0} M_s H_k, \quad (4.11)$$

M_s は磁性体層の飽和磁化, γ はジャイロ磁気定数, λ は減衰定数, f_r は磁性体層の強磁性共鳴(ferromagnetic resonance: FMR) 周波数, H_k は磁性体層の方向依存性磁界である.

磁性体層の特性インピーダンス Z_m , 減衰定数 α_m は複素比透磁率 μ_r の影響にされる. したがって, 積層シールドは磁性体層の FMR にも影響される.

第4章

なお、磁性体層は 一軸磁気方向依存性を持ち、高い比透磁率は磁化困難軸方向（磁化回転により磁化過程が進行するような方向）のみ得られる．これと直交する磁化容易軸方向（磁壁移動により磁化過程が進行するような方向）の透磁率は真空の透磁率となり、導体層/磁性体層の界面における高い反射係数は得られない．従って、磁性体を 1 層のみ用いた積層シールドでは、面内の 1 方向のみに高い MSE を有する．しかしながら、磁性体層を 2 層以上用い、それぞれの層の困難軸方向を直交させるなど平行ではない方向に誘導すれば、面内の 2 方向に高い MSE を有するシールドとすることが製作することができる．

4.3 解析による積層シールドの性能見積もり

4.3.1 インピーダンス計算

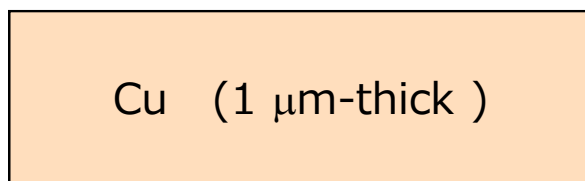
図 4.3 に示したシールドの層構成モデルを用いて、解析的なインピーダンス計算、および電磁界シミュレーションの 2 つの方法により導体シールドと積層シールドの MSE を計算し、比較した．

図 4.3 (a) に示す導体シールドは Cu 層の 1 層のみからなり、厚さは $1.0\ \mu\text{m}$ である．Cu の導電率は $5.8 \times 10^7\ \text{S/m}$ とした．図 4.3 (b) に示す積層シールドは 2 層の Cu 層と 1 層の $\text{Co}_{85}\text{Nb}_{12}\text{Zr}_3$ 層からなる．Cu 層の厚さは $0.4\ \mu\text{m}$ であり、Co-Nb-Zr 層の厚さは $0.2\ \mu\text{m}$ とし、総厚を導体シールドと等しくした．Co-Nb-Zr 層の導電率は $8.3 \times 10^5\ \text{S/m}$ とした．また、Co-Nb-Zr 層の M_s を $1.0\ \text{T}$ 、 H_k を $800\ \text{A/m}$ とし、式(4.8)-(4.11)から透磁率の周波数特性を図 4.4 のように求め、インピーダンス計算と電磁界シミュレーションで使用した．

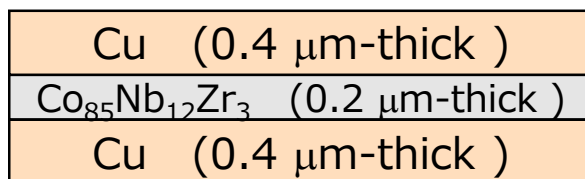
インピーダンス計算では式 (4.1)-(4.11) から導体層と磁性体層の S パラメータを計算し、電磁波の伝送特性である s_{21} から MSE を求めた．積層シールドでは導体層と磁性体層を縦続接続させて多重反射を解析した．

図 4.5 にその計算結果を示す．導体シールドの MSE の周波数特性はシェルクノフの式から計算される結果と同様、周波数が高くなるに連れ単調に増加した．

一方で、積層シールドの MSE は Co-Nb-Zr の FMR 周波数において極大となった．Co-Nb-Zr の FMR 周波数では、式(4.5)で示す特性インピーダンス Z_m は



(a) 導体シールド



(b) 積層シールド

図 4.3 インピーダンス計算, 及び電磁界シミュレータで解析したシールドの層構成

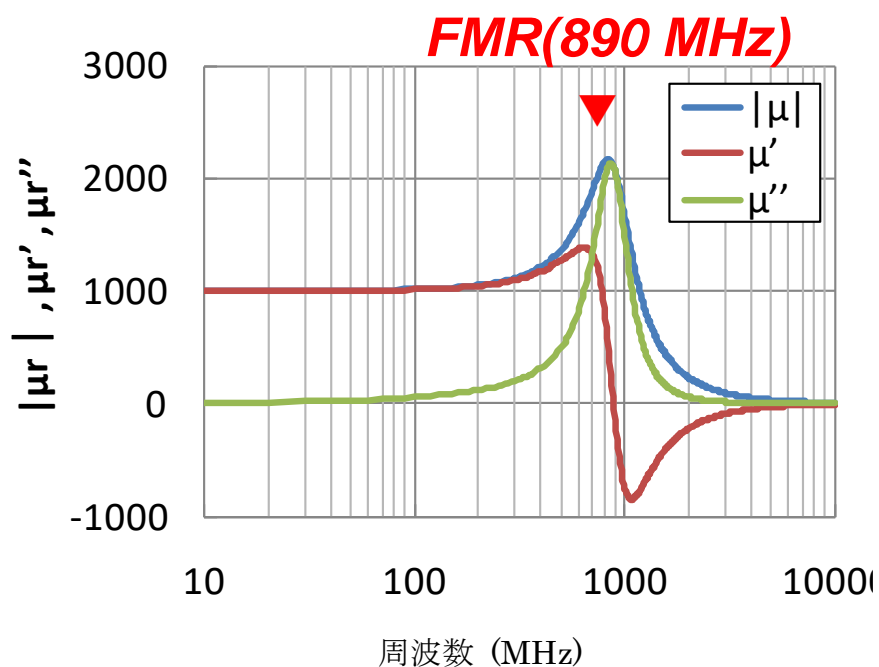


図 4.4 $\text{Co}_{85}\text{Nb}_{12}\text{Zr}_3$ 薄膜の周波数特性

極大となるため, MSE も極大化した. 図 4.5 のインピーダンス計算結果から RF 帯において積層シールドは, 導体シールドよりも高い MSE が得られる見込みを得た.

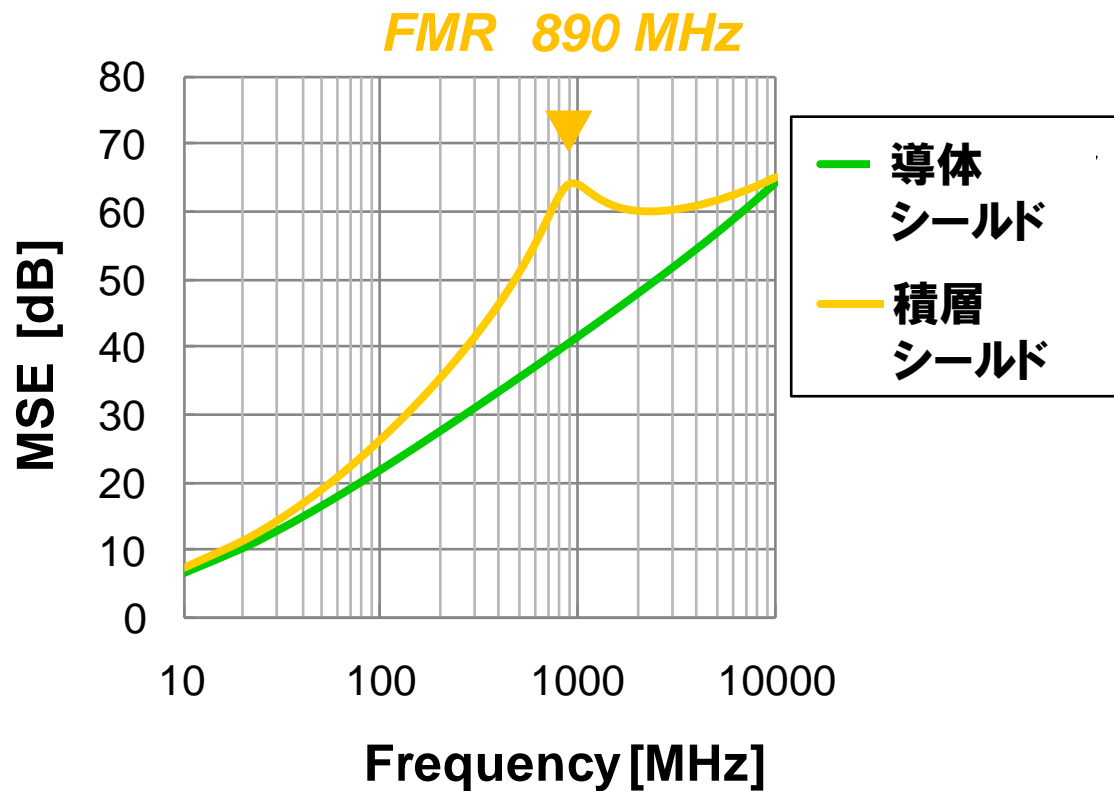


図 4.5 インピーダンス計算による MSE の結果

第4章

4.3.2 電磁界シミュレーション

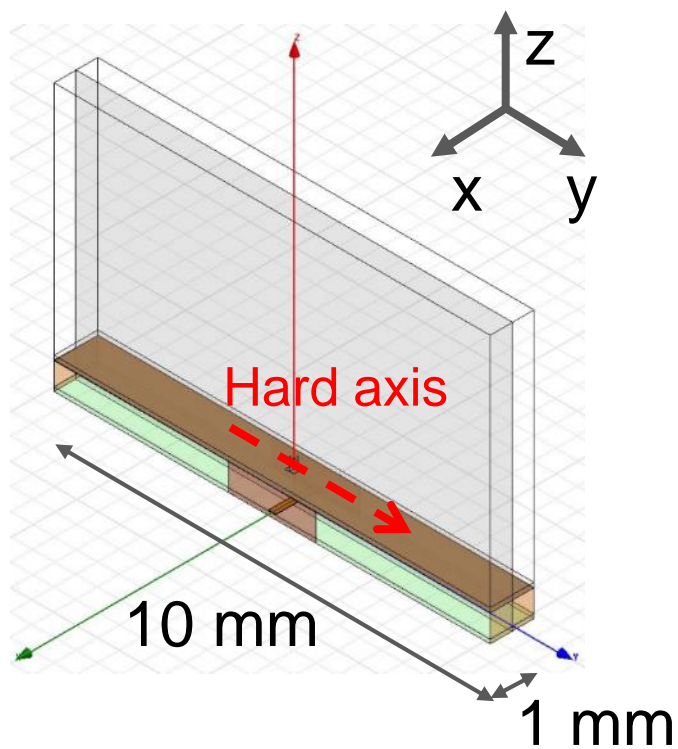
電磁界シミュレーションは第2章と同様に Ansys 社製の HFSS を用いた。電磁界シミュレーションモデルを図 4.6 に示す。電磁界シミュレーションでは、次節で説明するマグネティックプローブ法[5]による近傍磁界測定を実施することを想定して MSE を求めた。ノイズ源はマイクロストリップライン(Microstrip line: MSL)の電流とし、MSL の長さを図 4.6(a)に示すように 1 mm に設定している。MSL の誘電体層とシールド間の距離 r は図 4.6 (b)に示すように 0.5 mm であり、シールドパッケージの場合のノイズ源とシールド間の距離、つまり封止樹脂の厚さと同程度としている。MSL の特性インピーダンスは、シミュレーション結果によれば、シールドの有無によらず 49.2Ω であった。磁性体の困難軸方向は、図 4.7 に示すように、MSL によって磁界が励起される y 軸方向に設定した。

磁界強度は、図 4.6 (b) に示す磁界強度算出面において、磁界強度を面積分した値を用いた。 MSE は、式(1.1) を用い、シールドの有/無の場合の磁界強度の差分とした。

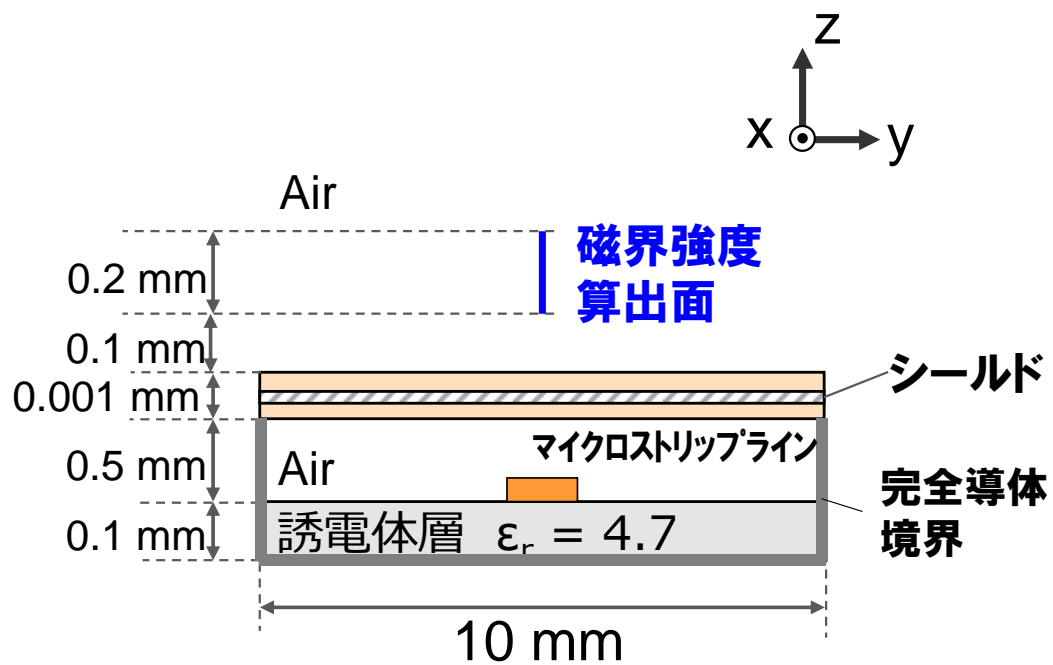
電磁界シミュレーションにより求めた MSE の周波数特性を図 4.8 に示す。電磁界シミュレーション結果はインピーダンス計算結果と同様の傾向を示し、積層シールドが導体シールドよりも MSE が高い結果となった。また Co-Nb-Zr の FMR 周波数である 890 MHz では、積層シールドの MSE が極大となり、導体シールドより 30dB 程度も高くなった。以上より、積層シールドの高い磁界シールド効果が、インピーダンス計算と電磁界シミュレーションによって見積もられるとともに、前節で検討したシールドメカニズムが妥当であることを検証できた。

4.4 磁界シールド効果の評価系の構築

前節で試作した積層シールドの MSE を半導体パッケージのようにノイズ源とシールドの距離が非常に近い状態で測定できる評価系を探したが見つからなかった。そこで新たに「近傍磁界シールド評価系」を構築した。



(a) 外観図



(b) 断面模式図

図 4.6 電磁界解析モデル

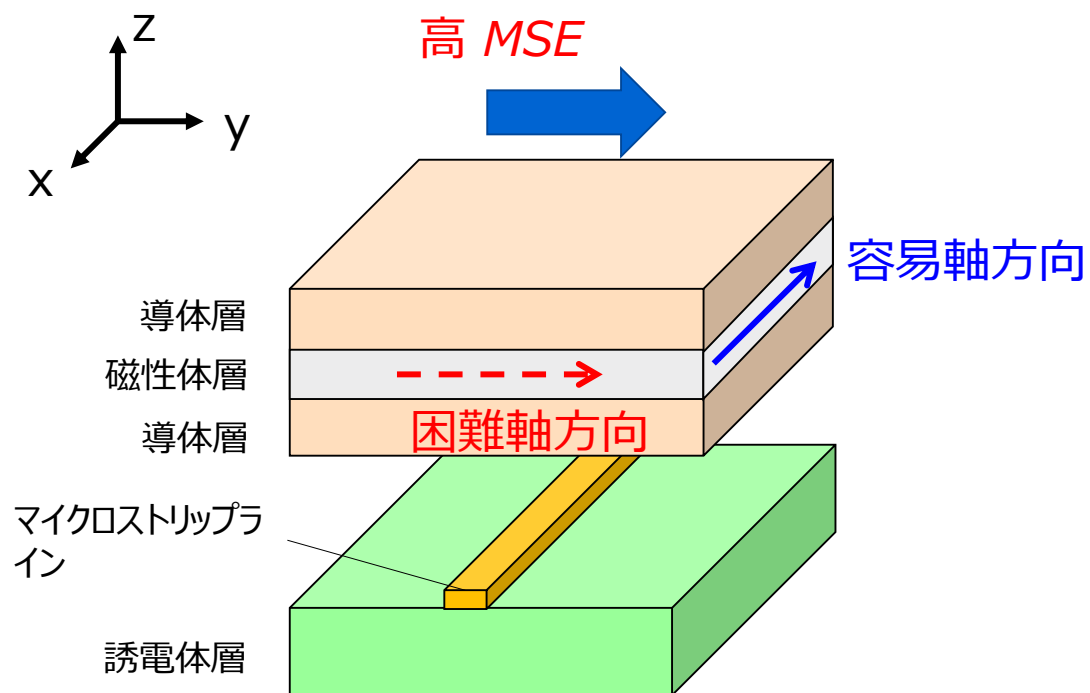


図 4.7 磁性体層の透磁率の異方性の入力

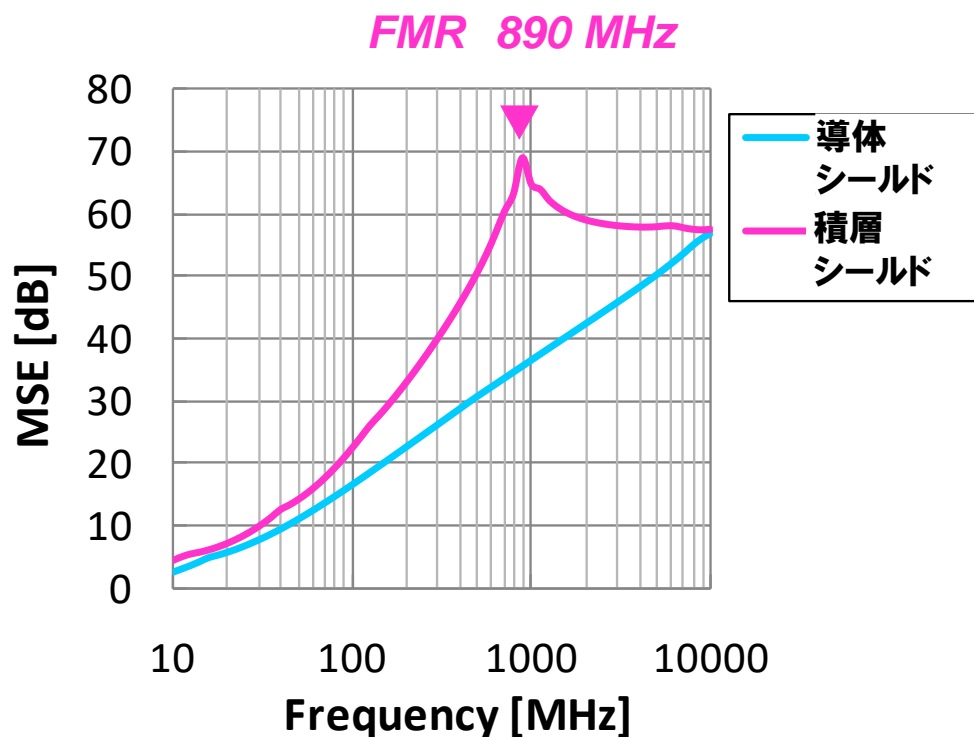


図 4.8 電磁界シミュレーション結果

第4章

図 4.9 に構築した評価系を示す．図 4.9 (a) に示すように，評価系にはネットワークアナライザとシールドボックス，及び 2 つの広帯域アンプを使用している．サンプルとなるシールド，及び磁界強度を測定する磁界プローブはシールドボックス内に配置し，外部から到来する電磁ノイズの影響を受けないようにしている．

図 4.9 (b) にノイズ源とサンプルホルダ部の写真と断面模式図を示す．シールド近傍の測定系は電磁界シミュレーションのモデルと同じように，マグネティックプローブ法[5]により漏洩磁界の強度を測定することとした．ノイズ源はプリント配線基板で作成した MSL とした．MSL の太さはと同じ 0.17mm ある．また，被測定対象の次節で示す試作したシールドと MSL の間に 0.5 mm 厚のスペーサを挟んでいる．従ってノイズ源とシールドの距離は 0.5 mm となり，半導体パッケージのノイズ源とシールド間の距離と同程度の距離で MSE の測定が可能である．シールドとプリント配線基板の間には EMI ガスケットを配置し，シールドを貫通する以外の電磁波の漏洩を抑制している．磁界プローブは NEC エンジニアリング製の CP-2S を用いる．CP-2S の先端にはシールドループコイルが搭載されているため，電界成分をほとんど磁界成分のみの測定が可能である[4][5]．

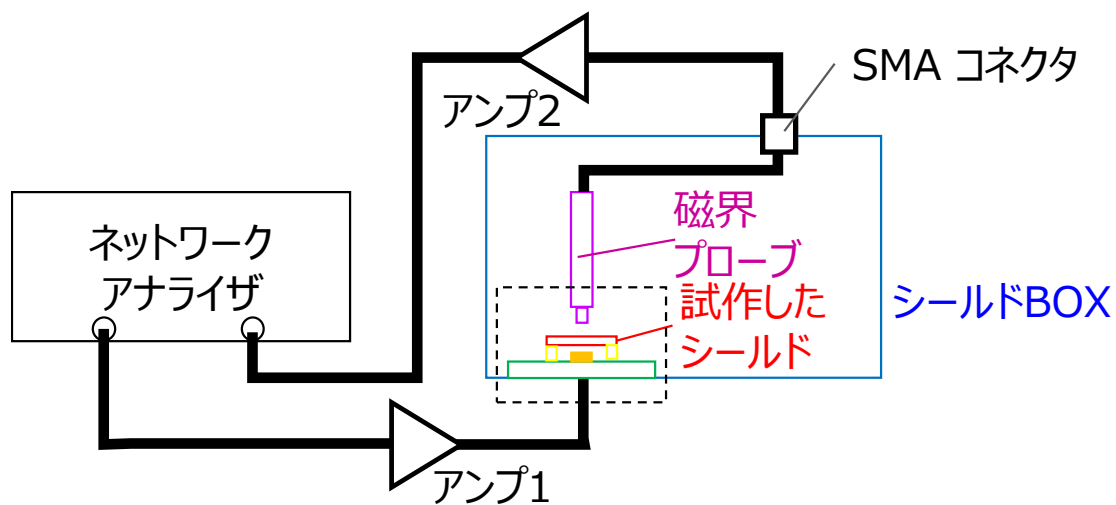
磁界プローブで測定した磁界強度はネットワークアナライザで測定する s_{21} に比例するものとし，(4.12)式で述べたように，シールド無し時の s_{21} とシールド無し時の s_{21} を測定し，その差分を MSE とした．

4.5 積層シールドの試作と評価

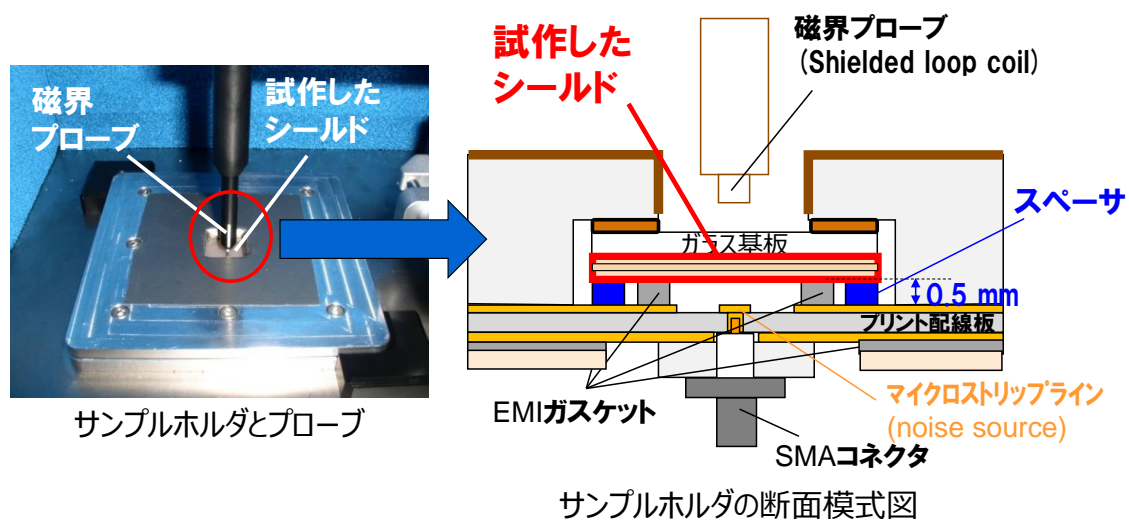
4.5.1 試作

図 4.10 (a)～(b)に試作した導体シールドと積層シールドの断面図を示す．導体シールドと積層シールドともに，第 2 章で解析したシールドと材料，厚さを同じにしている．

Ti 層，Cu 層，及び Co-Nb-Zr 層 は RF マグネトロンスパッタで成膜した．Ti 層はシードレイヤであるが，その厚さは MSE には寄与しないほど十分薄い．



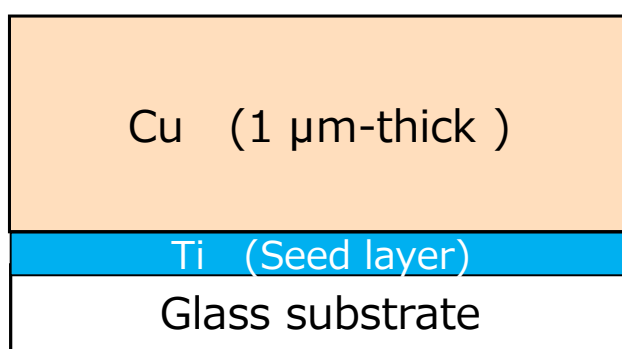
(a) 評価系全体の模式図



(b) ノイズ源とサンプルホルダ部の写真と断面模式図

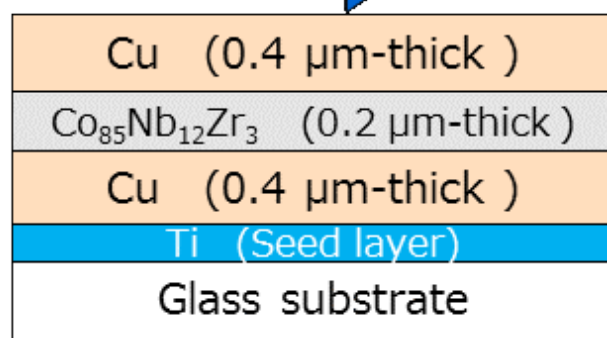
図 4.9 構築した近傍磁界シールド評価系

Co-Nb-Zr 層は成膜時に一軸磁気方向依存性を誘導するため直流外部磁界を印加しながら成膜している．図 4.11 に振動試料型磁力計により測定された積層シールドの磁化曲線を示す．磁性体層の方向依存性磁界 H_k は約 10 Oe ($\simeq 800$ A/m)であり，磁界中成膜により一軸磁気方向依存性が誘導されていることを確認できた．



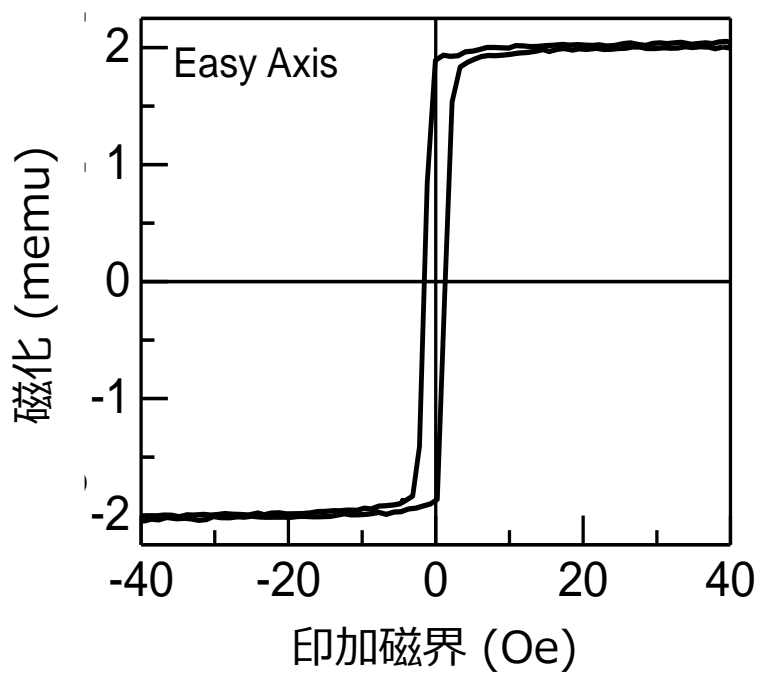
(a) 導体シールド

磁界中スパッタ DC バイアス磁界

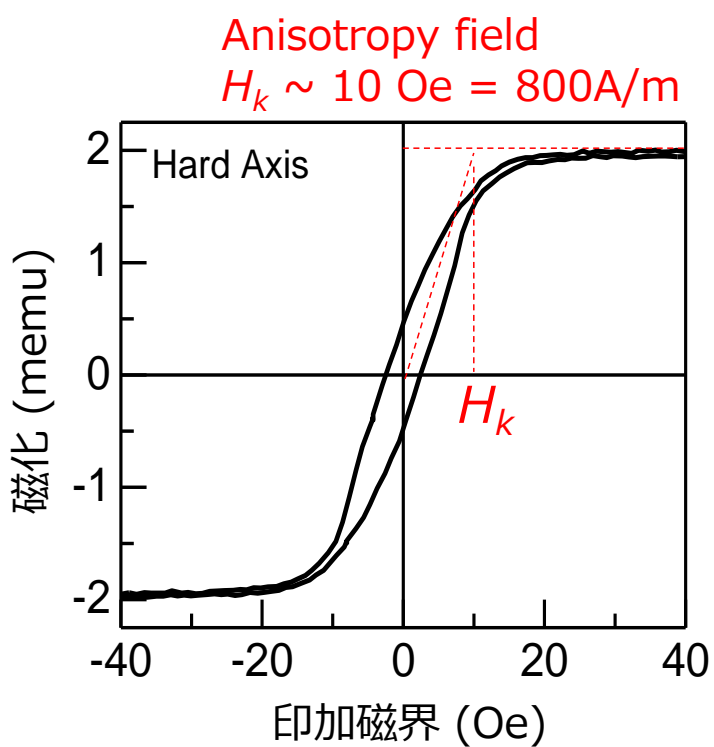


(b) 積層シールド

図 4.10 試作したシールド材



(a) 容易軸方向 (X 方向)



(b) 困難軸方向 (Y 方向)

図 4.11 積層シールドの磁化曲線

4.5.2 測定結果

図 4.12 に導体シールドと積層シールドの MSE の周波数特性の測定結果を示す。図 4.12 の結果より、測定でも $1.0\ \mu\text{m}$ 厚の積層シールドでも高い MSE が実現できることが確認できた。特に $470\ \text{MHz}$ では、積層シールドの MSE が $66\ \text{dB}$ となり、同じ周波数における導体シールドの MSE よりも $27\ \text{dB}$ も高い値となった。

また図 4.12 に示す導体シールドと積層シールドの MSE の測定結果は、図 4.5 で示すインピーダンス計算結果と及び図 4.8 の電磁界シミュレーション結果と似た周波数特性の傾向を示した。しかしながら、 MSE が極大となる周波数は、電磁界解析やインピーダンス計算では $890\ \text{MHz}$ であったことに対し、測定は $470\ \text{MHz}$ と差があった。積層シールドの測定結果で、極大となる周波数が低くなる特性は、例えば磁性体の比透磁率が 3000 以上と高ければ説明できるが、Co-

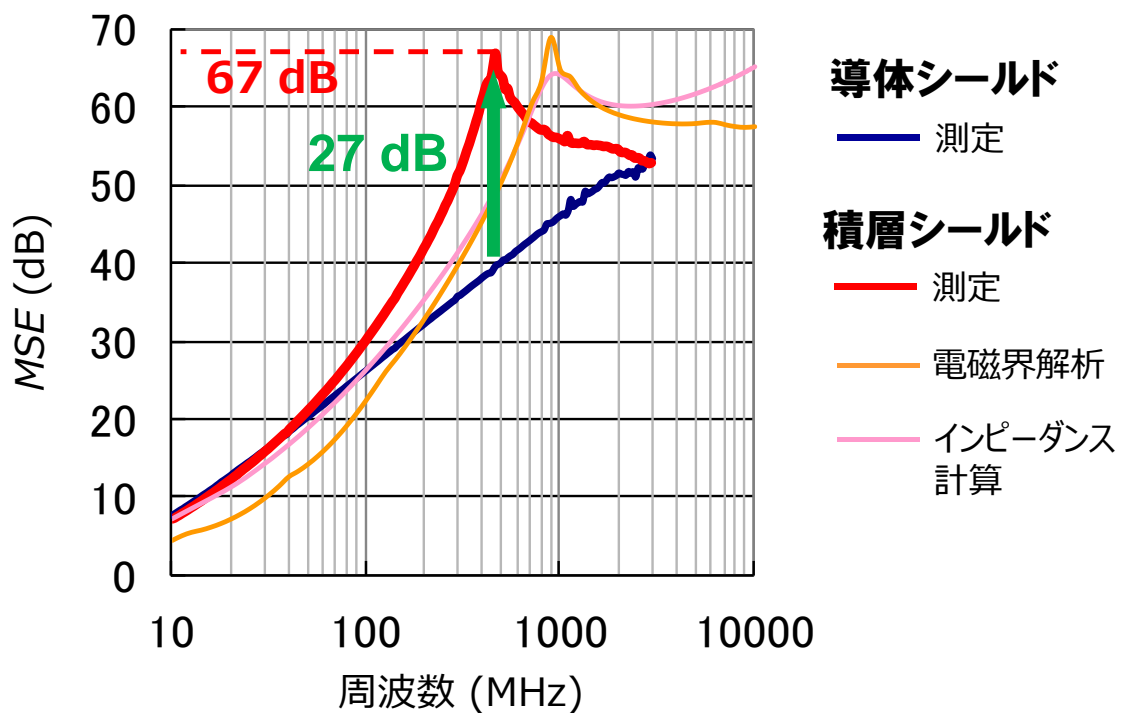


図 4.12 試作したシールドの測定結果

Nb-Zr が高い比透磁率を有することは、経験的にも磁気工学的にも説明が困難である。また一般的に高い MSE を有するシールドを測定することは難しい場合も多く、本測定結果の MSE も 67 dB と高いことから、測定系のダイナミックレンジの限界の可能性も考えられる。MSE が極大となる周波数が、測定とインピーダンス計算や電磁界解析では一致しないことは今後の課題である。

また図 4.12 をみると、電磁界解析とインピーダンス計算で 特に 100 MHz 以下で約 5 dB, MSE の値に差があることがわかる。電磁界解析では、1 μm 厚のシールドを、mm オーダーの 3 次元モデルで計算していることや、インピーダンス計算では、マイクロストリップラインとシールド層のとの電磁界的結合を考慮せず計算していることが原因として推定される。電磁界解析とインピーダンス計算での MSE の結果の際も今後の検討課題である。

4.6 2 種の磁性体層を用いたシールドの広帯域化

前節までで解析、測定した積層シールドは、高い MSE を示したが、一方で MSE が高い帯域が狭いという課題があった。本節では、異なる FMR 周波数を有する 2 種の軟磁性体を用いることで、積層シールドの広帯域化を図った。

図 4.13 に解析した 4 種類のシールドの層構成を示す。図 4.13 (a) は導体シールドである。図 4.13 (b)～(d)の積層シールドでは、Ni-Fe (抵抗率: 30 $\mu\Omega\text{cm}$, 透磁率: 3200, FMR 周波数: 470 MHz) と Co-Nb-Zr (抵抗率: 120 $\mu\Omega\text{cm}$, 比透磁率: 1000, FMR 周波数: 890 MHz) の片方、または両方を用いている。図 4.13 (a)～(d)のシールドの総厚は全て 2 μm としている。電磁界解析シミュレータでは、0.2 μm 程度の薄い導体層を多く積層した構造では、エラーが発生し解析が困難であったため、本節では総厚を 2 μm に統一した。結果として図 4.13 で示した導体層の厚さは、前節までのシールドと比較して厚くなった。一方で導体の抵抗率は 10 $\mu\Omega\text{cm}$ と高くした。電磁界解析に入力した Ni-Fe の比透磁率の実部と虚部の周波数特性を図 4.14 に示す[6]。また Co-Nb-Zr の比透磁率の周波数特性は図 4.4 にも記載したが、比較のために図 4.14 にも記載している。

第4章

有限要素法の電磁界解析モデルは、図 4.6 に示す寸法とシールドの厚さ部分以外は同じとした。Ni-Fe と Co-Nb-Zr の一軸磁気異方性の容易軸と困難軸は、同じ方向とし、図 4.7 で示す X 方向に容易軸、図 4.8 で示す Y 方向を困難軸とした。

図 4.15 に図 4.13 に示す 4 種のシールドの MSE の解析結果を示す。図 4.13 (b), (c) に示す軟磁性体が 1 層のシールドでは FMR 周波数において MSE が極大となったが、一方で図 4.13 (d) に示す Ni-Fe 層、Co-Nb-Zr 層の両方を持つシールドでは、両方の FMR 周波数で極大となった。また高い MSE が得られる帯域は、2 種の積層シールドを用いたものは広がった。例えば 45 dB 以上の MSE が得られる帯域は 340 ~ 3500 MHz となり図 4.13 (b), (c) に示す軟磁性体が 1 層のシールドと比較し広がった。

以上より異なる FMR 周波数を有する 2 種類以上の軟磁性体を用いることで、高 MSE が得られる帯域を広くできる見込みを得た。

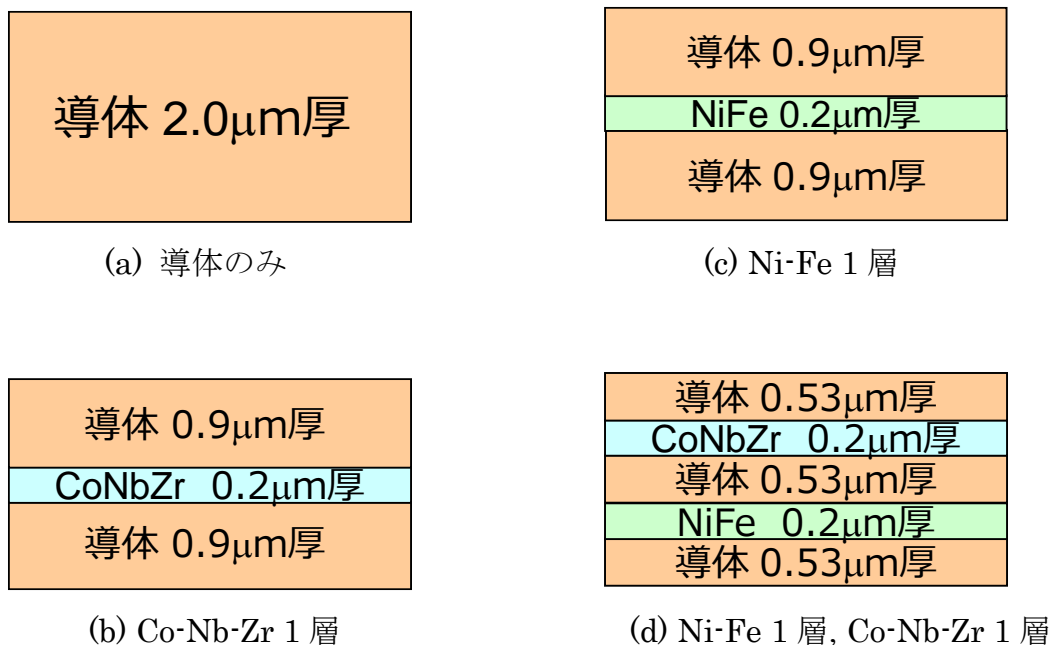


図 4.13 シールドの広帯域化の検討のために解析した 4 種の積層シールド

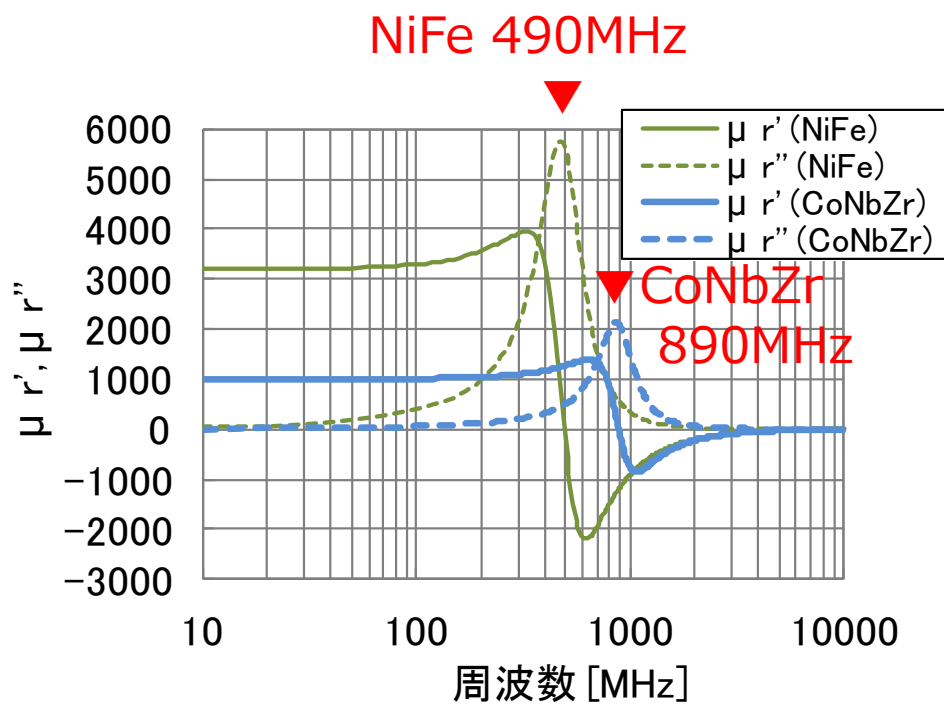


図 4.14 電磁界解析に入力した Ni-Fe, Co-Nb-Zr の比透磁率の周波数特性

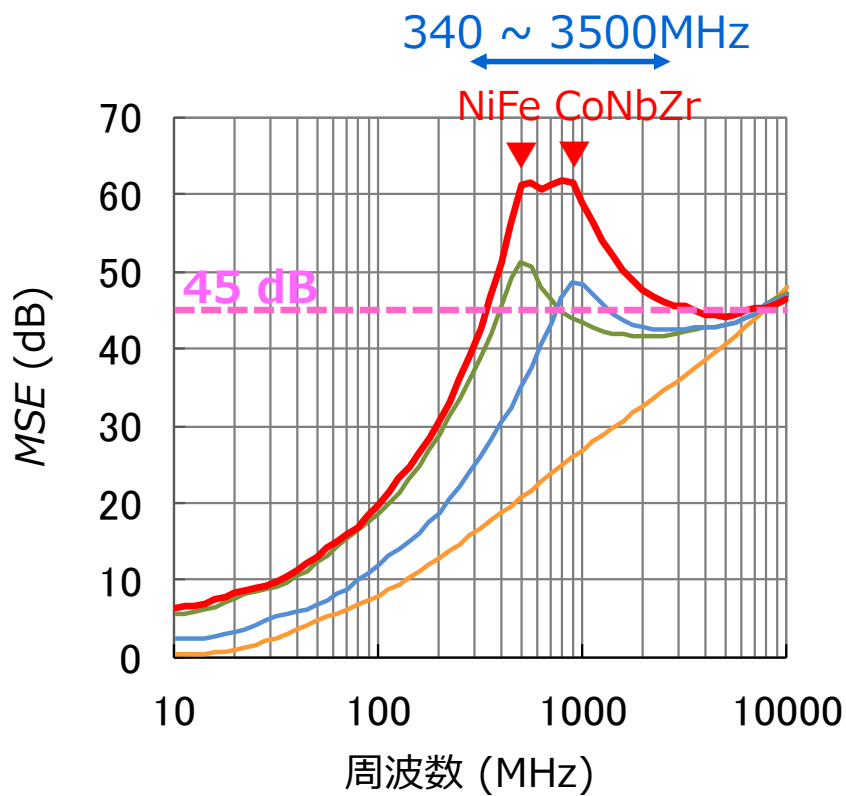


図 4.15 積層シールドの MSE の電磁界解析結果

4.7 まとめ

シールドパッケージのシールド層の成膜工程の短時間化を実現するため、Cu からなる導体シールドをよりも薄型化が可能な導体/磁性体積層シールドを提案した。高透磁率の磁性体層は特性インピーダンスが高いため、導体層/磁性体層の界面の反射係数も高くなる。また磁性体層の FMR 周波数においては、比透磁率の絶対値が高くなるため、界面におけるより高い反射率と磁性体層におけるより高い減衰率が得られ、高 MSE となる。

積層シールドの高い MSE を、インピーダンス計算、有限要素法電磁界解析、測定で確認した。インピーダンス計算や有限要素法電磁界解析では、シールドにおいて、1 μ m 厚さ Cu のみからなる導体シールドと比較し、総厚 1 μ m の Cu/Co-Nb-Zr/Cu 積層シールドでは、Co-Nb-Zr の FMR 周波数で特に高い MSE となった。測定では、1 μ m 厚の積層シールドで同じ厚さの Cu からなるシールドよりも、最大で 27dB MSE が高かった。ただし、測定での MSE が極大となる周波数は、インピーダンス計算、電磁界解析で極大と差があり、その理由の特定は課題として残った。

また2種以上の磁性体層を用いた積層シールドは、複数の FMR 周波数の比透磁率の極大値のピークを用いることで広帯域に高 MSE となることを電磁界解析により示した。

参考文献

- [1] D. White, M. Mardiguian, A Handbook Series on Electromagnetic Interference and Compatibility: Electromagnetic Shielding, ser. Interference Control Technologies, Inc., Gainesville, Virginia, 1988, vol. 3.
- [2] 清水康敬他, 「最新・電磁波の吸収と遮蔽」, 日経技術図書, 1999.
- [3] M. H. Francombe, Ed., Handbook of Thin Film Devices: Magnetic Thin Film Devices, ser. Academic Press, United States, 2000, vol. 4.

- [4] Measurement of conducted emissions - Magnetic probe method, IEC 61967-6, 2002.
- [5] N. Masuda, N. Tamaki, T. Kuriyama, J. C. Bu, M. Yamaguchi, K. Arai, *2003 IEEE Symposium on Electromagnetic Compatibility*, pp. 80-85, 2003.
- [6] 島田寛, 「軟磁性材料 : 薄膜 IV 「Fe-Ni 系軟磁性薄膜」 まぐね, 4, pp. 246-252, 2009.

第5章 アンテナ・シールド一体型システムインパッケージ

5.1 はじめに

IoT の拡大により, 配線なしで信号を送受信できる無線機能を搭載したシステムインパッケージ (System in Package : SiP) の需要は増加している. 近年は, いくつかの国ではアンテナとシールドが装備されたモジュールでも電波法の無線認証が取得できるようになっている. 例えば米国の FCC (Federal Communications Commission) のモジュール認証では, 大きく分けて Full modular approval と Limited modular approval に分けられるが, Full modular approval が取得できれば, 用途を限定せずに機器レベルの無線認証取得プロセスが不要になる. Full modular approval を取得するためにはアンテナとシールドの搭載が必須となる[1].

近年では, ヘルスケアや白物家電, インフラ機器, ファクトリーオートメーション等, 従来まで無線機がほとんど用いられてこなかった利用場面でも無線導入が検討されている. それらの機器開発では, 従来では無線機器を開発してこなかったこともあり, 無線技術者が十分に参画できないことも多い. そのような場合はアンテナとシールド付きの付き無線モジュールを用いることで, 無線機的设计が容易になり, 小さな工数で無線を導入することができる. 一方で米国や国内等のモジュール認証は, エポキシ樹脂とシールドが搭載されたシールドパッケージ内にアンテナと無線システムが搭載された SiP の形態でも取得することができる. アンテナ付きのパッケージは, アンテナインパッケージ(Antenna in Package : AiP) と呼ばれる.

AiP は多くの研究機関や企業で開発が行われている. 特にミリ波の分野では, アンテナの寸法も数 100 μm から数 mm とパッケージに搭載されやすい寸法となるため, AiP を用いる場合が多い. 我々のグループでもミリ波向けにワイヤボンディングを用いたアンテナやスロットアンテナを搭載した AiP を開発してきた[2][3]. ただミリ波の IC は一般的に発熱量が大きく, 大きなヒートシンク

を必要とする等、消費電力と放熱の課題があり、価格も高くなる傾向にある。一方でアンテナは長くなるものの数 GHz 帯であれば安価で高効率な IC が普及しており、小型な無線機ができる。数 GHz 帯で小型な AiP の実現も望まれており、いくつかのグループは 2.4 GHz 帯のアンテナを開発している。[4]-[7]

ただし、従来の 2.4 GHz アンテナを具備したパッケージには 2 つの問題がある。1 つは、アンテナがパッケージ基板の大きな領域を占有するため、パッケージの小型化が困難なことである。従来の 2.4 GHz 帯の AiP の多くは、メアンダ型モノポールアンテナを採用しており、アンテナがパッケージ基板のおおよそ 25 から 50% の領域を占有しているものがほとんどである。もう 1 つの問題は、パッケージを搭載する実装基板上に大きな配線禁止エリアを必要とすることである。モノポールアンテナやダイポールアンテナ等の線状アンテナは、近い距離に導体が配置されると、電磁氣的に結合し、特性が変化する。配線禁止エリアは、アンテナの特性を確保するために設けられる。配線禁止エリアは、基板設計のための CAD に部品登録する際に、設定される。そのため CAD 上の部品面積は配線禁止エリアを含むものとなる。

この本章では、シールドと 2.4 GHz のスロットアンテナを装備した Bluetooth 向けの SiP を紹介する。部品の周囲を樹脂封止することから SiP とするが、機能的に SiP とモジュールと同じである。私たちは以前、アンテナが数ミリメートルの長さのスロットで構成されている 60 GHz シールド AiP を開発していた[2]。本論文で試作した 2.4 GHz 帯域スロットアンテナは 60 GHz スロットアンテナの約 25 倍の長さで、全長約 52mm となる長いが、そのアンテナは $5.25 \times 9.0 \times 1.0 \text{ mm}^3$ と小さなシールドパッケージに実装した。

試作した SiP には 4 つの特徴がありある。1 点目の特徴は、2.4 GHz スロットアンテナがパッケージ基板からシールドまで形成され、スロットの大部分がパッケージの表面のシールド上に形成されることである。したがって、パッケージ基板上のスロットは短いため、パッケージ基板上のアンテナの専有面積を他の SiP と比較し小さくできる。小面積のパッケージ基板は、小型で安価な SiP にもつながる。

第5章

2つ目の特徴は、パッケージを実装するボード上の配線禁止エリアの面積が非常に狭いことである。スロットアンテナは GND プレーンに形成されるため、スロットアンテナの周囲に GND 電位のパターンを配置できる。その GND 電位のパターンは、信号線とスロットアンテナ間のアイソレーションをとるのに役立ち、配線禁止エリアを線上のアンテナに比べて大幅に小さくすることができる。従って、モジュールの近くに配線や部品を実装できるようになり、基板を小型化することができる。

3番目の特徴は、SiP を第3章で開発したシールドパッケージの組立てライン工程に、スロットアンテナ形成のための工程を1つ加えるだけでできることである。2019年12月現在、シールドパッケージはスマートフォン向けに広く使われているため、その組立てコストは安価である。また追加するスロットアンテナの形成は、レーザーマーカ装置によるシールド膜の切削である。レーザーマーカは、パッケージ上面の印字する装置として、パッケージ組立てラインで広く使用されている。従ってスロットアンテナ形成も安価に実現でき大量生産にも適している。

4番目の特徴は電池まで小型化できるため、電池まで含めても小型な無線機を実現できることである。SiP には Bluetooth Low Energy (BLE) チップが内蔵されている。チップは最大の消費電流が 3.3 mA で 1.8~3.6V で動作するの超低消費電力で動作できる。したがって、この SiP により、表面実装タイプの固体電池やコイン電池のような小さいバッテリーで駆動できる。一般的に 5GHz 以上の周波数を用いる無線では、アンテナは小型にできる一方損失が大きくなるため、大きなバッテリーやヒートシンクを必要とする。無線周波数を低くすると低消費電力で電池が小型化する一方アンテナの面積・体積が増大する。例えば 900 MHz 帯では 10 mm 角の面積では実用的なアンテナの実現は困難である。本章の SiP は、2.4 GHz 帯の Bluetooth チップを搭載することで、アンテナ小型化と電池小型化の両立が可能であり、電源付きの無線機として非常に小型なものが実現できる。

第5章

本章では、試作した SiP についてシールドとアンテナを含めた設計について説明し、その後 SiP の組立工程も示す。その後、アンテナとシールドの測定結果も示す。

5.2 SiP の設計

5.2.1 SiP の構成と内部の回路

図 5.1 (a) および (b) は、SiP のプロトタイプの写真を示す。図 5.1 (a) は斜めから撮影した写真、図 5.1 (b) は上面の写真である。また、図 5.2 に試作した BLE SiP の模式図を示す。SiP のパッケージタイプは Land Grid Array (LGA) である。SiP の面積は $5.25 \times 9.0 \text{ mm}^2$ 、厚さは 1.0 mm である。

図 5.3 にパッケージ基板上の部品配置を示す。また図 5.4 に SiP の内部、および周辺回路を示す。SiP は、部品としてはマイコン ARM® Cortex®-M0 とランダムアクセスメモリ (Random Access Memory: RAM) を内蔵した BLE チップ、フラッシュメモリ、水晶振動子、DC-DC コンバータが内蔵している。Bluetooth チップは、東芝の TC35678FSG が内蔵するものと同じものを用いた。またフラッシュメモリは、図 5.3 に示すように BLE チップ上にスタックされている。これらのチップの動作電流の最大値わずか 3.3 mA である。SiP には水晶発振器も内蔵されチップに接続されています。複数のコンデンサと 1 つのインダクタもパッケージ基板に取り付けられています。1 つの発振器もパッケージ基板に取り付けられています。またモジュールには RESET のほかに、GPIO の電極が 18 個備えられており、汎用インターフェースである I²C や SPI, UART のほかにアナログ信号の入出力も備えている。

試作した SiP は電池をつなげばスタンドアロンでも Bluetooth の通信が可能であるため、日本国内の技術適合証明も取得した。

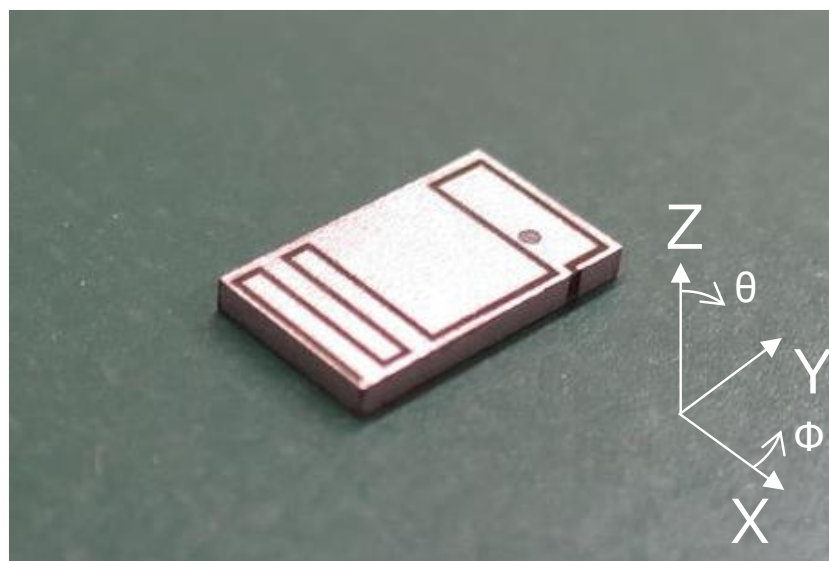
5.2.2 シールドとスロットアンテナの設計

図 5.2, および図 5.3 には、シールドとスロットアンテナの配置も示している。シールド層は SiP の上面と側面 4 面に製膜されている。シールド層は、ステン

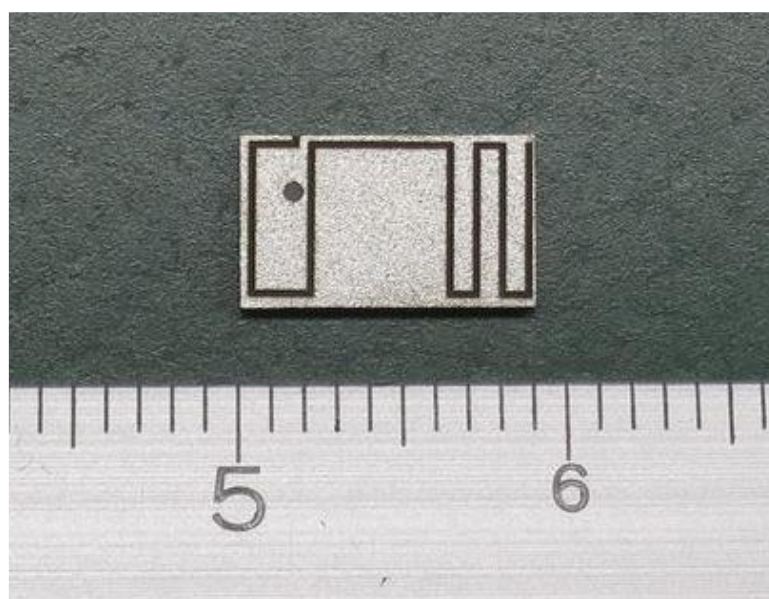
レス鋼 (SUS) / Cu / SUS で構成され、トータル厚さは約 $3\ \mu\text{m}$ である。SUS 層の厚さは、2.4 GHz における SUS の表皮深さよりはるかに薄く、Cu の酸化防止等の目的で成膜した。シールド効果は Cu 層が SUS 層よりも厚く、抵抗率も低いため、Cu 層によって確保される。Cu 層のシート抵抗は約 $0.01\ \Omega/\square$ である。図 3.12 に示したシート抵抗と MSE の関係では、シート抵抗が $0.01\ \Omega/\square$ とすると 500 MHz 以上で 42 dB 以上の MSE が得られるため、シート抵抗は十分低い値である。またシールド層は約 $3\ \mu\text{m}$ と薄いため、金属の切削に適したグリーンレーザーマーカで切削可能である。また、スロットアンテナを形成するためにシールドにはスロット (溝) を形成するが、チップ直上にはスロットを配置せず、シールド層を残している。チップからの放射ノイズや、外部からのノイズを受けた際にチップへの影響を低くするために、チップ直上にシールドを配置した。

シールド層は、パッケージの側面で、パッケージ基板の側面に配置された GND 電位の配線と接触する。GND 電位の配線は図 5.3 に示すように、パッケージ基板の外周を囲うように配置され、側面に露出しシールド層と接続する部分はくし形形状としている。くし形形状にするのは、次節に示すダイシングの工程において、銅箔が脱落しないようにするためであり、かつある程度のシールドとの接触面積を確保し、低抵抗に接続するためである。

スロットアンテナは、図 5.2 に示すようにシールドとパッケージ基板の両方に配置した。シールド上のスロットアンテナはスロットアンテナ全体の長さの 69% を占め、残りの 31% はパッケージ基板上に配置した。したがって、パッケージ基板上のアンテナの面積を小さくできた。図 5.3 に示すパッケージ基板のスロットアンテナの面積は $0.95 \times 8.55\ \text{mm}^2$ で、パッケージ基板の面積の 17% となった。パッケージ基板上のスロットアンテナの一部は、図 5.2 に示すシールド上のスロットアンテナとつながっている。



(a) 外観



(b) 上面

図 5.1 試作した BLE モジュール

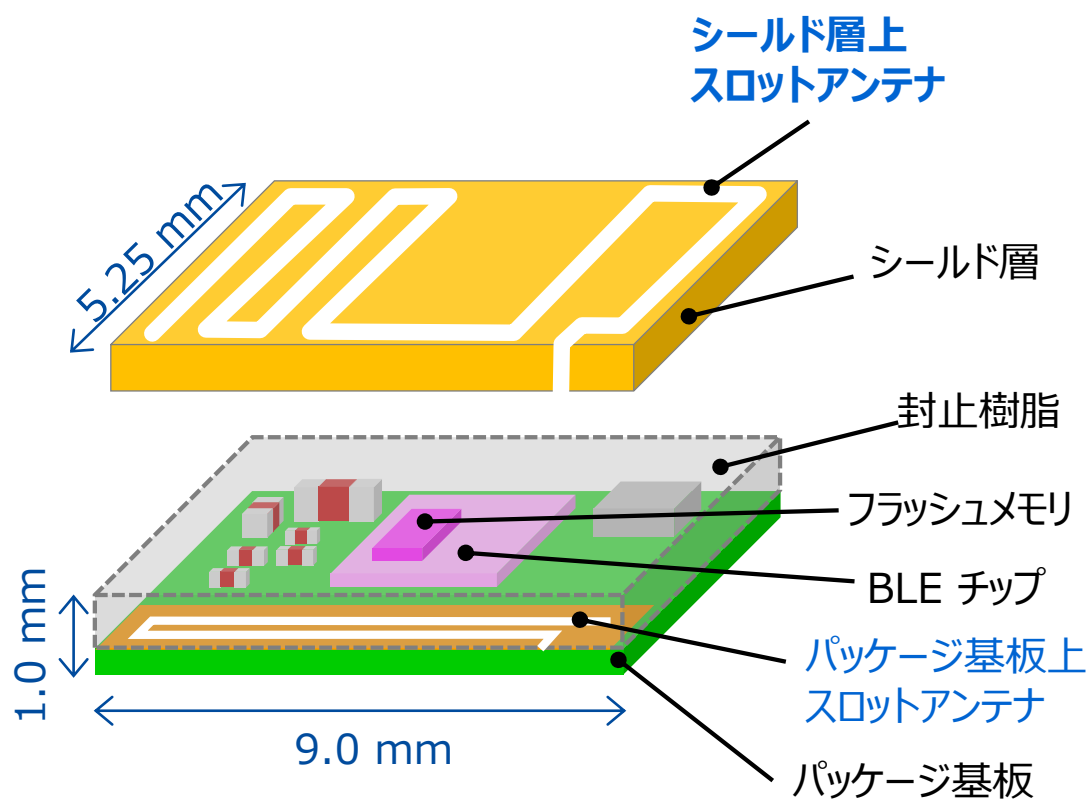


図 5.2 試作した BLE SiP の模式図

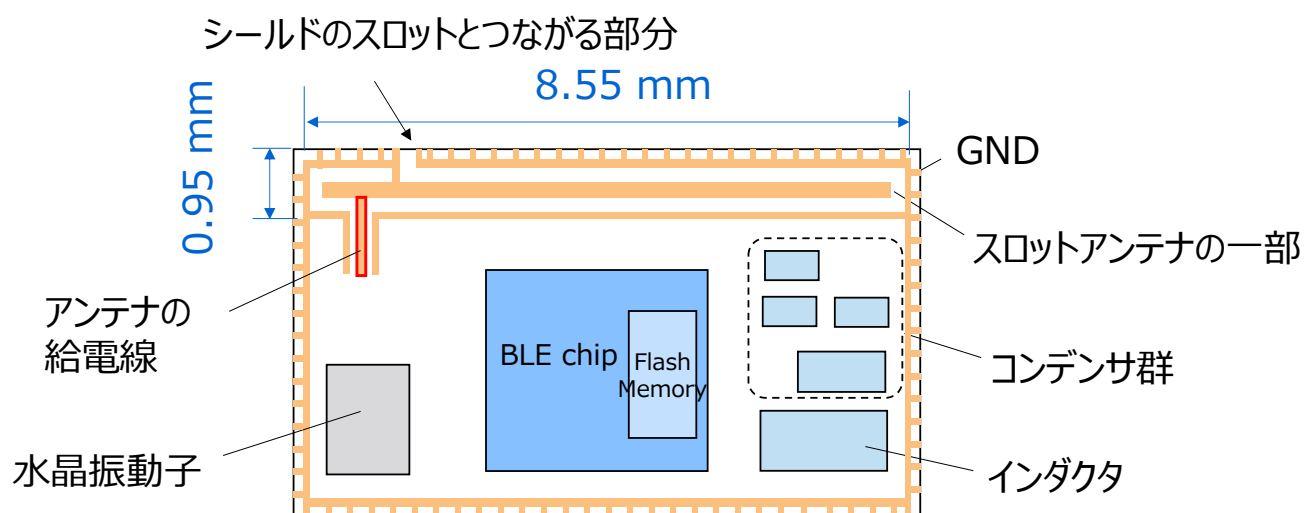


図 5.3 パッケージ基板上のスロットアンテナと部品配置

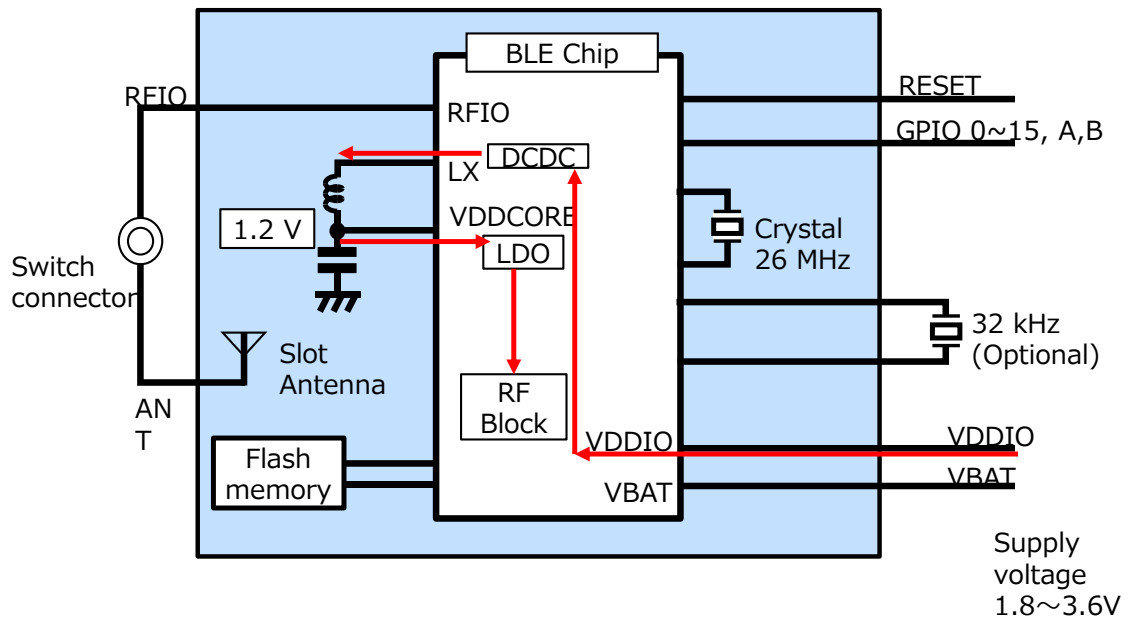


図 5.4 SiP の内部、および周辺回路

パッケージ基板には給電線となる基板パターンも配置している。SiP のパッケージ基板の導体層は 2 層で、1 つの絶縁層を挟む構造としている。絶縁体層は FR-4 とした。

5.3 SiP の試作

図 5.5 に、SiP 組み立てフローを示す。まず、図 5.5 (a) は表面実装の工程である。クリーム半田をスクリーン印刷で電極上に印刷し、コンデンサ、インダクタ、水晶発振器をマウンタで半田上に乗せ、その後外観チェック後にリフロー炉に通しはんだ付けする。次に、図 5.5 (b) に示すように、チップをマウントし、ワイヤボンディングした。その後、図 5.5 (c) に示すように、トランスファーモールドの工程でエポキシ樹脂により封止した。そしてダイシング装置で図 5.5 (d) に示すようには、SiP を個片化した。尚、図 5.5 (a)~(e) に示す組立工程は、数百 pcs 分の SiP がプリント基板上に並んだ状態で組み立てられる。

SUS/Cu/SUS の 3 層のシールド層は、マグネトロンスパッタ装置によって SiP の上面と側面に形成された（図 5.5 (e)）。最後に、図 5.5 (f) のようにシール

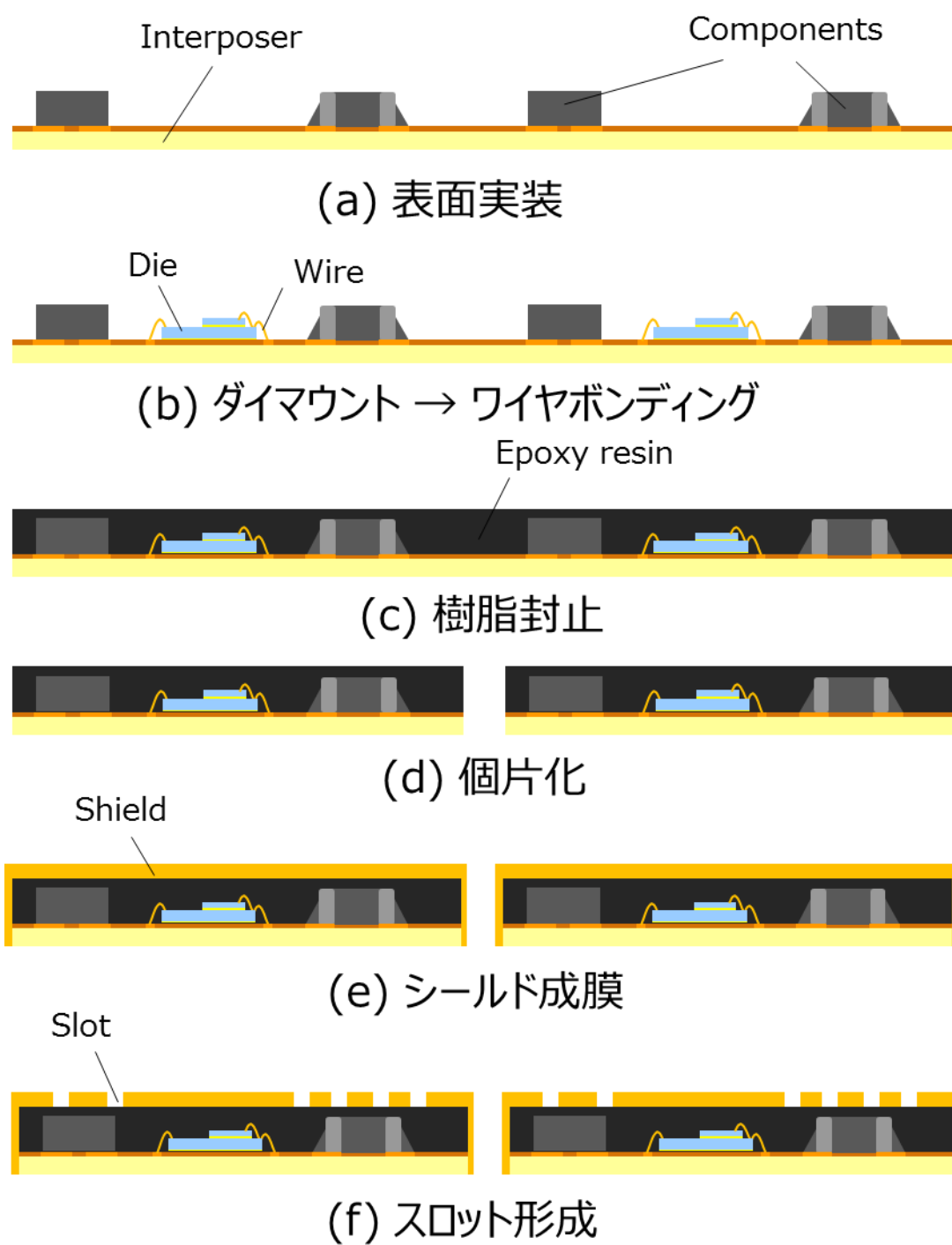


図 5.5 試作した SiP の組立フロー

ド層上にレーザーマーカでスロットを形成した。

図 5.5 (a) ~ (e) はスマートフォン向けの RF 帯導体シールドパッケージの量産で用いられている工程である。アンテナ搭載のために追加した工程は図 5.5 (f) のスロット形成のみである。スロット形成のためのレーザーマーカは、パッケージの印字のためのマーキングで使用されている装置を用いることができる。本章の SiP は従来の後工程のための製造装置の流用で製造できる。

5.4 アンテナの特性

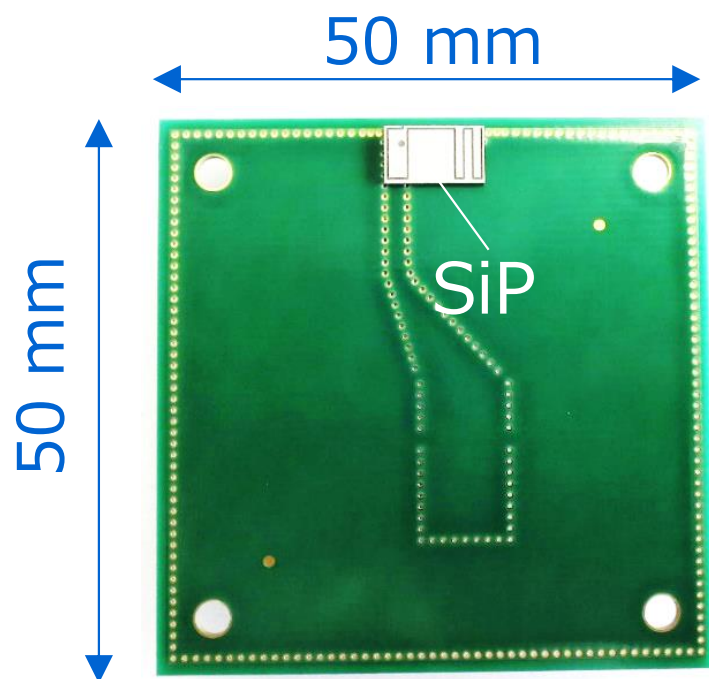
5.4.1 アンテナの評価基板

図 5.6 にアンテナの評価基板の写真を示す。評価基板の面積は $50 \times 50 \text{ mm}^2$ である。図 5.6 (a) に示す表面には、試作した SiP を半田付けした。図 5.6 (b) に示す裏面には、ネットワークアナライザと SiP のアンテナ接続端子を特性インピーダンス 50Ω で接続するための SMA コネクタとコプレーナ線路 (Coplanar waveguide: CPW) を設けた。

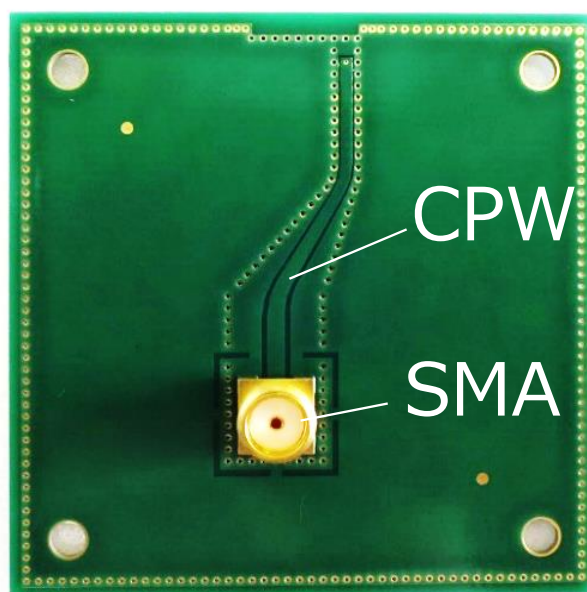
図 5.7 (a) に SiP 周囲の表面の導体パターン、図 5.7 (b) に裏面の導体パターンを示す。導体の表面と裏面には導体パターンを配置しない配線禁止エリアを設けた。配線禁止エリアは SiP の直下にしかなく、その面積は $1 \times 9 \text{ mm}^2$ と狭い。

5.4.2 アンテナからの反射

図 5.8 にスロットアンテナの反射の測定結果を示す。反射は、 $2390 \text{ MHz} \sim 2450 \text{ MHz}$ の範囲の周波数で -6 dB 未満となった。反射が -6 dB 未満の帯域幅は 65 MHz となった。アンテナは小さな SiP に形成されているため、アンテナの帯域幅はやや狭い。アンテナの共振周波数は 2420 MHz で、Bluetooth システムの中心周波数より 20 MHz 低くなった。アンテナの共振周波数は、スロットを短くすれば、Bluetooth システムの中心周波数に合うように調整できる。



(a) 表面



(b) 裏面

図 5.6 アンテナ評価基板の写真

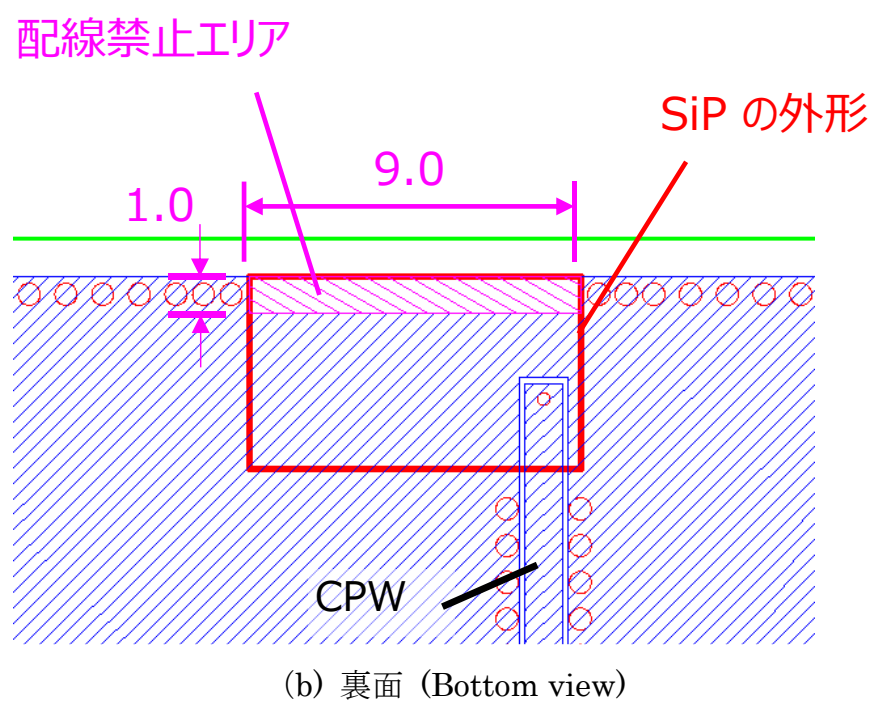
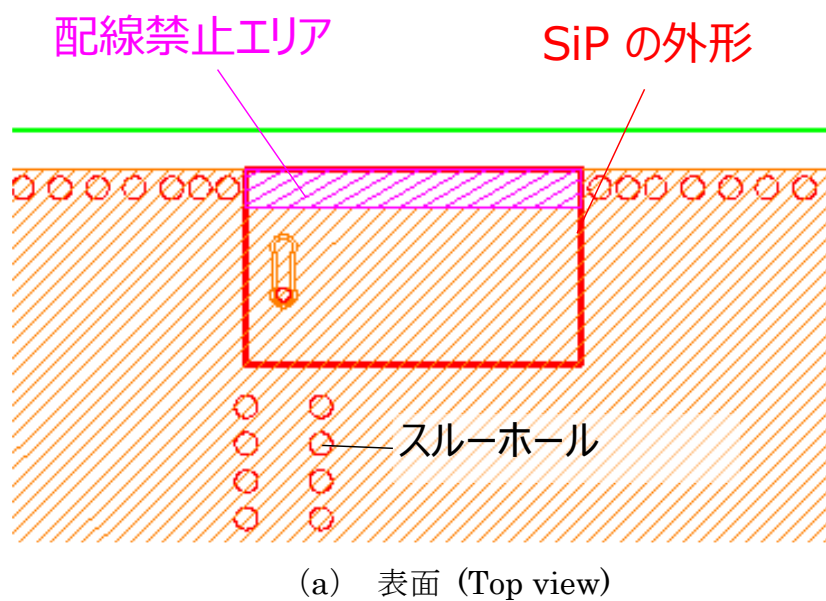


図 5.7 SiP 周辺の導体パターン

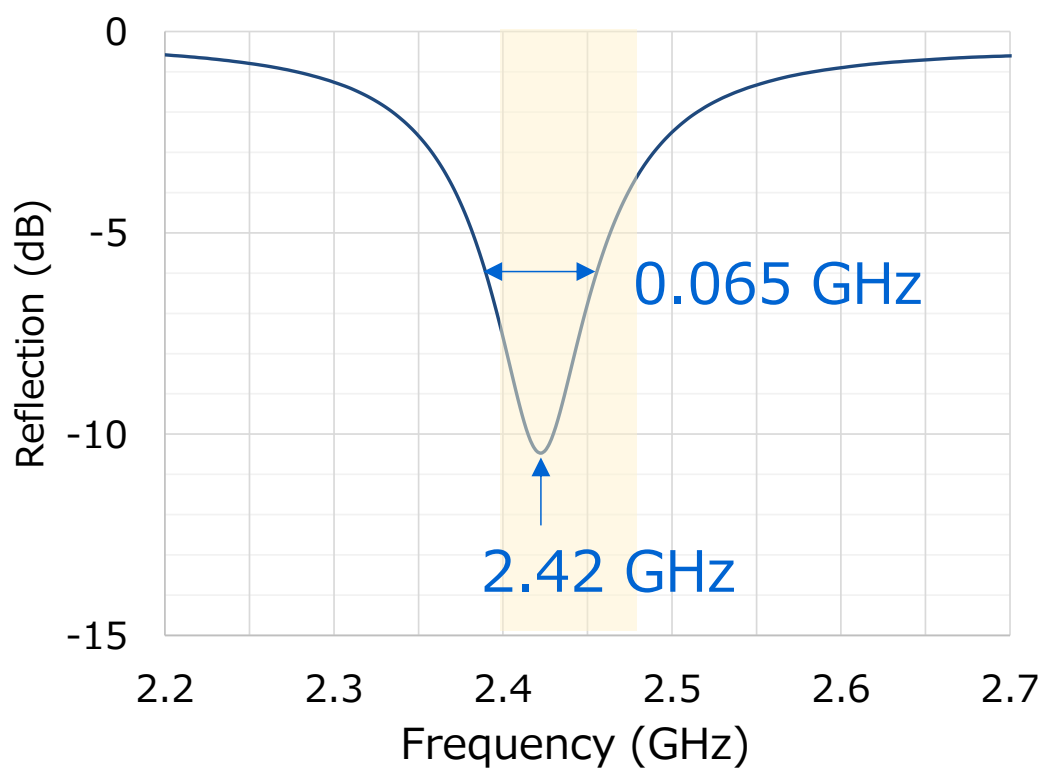


図 5.8 アンテナの反射の測定結果

5.4.3 放射効率

スロットアンテナの放射効率は、Bluetest のリバブレーションチャンバテストシステム RTS65 で測定した [9]。図 5.9 に放射効率の周波数特性を示す。放射効率のピークは、2400 MHz で 24%です。Bluetooth システムの 2400 MHz から 2480 MHz の周波数帯域では、放射効率は 18%以上となった。小型アンテナは放射効率が低くなるが、Bluetooth ver. 4 でチップからの最大出力が 0dBm の低消費電力チップにおいても、スマートフォンとの対向で通信距離 20 m 以上を実現していることから実用上の問題はない放射効率と考えている。

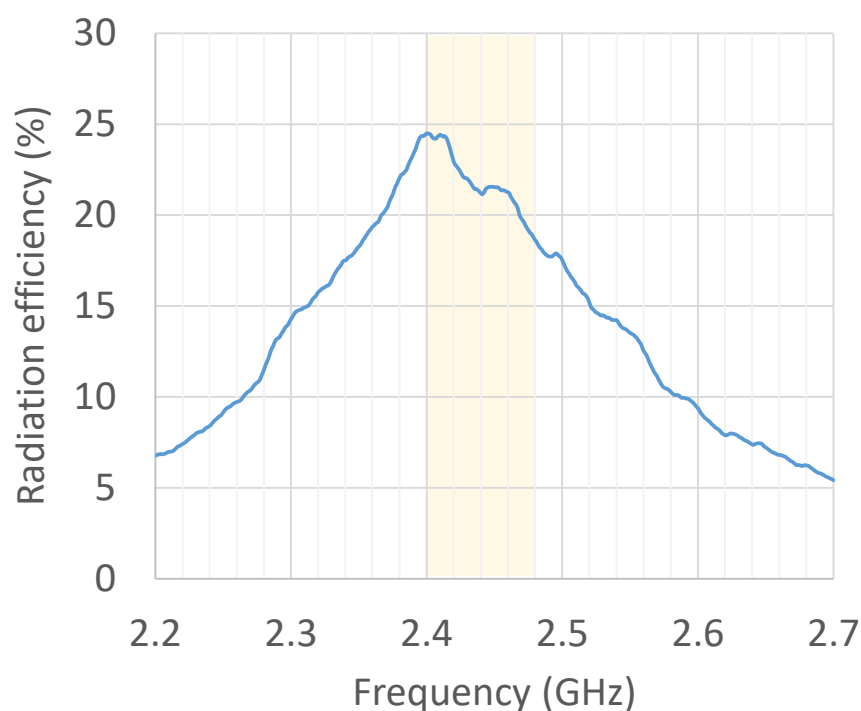


図 5.9 アンテナの放射効率の測定結果

5.4.4 放射パターン

図 5.10 (a) - (c) に，スロットアンテナの放射パターンの測定結果を示す．ほとんどの方向で，指向性は-10 dBi 以上となった．波長に対して外形寸法が小さいアンテナは等方的な放射パターンとなりやすい．試作 SiP においてもおおよそ等方的なパターンとなっている．アンテナの Realized Gain の最大値は-5.5 dBi となった．

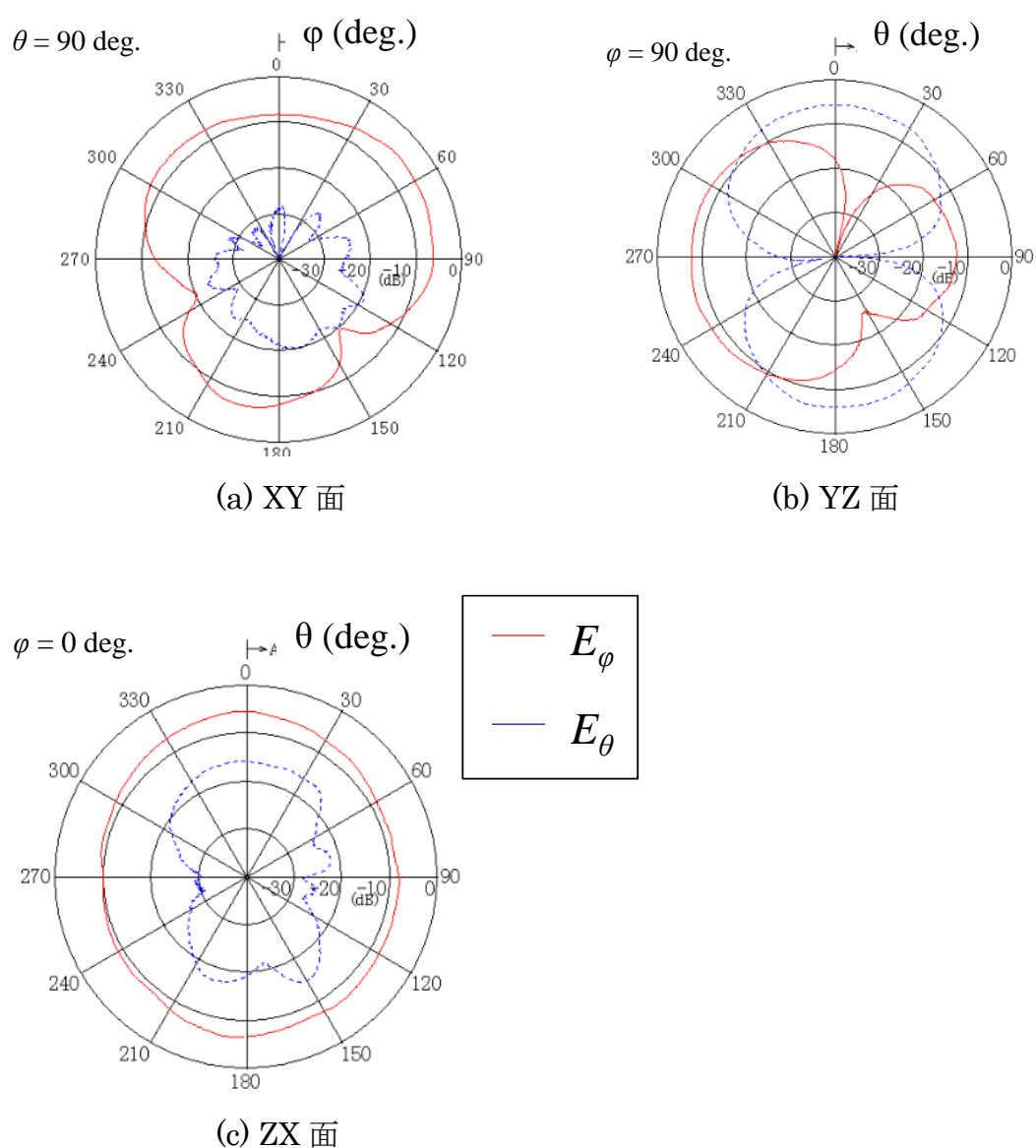


図 5.10 アンテナの放射パターンの測定結果

5.5 まとめ

2.4 GHz スロットアンテナを備えた LGA タイプの超小型 BLE SiP を提案した. スロットアンテナは, パッケージ基板からシールド層にわたって形成され, シールド層上のスロットは長く, パッケージ基板上のスロットは短い. その結果, パッケージ基板の面積を小さくできた. 加えて, スロットアンテナは GND プレーン上に形成するため, GND 配線を近づけても特性が維持される特徴を生かし, 実装基板の配線禁止エリアをモジュール直下の 9 mm^2 と小面積化した. この小さな配線禁止エリアは機器の基板の小型化に貢献する.

この SiP は, シールドパッケージの組立ラインからスロット形成のためのシールド層の切削工程 1 つの追加で製造できるため, 大量生産に適する. 従って本章で開発した SiP は, 小さな Bluetooth 無線システムを安価かつ小型に導入したい場合に適当である.

参考文献

- [1] Federal Communications Commission § 15.212, <https://www.govinfo.gov/content/pkg/CFR-2009-title47-vol1/pdf/CFR-2009-title47-vol1-sec15-212.pdf>.
- [2] Y. Tsutsumi, T. Ito, K. Hashimoto, S. Obayashi, H. Shoki, H. Kasami, “Bonding Wire Loop Antenna in Standard Ball Grid Array Package for 60-GHz Short-Range Wireless Communication,” *IEEE Trans. on Antennas Propag.*, vol. 61, pp. 1557-1563, 2013.
- [3] K. Hashimoto, Y. Tsutsumi, T. Ito, H. Kasami, K. Yamada, T. Yamamoto, M. Ishida, “Millimeter-wave band slot antenna on shielded BGA package,” *IEEE Antennas and Propagation Society International Symposium*, pp. 1280-1281, 2014.
- [4] C.-Y. Ho, M.-F. Jhong, P.-C. Pan, C.-Y. Huang, C.-C. Wang, and C.-Y. Ting, Integrated Antenna-in-Package on Low-Cost Organic Substrate for Millimeter-Wave Wireless Communication Applications, “*The 62nd*

- IEEE Electronic Components and Technology Conference*, pp. 242-247, 2017.
- [5] L. Huitema, C. Delaveaud, R. D'Errico, "Miniature Antenna for Micro SD Card," *Proc. of the 7th European Conference on Antennas and Propagation*, 2013.
- [6] H. Wu, J. Zhang, L. Yan, L. Han, R. Yang, W. Zhang, "Differential Dual-Band Antenna-in-Package With T-Shaped Slots," *IEEE Antennas and Wireless Propagation letters*, vol. 11, 2012.
- [7] M. Jeangeorges, R. Staraj, C. Luxey, P. Le Thuc, C. El Hassani, P. Ciais, "Antenna Miniaturization and Integration in a 2.4 GHz System in Package," *Proc. of the 4th European Conference on Antennas and Propagation*, pp. 1-4, 2010.
- [8] 山崎尚, 高野勇佑, 本間荘一, 東芝レビュー, 「半導体パッケージにおけるスパッタ成膜法を適用した電磁波シールド膜形成技術」 Vol. 71, No. 8, pp. 16-19, 2016.
- [9] R. Rehammar, A. Skarbratt, C. Orlenius, "Measuring 4×4 MIMO capability in reverberation chambers," *2013 7th European Conference on Antennas and Propagation (EuCAP)*, pp. 1667-1670, 2013

第6章 結論

本研究は、利用環境における MSE の要求を満たし、且つ半導体の後工程ラインと親和性の高いシールドパッケージの設計指針を示すことを目的に行われた。パッケージ周囲の磁界や、パッケージ内の伝搬を試作パッケージの測定や電磁界シミュレーションで定量化し、電磁気学的メカニズムを明らかにすることで、設計指針の根拠も示した。

以下に各章で得られた成果を総括して述べる。

第2章では、スピン MEMS 歪検知素子に向けに DC-kHz 帯で高い MSE が得られる磁気シールドパッケージを提案した。内蔵するスピン MEMS 歪検知素子における印加磁界の方向依存性に着目し、検知素子の感度が高い面内方向の磁界に対し 42 dB 以上の MSE を得られ、且つ MEMS パッケージの組立ラインで製造可能なパッケージ構造を提案した。試作パッケージでは、パッケージ内部において面内方向の磁界に対し 50 dB 以上の MSE が得られ、要求を満たした。一方で磁気シールドパッケージは外部の印可磁界方向により MSE が大きく変化することも明らかになった。また磁気回路モデルを作成することで、方向依存性が発生するメカニズムを明確化するとともに、パッケージの寸法と磁性体の透磁率の設計パラメータから MSE を概算することを可能とした。その結果表計算ソフトウェア等で、設計値から瞬時に MSE を見積もるツールも作成でき、設計の指針として役立てることができる。

第3章ではモバイル機器で多用される BGA/LGA タイプの導体シールドパッケージにおいて、板金シールドと同等の 20 dB 以上の MSE が得られる設計指針を検討した。BGA/LGA の導体シールドパッケージの特有の構造として、ノイズ源配線とシールド層の距離が近いこと、パッケージ基板に GND の開口ができることや、電極部はシールド層で覆えないことが挙げられる。パッケージ内のノイズの伝搬、シールドに励起されるリターン電流の伝搬経路に着目し、下記の(1)～(4)の設計パラメータと MSE の関係を電磁界解析、または試作パッケージの測定により求め、設計指針をまとめた。

- (1) シールド層のシート抵抗は $1.5 \Omega/\square$ とする

第6章

- (2) シールド層とパッケージ基板上の GND 配線の接触抵抗は高い場合も 20 dB 以上の MSE となるが、 $10 \text{ m}\Omega \cdot \text{mm}^2$ 以下とするとより高い MSE が得られる
- (3) パッケージ基板の GND の開口の長さは 10 mm 以下とする
- (4) GND ピンをノイズ源のピンの隣に配置する、または GND ピンを 4 mm ピッチ以下に配置する.

第4章では RF 帯のシールドパッケージのシールド層の成膜時間を短くするために、Cu からなる導体シールドよりも薄型化が可能な導体/磁性体積層シールドを提案した. 積層シールドは、磁性体層の FMR 周波数において、磁性体層の高い特性インピーダンスに由来する導体層/磁性体層の界面の反射係数と、磁性体層内の高い減衰定数を利用する. 特に、磁性体層の FMR 周波数では透磁率の絶対値が高くなるため、MSE も高くなる. 試作した Cu と Co-Nb-Zr を用いた総厚 $1 \mu\text{m}$ の積層シールドは、同じ厚さの Cu のみからなる導体シールドよりも最大で 27dB 高い MSE を実現した.

第5章では、従来アンテナ・シールド一体型 SiP では、基板占有面積を小さくすることを目的に、2.4 GHz スロットアンテナを備えた LGA タイプの超小型 Bluetooth SiP を提案した. スロットアンテナは、パッケージ基板からシールド層にわたって形成した. パッケージ基板のスロットを短くし、シールド層上のスロットは長くすることで、パッケージ基板を小面積した. さらに、スロットアンテナは GND 配線に形成する、すなわちアンテナのすぐそばに GND パターンを配置できる特徴を生かし、他の配線とアンテナを GND パターンによりアイソレーションすることで、配線禁止エリアを小面積化した. 配線禁止エリアを含む SiP の占有面積は、従来のアンテナ・シールド搭載 SiP と比較し 50 %程度に小面積化した.

以上をまとめると、本論文で設計指針を示したシールドパッケージは全体を通して次の共通の特徴をもつ.

- ・機器内で大きな体積（面積と厚さ）を占めるシールドの軽薄短小化に貢献する

第6章

- ・基板でのシールドの電磁的設計が省略可能である
- ・半導体での後工程との親和性が高く，生産性の高い．すなわち安価なシールドパッケージ搭載半導体の実現できる

これら特徴は，多くの半導体を購入する機器製造会社の設計者や部品調達部門が価値として認めることであり，半導体自身の競争力にも結び付く．実際に，第3章の導体シールドパッケージは，シールドの薄型化や低コスト製造等の観点でスマートフォン開発者に高く評価され，半導体の製品設計に適用された結果，市場のスマートフォン内のシールドの薄型化，小面積化に貢献している．さらにシールドの薄型化，高生産性化に結び付く第4章の積層シールドは，その今後のスマートフォンの低価格化の要求に合うものと考えられる．加えて第5章のアンテナ・シールド付き SiP は，モジュール内での無線機の設計が閉じ，スタンドアロンで動作するモジュールとして無線認証も取得できるため，アンテナ・シールドを含む高周波の専門家が参画なしでも機器への無線搭載を可能にする．よって IoT システムにおいて，超小型無線機を利用したソリューションの提案が容易となる．

以下に今後の展望と課題を示す．

- ・磁気シールドパッケージでは，スピン MEMS 歪検知素子の場合は，圧力や音波を検知するためには，パッケージ基板やシールドに穴を設ける必要があるが，磁界検出素子に穴を設けた場合の影響を把握する
- ・磁気シールドパッケージを MRAM 等で垂直磁化膜を用いたスピンエレクトロニクス素子を活用する場合は垂直方向の外部磁界の影響に敏感であるため，上シールドと下シールド間のギャップ磁気抵抗を低減する方策を検討する
- ・導体シールドパッケージは，本論文では 500 ～ 2500 MHz を中心に検討したが，今後普及が期待される第5世代（5G）の携帯電話システムでも活用が期待される技術である．5G では信号処理の高速化がより望まれるため，より高い周波数の誘導・放射ノイズが発生することや，LSI からの発熱が多くな

第6章

るため、放熱と EMC を両立するパッケージ設計を検討する必要があると予想される。

- ・導体/磁性体積層シールドでは、インピーダンス計算が平面波を前提とした数式で基礎検討を行ったが、実際は平面波ではないのでその影響を検討する
- ・導体/磁性体積層シールドとインピーダンス計算と、有限要素法の解析結果と、測定結果で MSE の値の差異が存在するがその原因を検討する。特に測定結果では、MSE が極大となる周波数が、インピーダンス計算や FEM 解析で極大となった周波数と差があるがその原因を調査する
- ・アンテナ・シールド一体型 SiP では、反射が -6 dB 以下となる帯域幅が 65 MHz と狭いため、広帯域化するための設計手法を検討する

本論文のシールドパッケージの設計技術は、無線機の軽薄短小化、低価格化、開発の省工数化に直結するため、無線機の導入をより容易し、無線機の活用場面を増やすことができる。今後、第2章、第4章、第5章で示したシールドパッケージも製造技術を量産レベルまで高めることで、IoT 機器、無線機の小型化、低価格化に寄与し、それらを数多く活用したより利便性の高い社会の実現に貢献していきたいと考えている。

謝辞

本研究をまとめるにあたり東北大学大学院工学研究科電気エネルギーシステムの藪上信教授には、磁性物理現象やシールド近傍の電磁界分布の解釈をはじめとする全般的なご指導とご教示を丁寧かつ適切に賜りました。ここに深く感謝し、御礼申し上げます。

また本論文をご審査戴き、有意義なご助言と親切丁寧なご指導を賜りました東北大学大学院情報科学研究科の曾根秀昭教授、及び東北大学電気通信研究所の末松憲治教授に深く感謝申し上げます。

本研究を進めるにあたり東北大学大学院工学研究科の山口正洋教授には、積層シールドの共同開発だけではなく、磁性、EMC 分野で多岐にわたりご指導いただきましたことに対して、心より感謝いたします。

積層シールドの開発に関しては東北大学未来科学技術共同センターの島田寛名誉教授に磁性材料に関しご指導賜りました。また東北大学大学院工学研究科遠藤恭准教授には積層シールドのサンプル作成で、装置の改造も含め多大に協力いただきました。深く感謝いたします。

本研究を行う上で株式会社東芝研究開発センターワイヤレスシステムラボラトリー、生産技術センター実装技術研究部、制御技術研究部の多くの方々にご協力を頂きました。特にワイヤレスシステムラボラトリーの石田正明研究主幹には、シールドパッケージの開発当初から、シールドの市場要求の高さの気づきを与えてくれただけではなく、研究のインキュベーション、プロジェクト提案やその後のプロジェクトの運営まで多大にサポートいただきました。この場をお借りし深くお礼申し上げます。制御技術研究部の大谷昌弘氏はシールド設計の要点をわかりやすくご教示いただき、私のシールドに関する知識の基礎を築いてくださいました。深く感謝いたします。また元実装技術研究部で現東芝デバイス&ストレージ株式会社ディスクリット半導体事業部の井口知洋参事にはパッケージの組立技術について多くご指導いただきました。アンテナ・シールド搭載 SiP の開発にあたり、アンテナ設計に関し桧垣誠主任研究員、橋本紘氏、佐野誠氏には、多岐にわたるご助言を頂きました。深く感謝いたします。

磁気シールドパッケージの開発に関し，株式会社東芝元研究開発センターバックエンドデバイス技術ラボラトリーで現技術企画部の原通子参事，現東芝デバイス&ストレージ株式会社ディスクリット半導体事業部の藤慶彦参事には多く議論，議論・ご助言をいただきました．ここに感謝いたします．

最後に，妻由美子には論文執筆中に家事や育児の大部分を担っていただきながら多大な支援を頂きました．ここに深く感謝いたします．

研究業績

学術論文（筆頭著者 2 件：分担 1 件）

- 1) K. Yamada, Y. Fuji, M. Hara, “Discussion on Anisotropic Magnetic Shielding Effectiveness of Shielded Package analyzed by Magnetic Circuit Calculation”, Journal of the Magnetics Society of Japan, (in press)
- 2) K. Yamada, “Anisotropic Magnetic Shielding Effectiveness of Magnetic Shielded Package,” IEEE Transactions on Magnetics, vol. 53, Issue 11, 8500104, 2017
- 3) M. Yamaguchi, K. Yamada, K.H. Kim, “Slit Design Consideration on the Ferromagnetic RF Integrated Inductor”, IEEE Transactions on Magnetics, vol. 42, Issue 10, pp. 3341 – 3343, 2006

査読付き国際会議論文（筆頭著者 4 件）

- 1) K. Yamada, M. Sano, M. Higaki, A. Happoya, “Small Shielded Bluetooth Module Equipped with Slot Antenna on the Surface,” 2018 IEEE 68th Electronic Components and Technology Conference (ECTC), pp. 185 – 190, 2018
- 2) K. Yamada, M. Ishida, T. Iguchi, “Grounding Design for Low-cost Ball Grid Array Package with High Shielding Effectiveness,” 2015 IEEE International Symposium on Electromagnetic Compatibility (EMC), pp. 1501 – 1506, 2015
- 3) K. Yamada, S. Hiura, M. Ciappa, “Analysis of Conducted and Radiated Noise Propagation Using Comprehensive Electromagnetic Model of Power MHz-Switching Circuit,” 2013 International Symposium on Electromagnetic Compatibility (EMC Europe), pp. 545 – 550, 2013
- 4) K. Yamada, M. Ishida, Y. Shimada, M. Yamaguchi, “High-performance Laminated Thin-Film Shield with Conductors and Magnetic Material Multilayer,” 2011 IEEE International Symposium on Electromagnetic Compatibility (EMC), pp. 432 – 437, 2011

国際会議口頭発表（筆頭著者3件うち招待講演1件，分担2件）

- 1) K. Yamada, M. Sano, M. Higaki, A. Hapoya, “2.4 GHz Slot Antenna Integrated in Small Shielded Module(invited),” 2018IEEE CPMT Symposium Japan (ICSJ), 2018
- 2) K. Yamada, “Anisotropic magnetic shielding effectiveness of magnetic shielded package,” 2017 IEEE International Magnetism Conference (INTERMAG), 2017
- 3) S. Sano, K. Yamada, M. Higaki, “Design of an electrically small antenna using a broadside-coupled split ring resonator,” 2017 IEEE International Symposium on Antennas and Propagation & USNC/URSI National Radio Science Meeting, pp. 537–538, 2017
- 4) K. Hashimoto, Y. Tsutsumi, T. Ito, H. Kasami, K. Yamada, T. Yamamoto, M. Ishida, “Millimeter-wave band slot antenna on shielded BGA package,” 2014 IEEE Antennas and Propagation Society International Symposium (APSURSI), pp. 1280-1281, 2014
- 5) K. Yamada, K.H. Kim, M. Yamaguchi, “Slit Design Consideration on the Ferromagnetic RF Integrated Inductor”, 2006 IEEE International Magnetism Conference (INTERMAG), “vol. 42, Issue 10, pp. 681, 2006

国内学会口頭発表

- 1) 山田, 石田, 島田, 山口, 「導体/磁性体積層膜による薄型電磁シールド」, 電子情報通信学会大会講演論文集（電子通信学会全国大会論文集）, pp. 349, 2011
- 2) 山田, 石田, 島田, 山口, 「2種の軟磁性体を用いた広帯域薄型電磁シールド」, 平成25年電気学会 全国大会論文集, 155 (2013-03-05), 2-125, (2013)

研究会

- 1) 山田, 石田, 島田, 山口, 「導体/磁性体積層構造と FMR による薄型電磁シールドの高性能化」, 電気学会マグネティックス研究会, MAG-11-103, 2011
- 2) 山田, 「2 ピース構造磁気シールドパッケージの方向依存性の評価」, 電気学会マグネティックス研究会, MAG-17-081, 2017

受賞歴

- 1) 電気学会基礎・材料・共通部門優秀論文発表賞

受賞者：山田啓壽

受賞年月日：2012 年 9 月 20 日

受賞論文：〔国内口頭発表〕山田, 石田, 島田, 山口, 「導体/磁性体積層構造と FMR による薄型電磁シールドの高性能化」, 電気学会マグネティックス研究会, MAG-11-103, 2011